CHINAFIX

迅维讲义大揭秘

笔记本电脑维修不是事儿

◎ 迅维网　赵中秋　编著

视频讲解
在线答疑

含DVD光盘1张

電子工業出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
http://www.phei.com.cn

CHINAFIX

迅维讲义大揭秘

计算机主板维修不是事儿

硬盘维修及数据恢复不是事儿

液晶显示器维修不是事儿

打印机维修不是事儿

▶ **笔记本电脑维修不是事儿**

iPhone维修不是事儿

电子信息出版分社微博
http://weibo.com/etpublish

责任编辑：刘海艳
封面设计：徐海燕

官方微信平台

ISBN 978-7-121-23989-2

9 787121 239892 >

定价：[illegible]元
（[illegible]张）

迅维讲义大揭秘

笔记本电脑维修不是事儿

迅维网　赵中秋　编著

電子工業出版社
Publishing House of Electronics Industry
北京·BEIJING

内 容 简 介

本书共 22 章：第 1～7 章介绍了笔记本电脑维修市场现状、笔记本电脑主板的型号识别、各大芯片组的架构特点、电路时序分析中常见的名词解释、维修常用的基础电路等；第 8、9 章详细介绍了笔记本电脑的工作流程和供电电路原理；第 10～19 章分别介绍了广达、纬创、仁宝、英业达（HP）、华硕、DELL、苹果、ThinkPAD 的主板工作时序和电路，详细阐述了 Intel 芯片组、nVIDIA 芯片组、AMD 芯片组的时序特色；第 20 章主要介绍了笔记本电脑的充电原理；第 21 章给出了常见故障维修 12 则；第 22 章配备了 31 个经典的图文版维修实例。

本书既适合有简单电子电路基础的人员和电脑维修人员阅读，更适合有计算机主板维修经验者阅读。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有，侵权必究。

图书在版编目（CIP）数据

笔记本电脑维修不是事儿 / 赵中秋编著. —北京：电子工业出版社，2014.9
（迅维讲义大揭秘）
ISBN 978-7-121-23989-2

Ⅰ. ①笔… Ⅱ. ①赵… Ⅲ. ①笔记本计算机-维修 Ⅳ. ①TP368.320.7

中国版本图书馆 CIP 数据核字（2014）第 179406 号

责任编辑：刘海艳
印　　刷：北京中新伟业印刷有限公司
装　　订：三河市鹏成印业有限公司
出版发行：电子工业出版社
　　北京市海淀区万寿路 173 信箱　邮编 100036
开　　本：787×1092　1/16　印张：28.5　字数：730 千字
版　　次：2014 年 9 月第 1 版
印　　次：2014 年 9 月第 1 次印刷
印　　数：3 500 册　　定价：88.00 元（含 DVD 光盘 1 张）

凡所购买电子工业出版社图书有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系，联系及邮购电话：（010）88254888。

质量投诉请发邮件至 zlts@phei.com.cn，盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线：（010）88258888。

丛书序言

时光荏苒，一晃而过，距我们写作第一本维修书籍《计算机主板维修实用技术》，已有7年时间。这期间，在2011年我们又组织出版了第二套丛书。现在，我们新组织出版的这套丛书，又和大家见面了。在这一套从书中，唯一感觉有些不同的是，我们加入了苹果智能手机的维修，这在以往的概念中是不曾有的。大家以往总会感觉手机和计算机是两个圈子中的东西，但我们这样做是有原因的。

综观近几年的计算机硬件的流行趋势，那就是高集成化、智能化、简单化、低成本化，技术也日新月异。CPU越做越快，Intel酷睿I系列CPU已经完成了第二代的升级；内存和硬盘走到了一起，性能超群的SSD技术的硬盘开始普及，作为存储使用的硬盘，其容量基本以TB起；显示器的流行趋势是大屏、高清，能挂在墙上，实际就是一台电视机；笔记本电脑产品细分更加明显，商务本、超级本、游戏本、上网、便携本等多功能合一。

在个人消费市场，现在PC已经和手机一样，成为人们日常生活中不可或缺的一部分，每个家庭或个人消费者，保有若干台笔记本、智能手机等；家用液晶电视也向智能化发展，网络机顶盒已是年轻家庭的电视新宠，未来的客厅争夺战即将打响。在企业、工业市场，对计算机系统的应用和普及程度也在提高，架设在计算机网络基础之上的企业综合财务管理、ERP管理已经成为标准化管理流程，嵌入式终端控制的自动流水线已经开始规模化替代人力。

在应用层面上讲，移动办公早已不是口号，智能手机和网络的普及，让我们身处何地都能处理问题；云计算悄悄走进了我们的生活，大数据物联网时代已然来临。马云说，“云计算就像供水供电一样会成为公共基础服务”，这绝对不是一个伪命题。

IDC 2014年1月在北京举办的智能终端预测会发布消息：“截止到2013年年底，消费类智能终端保有量达到7.8亿台，其中消费终端超过5亿台。”消费终端即主要以智能手机为代表的产品，这也意味着PC类的产品保有量超过了2亿台。

我们已经能够清晰地看到两点：

一、以智能电视、笔记本电脑、智能手机为代表的智能家电、PC、消费终端三大类IT相关产品，已经开始了跨界融合。若干年前提到的“三网合一”“4C融合”时代，已经悄然来临。

二、极大丰富的应用，催生了极大的硬件市场，不管是智能消费终端，还是PC产品。这无疑都是我们计算机维修行业的巨大潜在市场。

这些和我们有什么关系？产品的不断更新变革，也注定了我们要不断学习新的技术知识。每一种产品，我们要对它进行维修，都需要先学习。产品在跨界，我们的维修技术也要跨界。

何谓技术跨界，我举几个在电子产品维修方面简单例子如下：

（1）对ATX开关电源维修熟练的朋友，若有一些主板维修的基础，那么可以轻易地维

目　录

第 1 章　笔记本电脑维修介绍 ····· 1
1.1　笔记本电脑维修简述 ····· 1
1.2　笔记本电脑维修应具备的基础 ····· 2
1.3　笔记本电脑故障的特点和维修市场现状 ····· 3
第 2 章　笔记本电脑代工厂的主板型号识别 ····· 5
2.1　广达 ····· 5
2.2　仁宝 ····· 6
2.3　纬创 ····· 7
2.4　英业达 ····· 7
2.5　和硕联合 ····· 7
2.6　三星 ····· 8
2.7　苹果 ····· 8
2.8　其他厂家 ····· 9
第 3 章　笔记本电脑主板的架构 ····· 11
3.1　Intel 双桥（GM/PM45 及以下）的架构 ····· 11
3.2　Intel 单桥（HM55 以上）的架构 ····· 11
3.3　AMD 双桥（RS780）的架构 ····· 14
3.4　AMD 单桥（A70）的架构 ····· 14
3.5　nVIDIA 双桥（C51M）的架构 ····· 14
3.6　nVIDIA 单桥（MCP67）的架构 ····· 14
第 4 章　笔记本电脑维修常用概念及名词解释 ····· 19
4.1　供电和信号 ····· 19
4.2　高电平和低电平 ····· 20
4.3　跳变和脉冲 ····· 20
4.4　时钟信号 ····· 20
4.5　复位信号 ····· 21
4.6　电源好信号 ····· 21
4.7　开启信号 ····· 22
4.8　片选信号 ····· 22
4.9　部分厂家常见信号名称解释 ····· 23
4.9.1　纬创 ····· 23
4.9.2　广达 ····· 23
4.9.3　华硕 ····· 24

4.9.4 仁宝 …… 25
4.9.5 DELL …… 25
4.9.6 苹果 …… 26
4.9.7 英业达 …… 27
4.9.8 ThinkPad（IBM） …… 27
第 5 章 电子元件的基础应用电路 …… 29
5.1 电容的基础应用电路 …… 29
5.2 电阻的基础应用电路 …… 30
5.3 二极管的基础应用电路 …… 31
5.4 三极管的基础应用电路 …… 33
5.5 场效应管的基础应用电路 …… 35
5.6 门电路的基础应用电路 …… 36
5.7 比较器的基础应用电路 …… 37
5.8 转换器的基础应用电路 …… 38
5.9 稳压器的基础应用电路 …… 38
第 6 章 电路图和点位图的使用 …… 40
6.1 电路图的使用 …… 40
6.2 常见点位图的使用 …… 43
第 7 章 EC 和 BIOS 介绍 …… 50
7.1 EC 的工作条件和功能 …… 51
7.2 BIOS 的功能和工作条件 …… 53
第 8 章 笔记本电脑的基本工作流程 …… 58
8.1 笔记本电脑的一般开机过程 …… 58
8.1.1 硬启动过程及 Intel 芯片组标准时序 …… 58
8.1.2 软启动过程 …… 61
8.2 关于 ACPI 规范 …… 63
8.2.1 ACPI 概述 …… 63
8.2.2 ACPI 的 G（Global）状态 …… 64
8.2.3 ACPI 的 D（Device）状态 …… 64
8.2.4 ACPI 的 S（Sleeping）状态 …… 64
8.2.5 ACPI 的 C（CPU）状态 …… 65
8.2.6 ACPI 的电源和控制信号 …… 66
8.3 时钟、PWRGD 和复位电路 …… 67
8.3.1 时钟电路 …… 67
8.3.2 PWRGD 和复位电路 …… 71
第 9 章 PWM 电路精解 …… 74
9.1 PWM 电路介绍 …… 74
9.1.1 PWM 的工作原理简介 …… 74
9.1.2 PWM 电路中常见英文简写含义 …… 76

9.1.3 自举升压电路 …… 76
9.1.4 输出电压调节电路 …… 77
9.1.5 电压检测电路 …… 77
9.1.6 电流检测电路 …… 78
9.1.7 工作模式 …… 79
9.2 待机电源芯片分析 …… 80
9.2.1 MAX8734A 分析 …… 80
9.2.2 TPS51125 分析 …… 85
9.2.3 RT8206A/RT8206B 分析 …… 89
9.3 内存供电芯片分析 …… 92
9.3.1 ISL88550A 分析 …… 92
9.3.2 RT8207 分析 …… 95
9.4 桥/总线供电芯片分析 …… 97
9.4.1 单 PWM 控制器 RT8209 分析 …… 97
9.4.2 双 PWM 控制器 TPS51124 分析 …… 99
9.5 CPU 核心供电分析 …… 100
9.5.1 CPU VCORE 供电的特点 …… 100
9.5.2 MAX8770 分析 …… 102
9.5.3 ISL6260 分析 …… 107
9.5.4 HM65 主板常用芯片 ISL95831 分析 …… 111
9.5.5 AMD 平台常用芯片 ISL6265 分析 …… 117
第 10 章 广达代工笔记本电脑电路分析 …… 122
10.1 广达 CT6 RTC 电路分析 …… 122
10.2 广达 CT6 保护隔离电路分析 …… 123
10.3 广达 CT6 上电时序电路分析 …… 127
10.4 广达 ZQ5（宏碁 as4733z）保护隔离电路分析 …… 139
10.5 广达 AX1 保护隔离电路分析 …… 142
第 11 章 纬创代工笔记本电脑电路分析 …… 146
11.1 纬创 HBU16-1.2 保护隔离电路分析 …… 146
11.2 纬创 HBU16-1.2 待机电路分析 …… 149
第 12 章 仁宝代工笔记本电脑电路分析 …… 155
12.1 仁宝 LA-5891P 保护隔离和待机电路分析 …… 155
12.2 仁宝 LA-6631P 保护隔离电路分析 …… 166
12.3 仁宝 LA-6751P 保护隔离电路分析 …… 169
第 13 章 英业达代工笔记本电脑电路分析 …… 173
13.1 英业达 DosXX Dunkel 1.0 保护隔离电路分析 …… 173
13.2 英业达 DosXX Dunkel 1.0 待机电路分析 …… 177
13.3 英业达特色电路分析 …… 180
13.3.1 OCP 电路分析 …… 180

13.3.2 大与门电路分析 …… 185
第 14 章 Intel PCH 时序（I3/I5/I7）分析 …… 187
14.1 关于 Intel ME 和 Intel AMT …… 187
14.2 Intel HM55 系列芯片组时序分析 …… 191
14.3 Intel HM65 系列以上芯片组时序分析 …… 193
第 15 章 华硕 K42JR（HM5x）时序分析 …… 195
15.1 待机状态 …… 195
15.2 触发 …… 204
15.3 开机状态 …… 204
15.4 时钟、PG 和复位 …… 213
第 16 章 苹果 A1286（HM5x）时序分析 …… 216
16.1 G3 状态 …… 216
16.2 RTC 电路 …… 222
16.3 S5 状态 …… 223
16.4 触发 …… 227
16.5 S3 和 S0 状态 …… 228
16.6 时钟、PG 和复位 …… 241
第 17 章 DELL N4110（HM6x）时序分析 …… 245
17.1 G3 状态 …… 245
17.2 触发 …… 252
17.3 桥待机和内存供电 …… 253
17.4 S0 状态 …… 255
17.5 PG 和时钟 …… 259
17.6 CPU 核心供电 …… 262
17.7 复位 …… 265
17.8 显卡供电 …… 266
第 18 章 ThinkPad（原 IBM）T410 时序分析 …… 269
18.1 G3 状态 …… 269
18.2 S5 状态 …… 279
18.3 AMT …… 285
18.4 触发 …… 288
18.5 S3 和 S0 状态 …… 289
18.6 时钟、PG 和复位 …… 295
18.7 电池充电电路 …… 299
第 19 章 AMD 平台时序分析 …… 306
19.1 nVIDIA 芯片组标准时序 …… 306
19.2 nVIDIA 芯片组时序详解（微星 MS-16352） …… 307
19.3 AMD 芯片组标准时序 …… 323
19.4 AMD 芯片组时序（ACER 4235，广达 ZQE） …… 325

19.5 AMD A70M 时序详解（联想 G485，仁宝 LA-8681P）……326
19.5.1 RTC 电路……327
19.5.2 保护隔离电路……328
19.5.3 待机供电……331
19.5.4 触发开关……335
19.5.5 产生供电……337
19.5.6 APU 供电……341
19.5.7 时钟、PG 和复位……342
19.5.8 独显工作时序……346
第 20 章 笔记本电脑电池充电电路分析……353
20.1 Intel 965GM 以下平台常用充电芯片 MAX1772 分析……353
20.1.1 引脚名称和定义……353
20.1.2 应用电路……354
20.2 Intel GM45 以上平台常用充电芯片 ISL88731 分析……356
20.2.1 引脚名称和定义……357
20.2.2 典型应用图……358
第 21 章 常见故障维修……360
21.1 短路故障……360
21.2 不触发故障……362
21.3 掉电类故障……364
21.4 不跑码故障……366
21.5 常见代码的检修……369
21.6 屏幕显示类故障……375
21.7 声卡故障……378
21.8 USB 故障……380
21.9 网卡故障……381
21.10 SATA 接口故障……383
21.11 风扇接口故障……384
21.12 死机故障……385
第 22 章 维修实例……387
22.1 不开机故障的维修实例……387
实例 1 IBM T61 不开机……387
实例 2 联想 G480 进水导致不开机……388
实例 3 雷击导致联想 Z360 不开机……390
实例 4 IBM R60 无待机……394
实例 5 华硕 A42J 多重故障……397
实例 6 示波器秒杀华硕 K42JR 无待机……399
实例 7 宏碁 Aspire 4738G 不加电……400
实例 8 华硕 K42JR 不加电……401

实例 9　SONY NS90HS 雷击不开机……403
实例 10　旭日 410M 不上电……404
实例 11　戴尔 N4030 I3 不触发……405
实例 12　东芝 L500 不开机……407
实例 13　三星 R23 不开机……412
22.2　点不亮故障维修实例……413
实例 14　联想 G460 不跑码……413
实例 15　DELL V130 加电无显示……416
实例 16　三星 R428 加电无显示……416
实例 17　英业达 HP511 触发不显示并掉电……418
实例 18　eMachines D725 进水不亮……421
实例 19　联想 G470 无 CPU 电压……422
实例 20　联想 Y430 无时钟……424
实例 21　宏碁 5750G 开机不显……425
22.3　掉电故障维修实例……426
实例 22　用示波器维修联想 G450 掉电故障……426
实例 23　联想 G550 待机不正常及掉电……427
实例 24　HP 4411S 进系统掉电……429
实例 25　宏碁 Aspire 4310 掉电……431
实例 26　联想昭阳 E43G 触发掉电……433
实例 27　HP 510 开机反复掉电重启……434
实例 28　联想 V450 开机掉电……435
实例 29　HP 4411 反复开机掉电……437
22.4　其他故障维修实例……439
实例 30　华硕 A8E 装电池大短路……439
实例 31　联想 s10-2 暗屏……441

第 1 章
笔记本电脑维修介绍

笔记本电脑（英文为 Portable、Laptop、Notebook Computer，NB），又称手提电脑或笔记型电脑，是一种小型、可携带的个人电脑。当前笔记本电脑的发展趋势是体积越来越小，重量越来越轻，而功能却越发强大。随着技术的不断发展，使得笔记本电脑的维修过程日益复杂，大多数从业人员都有感觉，单凭维修经验渐渐无法胜任笔记本电脑维修工作。本章将简单讲述笔记本电脑维修需要具备的基础和维修市场的现状。

1.1 笔记本电脑维修简述

笔记本电脑是继台式电脑后发展起来的移动办公型电脑，具有低功耗、移动方便的特性，在部分场合已经完全替代了台式电脑。笔记本电脑的维修根据维修深度的不同，基本可以分为四个等级。

1．应用级维修

应用级维修主要指对笔记本电脑的操作系统及应用软件引起的故障进行维修，常见的有安装操作系统，显卡、声卡、网卡等硬件驱动程序，升级 BIOS，等等。这种级别的维修难度低，有一定电脑使用知识的人都可以快速入门和掌握维修技巧，大部分的电脑使用者也可以通过自学来具备这样的技能。因此学习应用级维修的已经很少了。

2．板卡级维修

板卡级维修主要是指针对相关的硬件故障来进行更换的维修，如 CPU、内存、硬盘、液晶屏、电池的故障检测以及动手更换。由于笔记本电脑是高度一体化的设计，所以在拆装时有一定有难度，并且在进行这个级别的维修时需要掌握一些基础的电子知识，如对电压、电阻的量测。因此学习板卡级维修对于动手能力有比较高的要求。

3．芯片级维修

本书说的芯片级维修，就是用万用表、示波器、维修电源、风枪烙铁等设备，对笔记本电脑主板进行元器件更换的维修，如供电的场效应管、开关电源 IC 等。芯片级的维修，需要有一定的电子理论知识和比较强的动手能力，并能对电路图进行分析，而后结合各种仪器的量测结果，对元器件内部的短路、开路等进行判断，并据此来对元器件进行更换，完成维修。

4. 信号级维修

信号级维修是芯片级维修的进阶过程，也是目前最高级别的维修，需要维修者对电路非常熟悉，能够熟练看懂电路图，分析电路的原理。相比芯片级维修，信号级维修更加注重于电路中关键信号的量测，一般要采用示波器对信号进行抓取和比较，把故障定位到总线级别上，或者元器件周边的某个小的电阻或电容上。信号级维修属于最深入的维修方式，实际笔记本电脑的真正维修应该是芯片级+信号级维修，要判断到底是主板上的哪些元件坏了，以及芯片工作所需要的条件等。目前芯片级维修人员市场上还非常紧缺，这方面的培训机构也只有一线城市才有。

1.2 笔记本电脑维修应具备的基础

一名真正合格的笔记本电脑维修工程师需要有扎实的电子理论基础和熟练的动手能力，以及缜密的思路才可以，这样才能保证成功地维修每台故障笔记本电脑。

作为一名笔记本电脑维修工程师，不仅要对笔记本电脑的硬件、软件及结构有较全面的了解，而且还要掌握一定的维修基础知识。

1. 具备电子电路基础知识

笔记本电脑检修人员必须掌握模拟和数字电路的基础知识，了解电路中的一些基础名词概念，如短路、断路等。

对于笔记本电脑维修的电子理论基础来说，有两个概念是一定要清楚的，那就是“信号”和“时序”。“信号”指的是笔记本电脑主板工作时对主板上各个电路部分所发出的数据和指令。信号是笔记本电脑工作的最基本要素。而“时序”顾名思义就是时间和顺序，其指的就是笔记本电脑主板从启动到正常工作时，主板各部分电路发出和收到的信号的间隔时间和顺序，时序是严格而不可更改的，如果时序发生错误，可能会导致笔记本电脑主板不能通电、不能开机和其他各种未知的故障。笔记本电脑的品牌虽然很多，但不管什么样的笔记本电脑都采用了 Intel 或 AMD 平台的芯片组，同样的芯片组基本都采用了同样的时序。所以熟练掌握了时序和信号，在维修笔记本电脑的时候就不会再有无从下手的感觉，面对各种各样的故障，都可根据相应的时序来进行相应的维修和分析。而本书正是围绕着最关键的“信号”和“时序”进行讲解，由浅入深地引导初学者正确学习笔记本电脑维修技术。

2. 掌握电子元器件的相关知识

笔记本电脑同其他电子产品一样，也是由电子元器件和集成电路等组成的（只不过笔记本电脑由于其体积小的特点，所使用的电子元器件都是贴片元器件）。笔记本电脑维修时要求维修人员必须对电阻、电容、电感以及半导体二极管、三极管、场效应管、晶振、门电路等常用元器件的特点和功能有一定的了解，能够识别并判断不同的电子元器件的好坏。

3．了解笔记本电脑的结构

需要了解笔记本电脑的结构组成和各组成部件的分布规律，明确笔记本电脑的工作特点，熟悉笔记本电脑的拆卸流程和检修步骤，掌握笔记本电脑各组成部件的功能特点以及容易出现的故障。

4．具有动手操作能力和安全意识

需要了解电烙铁、热风枪、诊断卡、稳压电源、万用表、示波器、BGA 返修台的功能特点和使用方法。要求笔记本电脑检修人员必须具备良好的动手操作能力，能够在检修过程中正确使用工具、仪器仪表。目前新出来的笔记本电脑虽然没有高压危险，但电路都是大规模集成电路，大规模集成电路的内绝缘层薄，连线间距小，击穿电压低，使得其防静电能力非常弱。因此，除了检修环境要采用防静电措施外，检修人员也要采取防静电措施，以避免人体所带静电对检修设备的伤害。

1.3　笔记本电脑故障的特点和维修市场现状

笔记本电脑由于对移动使用有着严格的要求，所以在设计上与台式机相比有如下的特点：

（1）体积小。现今的笔记本电脑都在向着轻薄化发展，比如苹果公司的 MacBook Air 11 英寸笔记本电脑重量只有 1kg 左右，所以笔记本电脑的各部分部件如主板、外壳、屏等等都采用了轻量化的设计。

（2）节能性。笔记本电脑使用的趋势就是高续航时间，因为很多用户是在外出过程中使用笔记本电脑，而又无法保证随时随刻都有电源存在，而现今电池技术并没有大的突破，所以只能从节能方面来进行设计，才有了 Intel 等公司的移动平台用的芯片组、CPU 等。在保证性能的前提下，降低功耗，使用户能获得更长的使用时间。

（3）高集成性。相比台式机电脑来说，笔记本电脑用更小的体积完成一样的工作，用户也无法接受在使用笔记本电脑的同时外接各种各样的设备，所以小小的一台笔记本电脑上要集成众多功能。而从设计上来说，笔记本电脑的主板就要承载各种各样的设备，因此笔记本电脑的电路和结构都比台式机要复杂得多。

而从环境和使用习惯上来说，笔记本电脑的使用环境一般都是比较随意的，汽车上、火车上、餐厅中、床上、沙发上等。经常在沙发和床上使用笔记本电脑会造成笔记本电脑散热不良，很容易导致笔记本电脑死机等故障；而有些人是一边喝东西一边上网，这样就容易导致笔记本电脑进水；经常单手端着笔记本电脑走来走去，笔记本电脑就容易因受力不均匀而导致主板的 BGA 芯片空焊。

笔记本电脑维修行业随着笔记本电脑销售市场的高速发展，也进入了一个井喷的阶段，各大电脑市场里从事笔记本电脑维修行业的商户也是越来越多。一般笔记本电脑维修商户有两类，一类是官方授权的维修中心，另一类是维修商家。官方的维修中心其实大多数只能做 1.1 节所说的应用级和板卡级的维修。而维修商家四种级别的维修都可以做，但是由于

从业人员技术和能力的差异，加之整个行业没有一个统一的规范，所以也造成了维修商家的良莠不齐，对于笔记本电脑的维修能力相差悬殊。

很多不专业的维修商家都只有很简单的几样工具和一个很小的柜台，没有示波器、BGA拆焊台等维修所需的专业设备，而且对于笔记本电脑维修的技术并没有深刻的认识，只会那么几样简单的检测手段，对于笔记本电脑主板的工作时序以及信号功能都了解得极少，有的甚至电路图都不能看懂，所以只能对一些简单的故障或“通病”类的故障进行维修，遇到稍复杂一些的故障，就束手无策了。

但是笔记本电脑会有多种多样的故障，而且不一定像台式机一样可以通过替换法来确定故障的所在（大多数笔记本电脑的显卡都是集成的，一些轻薄设计的笔记本电脑甚至其CPU、内存都会集成在主板上，而主板价格又相对很高，所以购买过来进行替换也是不太现实的事情）。所以 90%的笔记本电脑故障都需要对笔记本电脑主板进行维修，但是现在的维修市场上鱼龙混杂，很多没有电子基础和动手能力的“工程师”都在经营笔记本电脑的维修业务，笔者曾戏称很多维修人员与《隋唐演义》中的程咬金一样，只有看家的“三板斧”，即刷 BIOS、换 EC、换南北桥，如果不能解决问题就只好扔在一边成了“死板”一块，或是只能换一块新的主板来交付客户。这种粗放随意式的维修使得很多本来可以很容易修好的故障机被宣判了死刑。更有很多维修人员连最基本的工具——风枪和和烙铁都不能熟练使用，焊接时空焊、连锡等情况很常见，导致简单的故障被人为地二次扩大，而这种人为故障又是很难处理的。

第2章
笔记本电脑代工厂的主板型号识别

在众多的笔记本电脑品牌中，很多像惠普、宏碁、戴尔、联想这样的大型品牌商自己并不具体去生产产品（有的甚至不从事研发），而是依托品牌优势、成形的销售渠道，以代工形式拥有自己品牌产品，减少生产线和成本核算的问题。代工就是由别人代为生产。比如，A 公司的产品交由 B 公司代为生产，但是销售时还是贴 A 公司的名字，那么 B 公司就是 A 公司的代工厂。

笔记本电脑代工有 OEM（Original Equipment Manufacturer，初始设备制造商）和 ODM（Original Design Manufacturer，原始设计制造商）之分。

OEM 指设计由品牌商自己完成，代工厂不负责产品的研发，只管生产，不能将相关资料外泄，不得将产品提供给第三方。采用这种模式的品牌商有苹果、联想 Thinkpad 等。因为成本偏高，目前采用这种模式的品牌已经不多了。

ODM 指设计和生产都由代工厂来完成，设备制造商自己拥有产品的知识产权，可以对产品进行全权处置，甚至可以提供成型产品，让品牌运营商看样订货。所以 ODM 会出现同一款机型为不同品牌运营商所采用的事情，例如方正 T5800D、TCL C610、长城 E2000 都是精英的 G550。当然，品牌商也可以买断某款机型。ODM 这种代工模式是目前的主流。

可以这么说，绝大多数笔记本电脑厂家都是卖品牌的，自己并不生产，靠一些默默无闻的幕后笔记本电脑代工厂生产。它们都是来自中国台湾的代工企业，生产基地主要集中在上海、苏州、深圳、重庆。规模最大的几家代工厂有广达（Quanta）、仁宝（Compal）、纬创（Wistron）、英业达（INVENTEC）、和硕联合（Pegatron），这几家占据了全球半数以上的出货量。二线代工厂有神基（MITAC）、蓝天（Clevo）、大众（FIC）、微星（MSI）、精英（ECS）、伟创力（Flextronics）、富士康（Foxconn）、顶星（Topstar）等。韩国的三星早年也从事笔记本电脑代工，但是现在已退出代工领域，主做自家品牌。环隆电气（USI）是 IBM T 系列的主力代工商，但它只负责 SMT（表面贴装）。

实际维修中，可能碰到多款不同的品牌机型，拆开后发现它们的主板实际是一样的，电路和时序方面当然也完全一样，对于维修者来说，完全可以按照同一个机型修理。接下来看看各主要代工厂生产的主板型号如何识别。

2.1 广　　达

广达成立于 1988 年，是全球最大的 IT 产品代工厂商之一，能从事所有 OEM 与 ODM 代工业务。据不完全统计，目前全球有至少 1/3 的笔记本电脑出自于广达，是名副其实的“幕后英雄”。广达所代工的产品种类包括笔记本电脑、液晶显示器、PC、手机、PDA、服务

器、储存媒体等，其中主要以笔记本电脑为主。事实上广达也是全球最大的笔记本电脑代工厂，与戴尔、惠普、联想、神舟、苹果等知名品牌建立了长期的合作关系。广达代工的主板一般都可以找到一行以 DA 或者 DA0 开头的字符，其型号为 DA 或者 DA0 与 MB 之间的三位或四位字符。广达 CH3 主板型号如图 2-1 所示。

在该型号主板的电路图中，可以在右下角找到“PROJECT:CH3”，如图 2-2 所示。



图 2-1　广达 CH3 主板型号

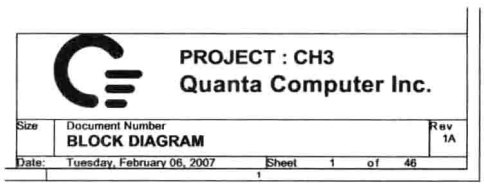


图 2-2　广达 CH3 主板电路图的标记

2.2 仁　宝

仁宝成立于 1984 年，目前是全球第二大笔记本电脑代工厂，规模和实力仅次于广达，主要经营笔记本电脑、显示器、数码消费类产品等代工业务。而对于笔记本电脑代工，基本上囊括了全线尺寸和类型的产品，其设计的一款 15.4 英寸笔记本电脑更是支持双硬盘，备受称赞。仁宝的主要合作伙伴包括惠普、东芝、联想、戴尔等，从 2007 年开始，仁宝就从广达手中夺得了戴尔的大批量订单。仁宝代工的主板一般都是可以找到 LA 开头的标记，例如 LA-4112P、LA-3301P。仁宝 LA-3301P 主板型号如图 2-3 所示。仁宝型号以 LS 开头的主板为转接小板。

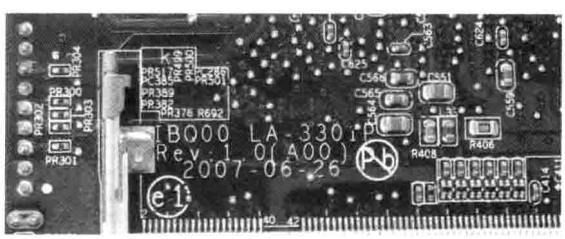


图 2-3　仁宝 LA-3301P 主板型号

在图 2-3 所示型号主板的电路中，可以在右下角找到“LA-3301P”，如图 2-4 所示。

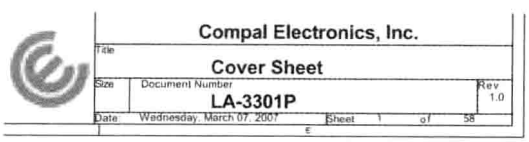


图 2-4　仁宝 LA-3301P 电路图的情况

2.3 纬 创

纬创的前身是宏碁电脑在1981年成立的DMS（设计、生产、服务）部门，在2001年5月独立出来专做代工业务。作为泛宏碁集团的三大支柱之一，纬创也是全球数一数二的代工大厂，排名和实力仅次于广达和仁宝。纬创的全球合作伙伴主要包括宏碁、联想、戴尔、惠普等。例如，联想ThinkPad的X系列笔记本电脑基本都由纬创代工。纬创主板型号的典型特征是被一个白框所包围。如图2-5所示，PCB板号码为05234，SHIBA是设计项目名称，48.4F701.031是项目代号。纬创的主板需要这三个号码都对上才正确。



图2-5 纬创SHIBA主板

2.4 英 业 达

英业达成立于1975年，应该算是一家比较老资格的代工厂了，目前主要代工业务涉及移动计算、无线通信、网络应用、数字家庭与应用软件等众多领域。一直以来英业达主要合作伙伴是惠普、东芝、明基、宏碁、TCL等。英业达的主板型号一般是6050A开头，后面有多位数字。英业达的主板型号和图纸型号一般对不上，要原厂的图纸所在的根文件名才能对上。英业达6050A2030501主板型号如图2-6所示，品牌型号为HP NX6325。



图2-6 英业达6050A2030501主板型号

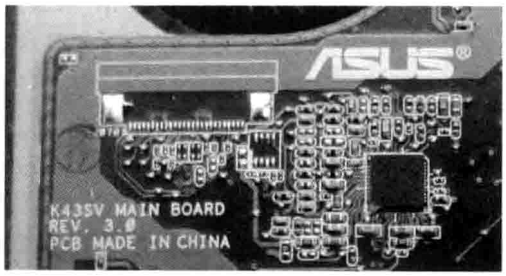
2.5 和硕联合

和硕联合（PEGATRON）是华硕（ASUS）在2008年初正式完成品牌与代工的分家后，被分出来的代工子公司。和硕联合主力负责各种IT产品的代工业务，当然笔记

本电脑仍然是主力产品，华硕品牌的笔记本电脑就全部由和硕联合代工生产。华硕笔记本电脑的主板在 PCB 上有明显的 ASUS 或 PEGATRON 标志，很明显就能找到标志旁边的主板型号。和硕联合 H24Z 主板型号如图 2-7（a）所示，华硕 K43SV 主板型号如图 2-7（b）所示。



（a）和硕联合 H24Z 主板型号



（b）华硕 K43SV 主板型号

图 2-7　和硕联合与华硕主板型号

2.6 三　星

三星的笔记本电脑一直以来绝大部分都是自主研发生产的。三星笔记本电脑的主板型号一般以“BA41-”开头，后面跟随阿拉伯数字。三星 BA41-00478A 主板型号如图 2-8 所示。

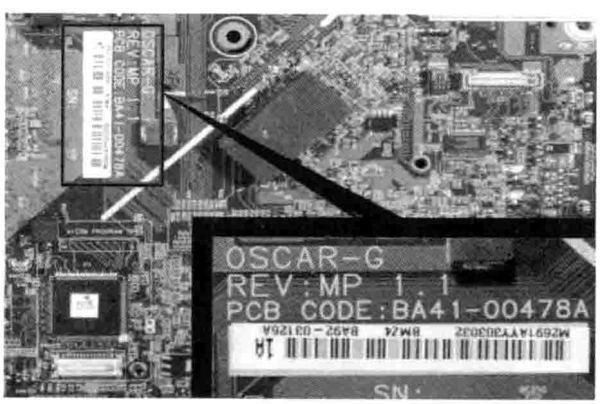


图 2-8　三星 BA41-00478A 主板型号

2.7 苹　果

苹果（Apple）笔记本电脑的主板型号是浮雕数字标识，比较小，不太容易找到。苹果 820-2523-B 主板型号如图 2-9 所示。

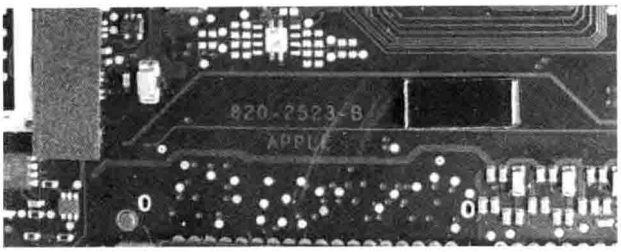


图 2-9　苹果 820-2523-B 主板型号

2.8　其他厂家

下面简单介绍其他厂家命名方式。

1．微星

微星主要生产自家产品。微星的主板命名方式一般都是 MS-*****。“*****”是阿拉伯数字。微星 MS-10061 主板型号如图 2-10 所示。

2．富士康

富士康从事笔记本电脑代工时间不长，但发展势头很强劲。富士康主要客户是 SONY、苹果。富士康生产的主板一般型号为 MS 开头，如图 2-11 所示主板型号为 MSS1，版本 1.1。不过此板是富士康给 SONY 代工的，所以也可以在看到索尼的主板型号，标识为 MBX-155。

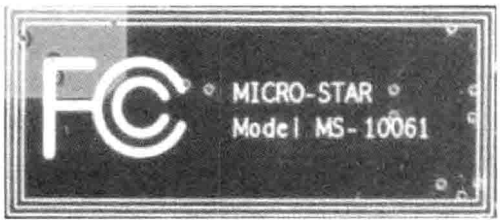


图 2-10　微星 MS-10061 主板型号



图 2-11　富士康 MSS1 主板型号

3．精英

精英一直以来都主要做主板和显卡，兼做笔记本电脑代工。为了增强在笔记本电脑代工方面的实力和产能规模，继 2001 年收购中国台湾致胜以后，于 2006 年精英再度正式并购了专注代工业务的志合，在综合实力上与和硕联合大幅拉近了距离，甚至不比和硕联合差。精英代工的主板 G510 型号如图 2-12 所示。

4．神基

神基成立于 1989 年，是由神达电脑、美国奇异电气公司合资，提供国防坚固型电脑的

研发与制造，是少数具备研发生产军工特殊规格技术的公司。到了 1998 年，神达电脑为了追求规模与经营绩效，将笔记本电脑事业部并入到神基，从此神基跨入了商用以及消费型笔记本电脑的代工生产行列。神基的研发实力是不容忽视的，据称全球第一台采用台式 Intel Pentium 4 处理器的笔记本电脑就是出自神基之手。不过由于在笔记本电脑代工领域起步较晚，因此并不非常为人熟悉。神基目前在广东顺德和上海昆山均有生产基地，笔记本电脑主要出自昆山工厂。神基的笔记本电脑代工客户主要为一些国外品牌，国内则为明基的部分机型。神基的主板命名以四个阿拉伯数字为主，如图 2-13 所示为 8640 和 8599。神基还有一部分命名的方式和纬创差不多。

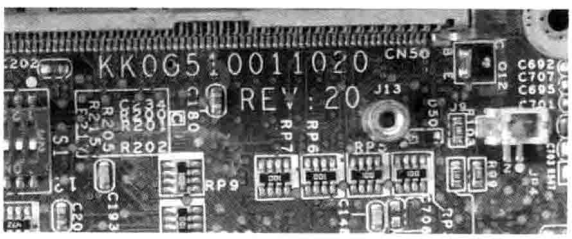


图 2-12　精英 G510 主板型号



（a）8640



（b）8599

图 2-13　神基主板型号

5. 蓝天

蓝天成立于 1983 年，在初期曾经辉煌一时，获得了业界的不少“第一”，是当时数一数二的一线代工大厂，地位不亚于现在的纬创。但随着中国台湾代工市场的竞争越发激烈，利润也急剧下滑，蓝天急需寻求更多出路，于是在 1998 年投资百脑汇（Buynow）电子商场，并在随后几年投入更多精力转型为 IT 制造与服务互动。蓝天的代工合作伙伴主要是国外品牌，国内仅占少数。蓝天的主板命名一般开头是在一个英文字母后面加上两到三位阿拉伯数字再加一个英文字母结尾，如 D400S、D410E、D900K、M720T、M540J。蓝天 M55V0 主板型号如图 2-14 所示。

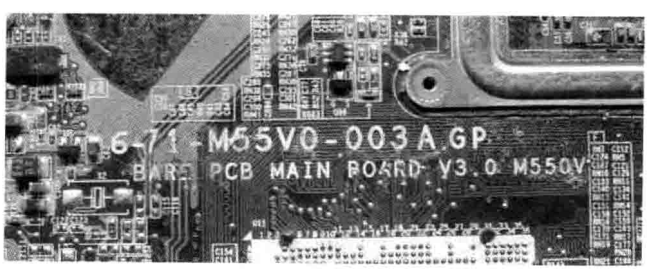


图 2-14　蓝天 M55V0 主板型号

第3章
笔记本电脑主板的架构

目前市面上主流的笔记本电脑所使用的芯片组只有两大厂家，分别是 Intel（英特尔）、AMD（超威半导体），其中 Intel 是绝对的霸主。曾经红极一时的 nVIDIA（英伟达）已于 2010 年退出芯片组行业，市面上能见到的采用 nVIDIA 芯片组的笔记本电脑产品已不多。

3.1 Intel 双桥（GM/PM45 及以下）的架构

Intel 双桥架构，包含的芯片组有 855-GM/PM45。

在 Intel 双桥架构中，CPU 与北桥都是通过 FSB 总线（前端总线）连接，北桥同时还管理内存、PCI-E 16X 独立显卡以及显示输出接口。

北桥与南桥连接的总线以前名字是 HUBLINK，后来更名为 DMI（Direct Media Interface，直接媒体接口），当然传输速度增快很多。

南桥主要管理周边扩展接口，主要有以下几种。

- USB：在 USB 线路上的设备有 USB 接口、摄像头、蓝牙等。
- 声卡：与声卡同一条线路上的还有 MODEM。
- SATA：硬盘和光驱。
- IDE：（早期的）硬盘和光驱。
- PCI-E 设备：网卡、读卡器、扩展卡、迷你 PCI-E 槽等。
- EC：与南桥连接的线路名字为 LPC（Low Pin Count，意思是脚位数量很少的一种总线）。EC 下面管理的设备有键盘、触控板、BIOS 等（部分主板 BIOS 可能与 EC 走同一条 LPC 总线，或者直接通过 SPI 总线连接南桥）。

Intel GM45 芯片组架构如图 3-1 所示。

3.2 Intel 单桥（HM55 以上）的架构

Intel 发展到 5 系列芯片组后，变为了一个桥，叫 PCH，也就是说将北桥集成到 CPU 里了。在 Intel 单桥架构中，CPU 主要管理内存、PCI-E 16X 独立显卡，CPU 内还集成了集成显卡。

CPU 和 PCH 桥连接的总线有 FDI（Flexible Display Interface，适应性显示接口）和 DMI 总线。

PCH 管理 USB、PCI-E 1X、SATA、声卡等外围设备。

PCH 和 EC 连接依旧采用 LPC 总线，EC 下属的设备基本不变。

值得注意的是，在 Intel 单桥架构下，虽然 CPU 集成了显卡，但显示信号输出通常都不由 CPU 自身输出，而是通过 FDI 总线传送给 PCH 后，由 PCH 完成输出。这一点与接下来要看的 AMD 单桥架构有区别。

Intel HM75 芯片组架构如图 3-2 所示。

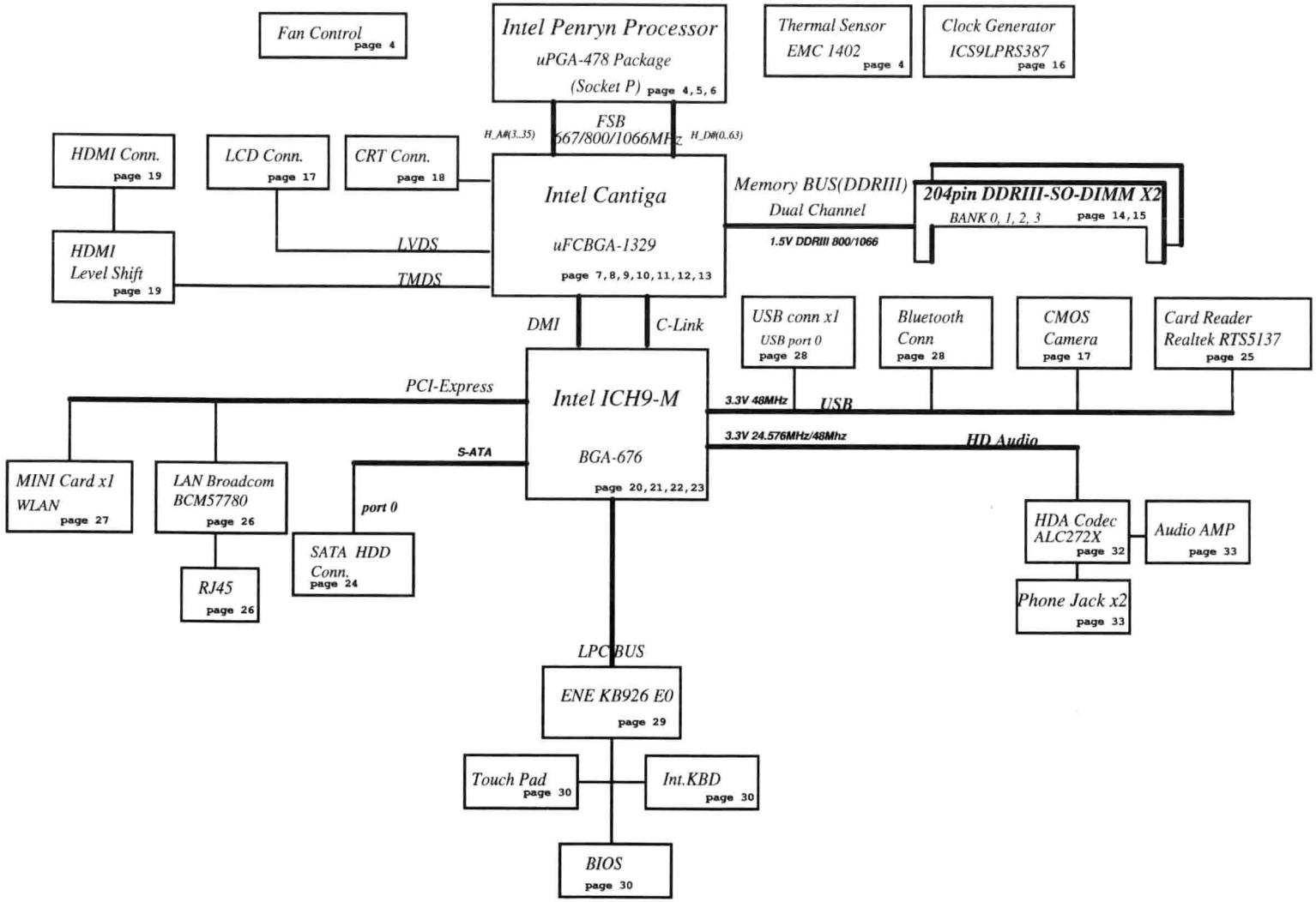


图 3-1　Intel GM45 芯片组架构

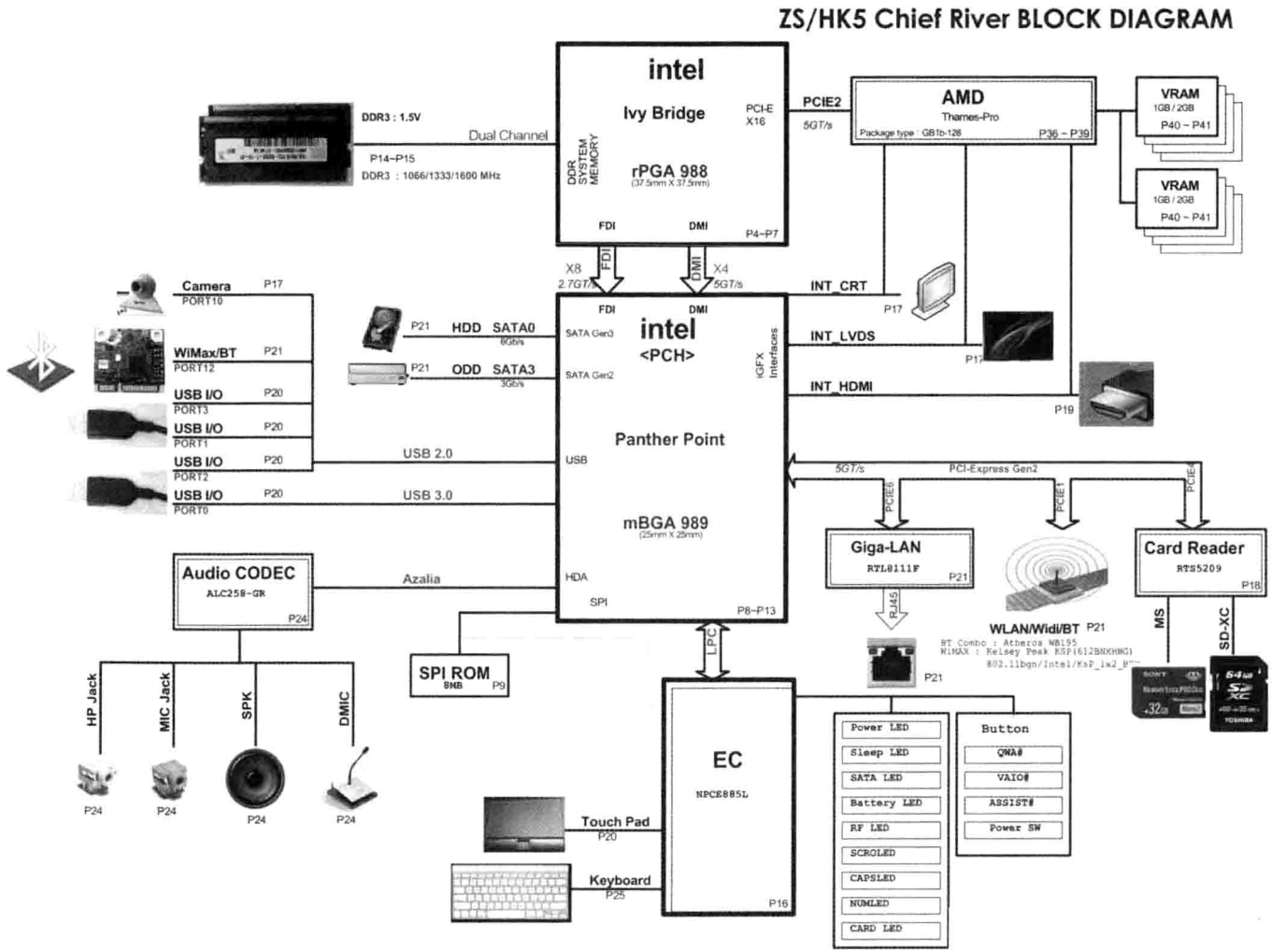


图 3-2　Intel HM75 芯片组架构

3.3 AMD 双桥（RS780）的架构

AMD 芯片组，由于采用的 AMD 638 针 CPU，CPU 可以直接管理内存。

北桥管理所有的 PCI-E 设备，这一点与 Intel 双桥有区别，要记牢。北桥还集成显卡，负责输出显示信号。

南桥管理的设备有声卡、USB、SATA、EC 等，EC 下属的设备不变。

这里要提一下，BIOS 有多种工作总线，有的是走 EC 下面的 X-BUS 总线，有的是与 EC 并联的 LPC 总线，还有的是独立连接南桥的 SPI 总线，这个其实与架构没有太大关联。

AMD RS780 芯片组架构如图 3-3 所示。

3.4 AMD 单桥（A70）的架构

AMD 芯片组发展到 A45（移动版为 A50）后，也变为了单桥，名字为 FCH。这与 Intel 单桥有很多相似的地方，桥和 EC 管理的设备都差不多一样，不再详细阐述。唯有一点，AMD 的 CPU 也集成了显卡，名字叫 APU，但它可以直接输出显示信号，而这一点与 Intel 单桥架构是有差别的。

AMD A70 芯片组架构如图 3-4 所示。

3.5 nVIDIA 双桥（C51M）的架构

nVIDIA（英伟达）做显卡很出名，在芯片组上，曾经也很有名，不过现在已经不再生产个人电脑的芯片组。nVIDIA 在台式电脑中，单桥芯片组和双桥芯片组都有很多；而在笔记本电脑上，多数为双桥芯片组。

nVIDIA 双桥架构中，CPU 采用 AMD 638，可以直接管理内存。北桥负责管理所有 PCI-E 设备和负责输出集成显卡的显示信号，与 AMD 双桥架构一致。南桥和 EC 负责管理的设备也与 AMD 双桥没有太大区别，不再细说。nVIDIA C51M 芯片组架构如图 3-5 所示。

3.6 nVIDIA 单桥（MCP67）的架构

在 AMD 单桥架构下，内存由 CPU 管理，其他都是由桥管理，桥的发热量大，特别容易虚焊。nVIDIA MCP67 芯片组架构如图 3-6 所示。

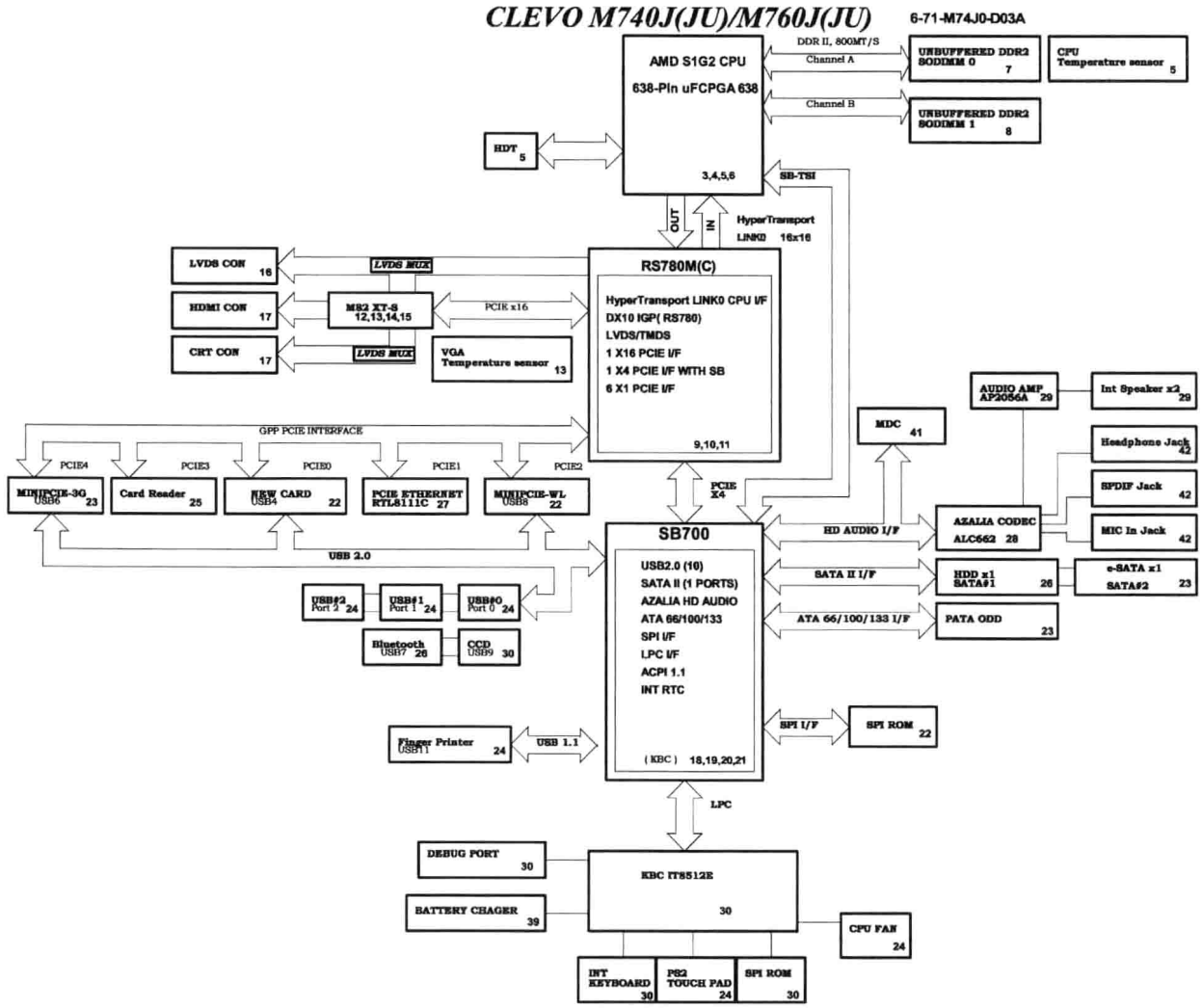


图 3-3 AMD RS780 芯片组架构

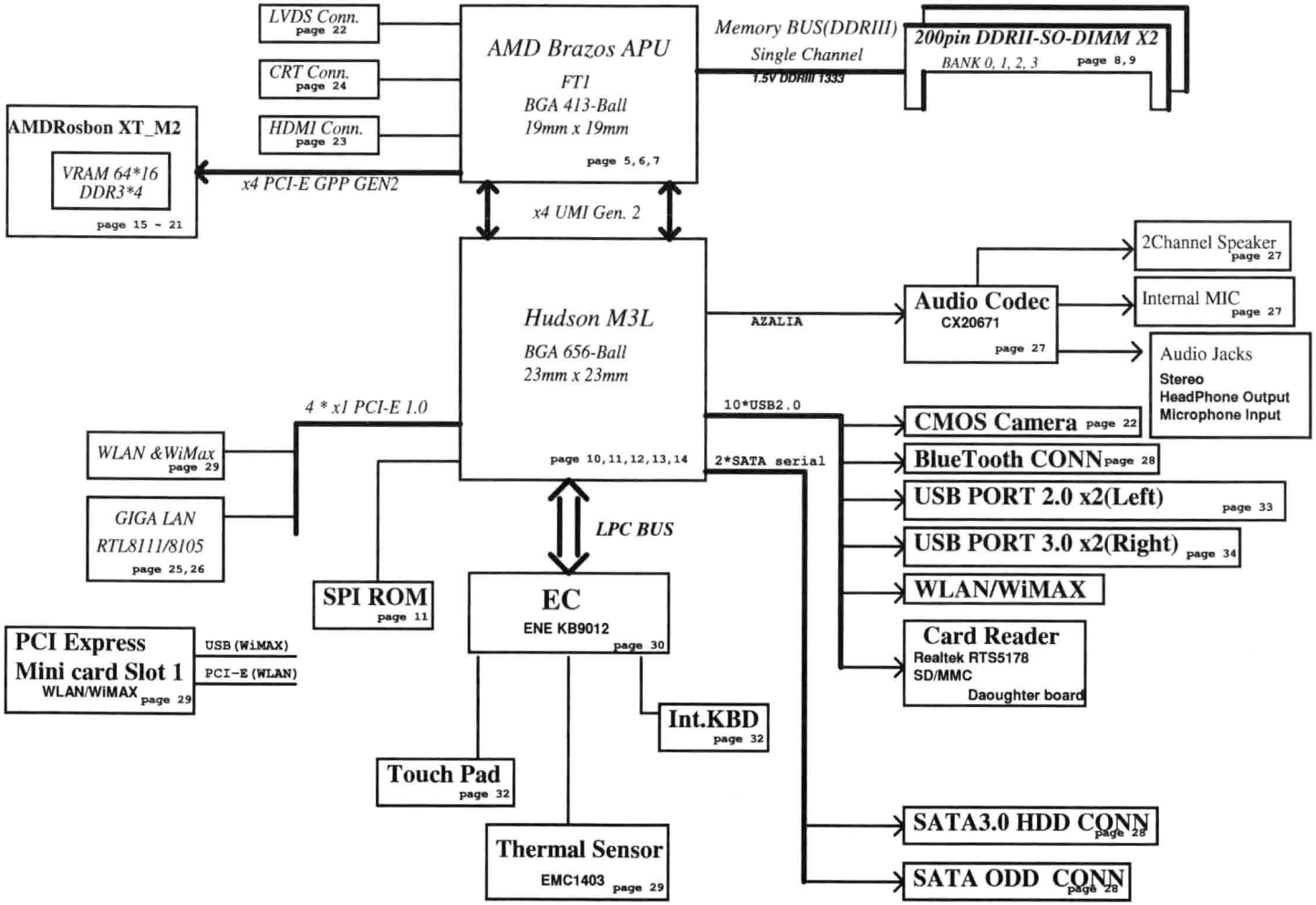


图 3-4　AMD A70 芯片组架构

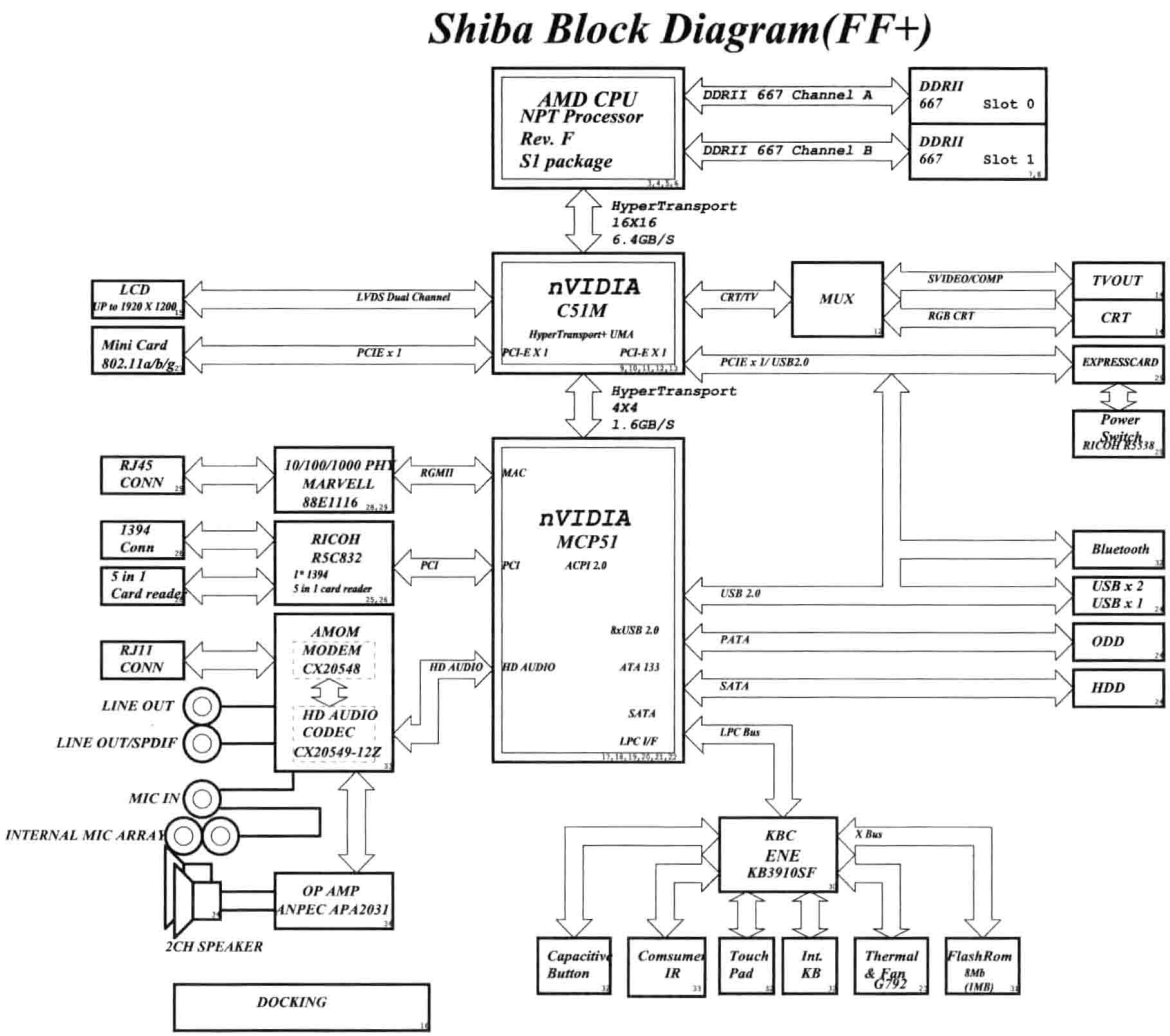


图 3-5　nVIDIA C51M 芯片组架构

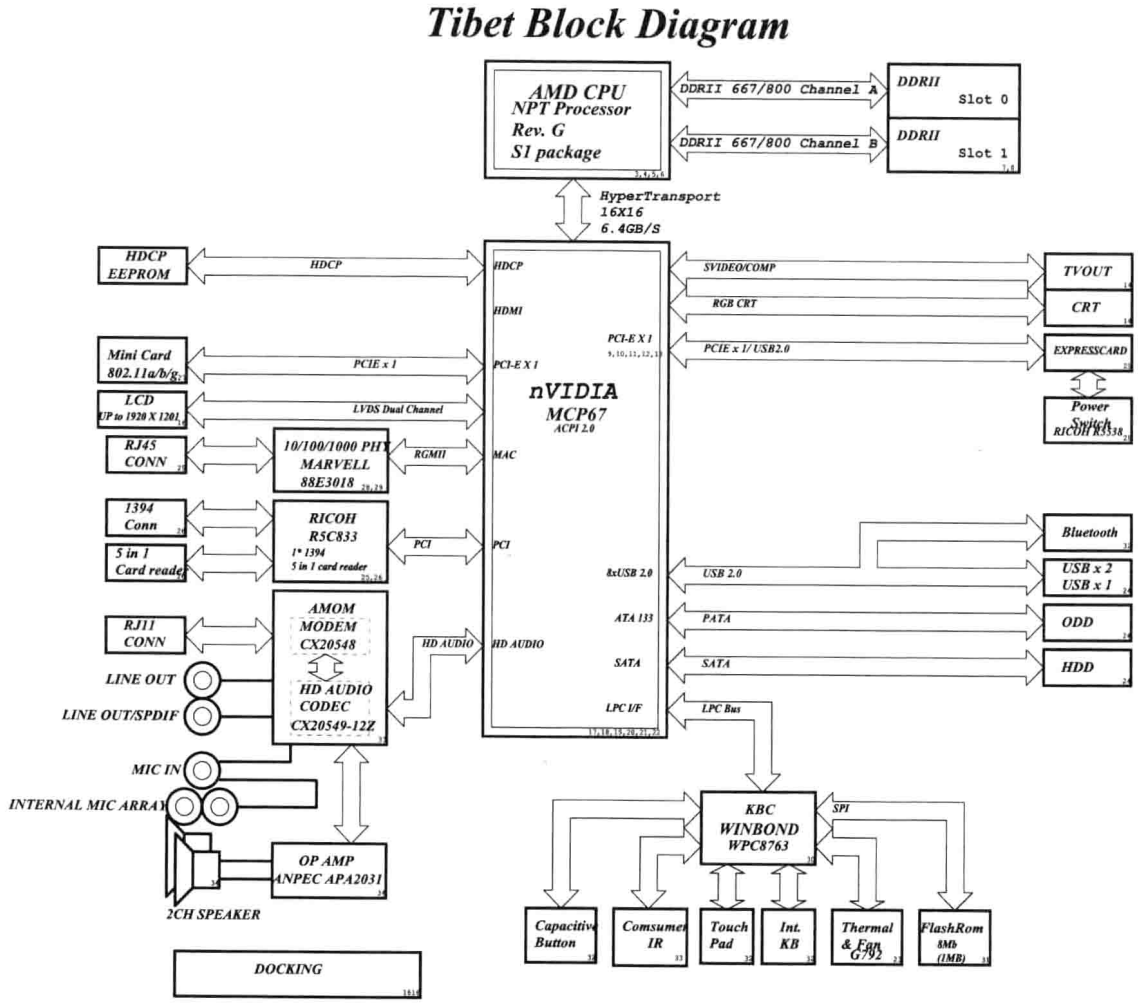


图 3-6　nVIDIA MCP67 芯片组架构

第4章
笔记本电脑维修常用概念及名词解释

笔记本电脑主板维修中，经常会涉及一些电路和信号的专业名词。要看懂电路原理图和学好维修，必须要先了解这些概念。

4.1 供电和信号

在主板上，有些地方有5V电压，我们称为5V供电，还有的地方同样是5V电压，我们称为信号，那么它们的区别在哪里呢？

1. 供电

供电是一个可以输出电流的电压，电流比较大。在工作过程中，这个电压不可以被置高或者拉低。如果供电被拉低了，就是短路。在一般情况下，置高也是不允许的。

供电是给设备提供动力的，它的名字一般为VCC、VDD、VCC3、VDDQ、VTT、VBAT、5VALW、+3VO等。

供电的电路符号如图4-1所示。



图4-1 供电的电路符号

在苹果产品的电路图中，供电一般以PP开头，没有特别的其他符号，如图4-2所示。

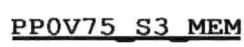


图4-2 苹果产品的供电符号

接地是给供电构成回路。没有接地，就不会有电流流过设备。它的名字一般为VSS、GND。

接地的电路符号如图4-3所示。



图4-3 接地的电路符号

2. 信号

信号在理论上说，电压信号只考虑电压变化，电流很小。在主板的工作过程中，要根据

需要，随时被拉低或者置高。电路图中信号的箭头，因工厂画电路图的人员的随意性，并不完全代表信号的流向。

信号的电路图如图 4-4 所示。



（a）　　（b）

图 4-4　信号的电路图

4.2　高电平和低电平

高电平和低电平是数字逻辑电路中的说法，低电平用 0 表示，高电平用 1 表示。电路中的高低电平需要根据电路来判断，不能限定在某个值。但是通常情况下 0V 都为低电平，3.3V 都为高电平。

4.3　跳变和脉冲

由高电平跳变为低电平，也叫下降沿，如图 4-5 所示。
由低电平跳变为高电平，也叫上升沿，如图 4-6 所示。
由高跳变为低再跳为高，也叫高-低-高脉冲，如图 4-7 所示。



图 4-5　下降沿波形　　图 4-6　上升沿波形　　图 4-7　高-低-高脉冲波形

4.4　时 钟 信 号

时钟信号 CLK（CLOCK 的缩写），就是为数字电路工作提供一个基准，使各个相连的设备统一步调工作。时钟的基本单位是 Hz（赫兹）。在主板上都有一个主时钟产生电路，这个电路的作用就是给主板上的所有设备提供时钟，不同的设备，时钟电路会送出不同的时钟频率，如送给 CPU 的频率是 100MHz 以上，送给 PCI 设备的频率是 33MHz，送给 PCI-E 设备的频率是 100MHz，送给 USB 控制器（集成在南桥内部）的频率是 48MHz。但是相连的两个设备必须有相同的时钟频率和电压才能通信。例如，内存和北桥需要同样的时钟和电压，才能正常传输信号。时钟信号需要在主板正常通电后且时钟芯片工作正常后才能测量到。可用示波器或万用表测量时钟信号。

时钟芯片的基准——14MHz 的时钟信号如图 4-8 所示。

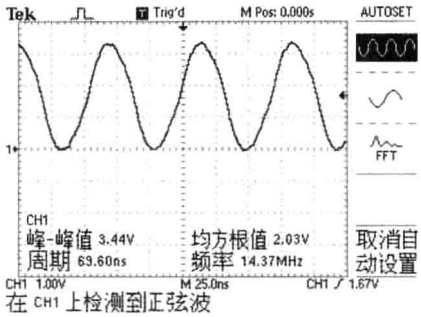


图 4-8　14MHz 的时钟信号

4.5　复位信号

复位信号 RST（RESET 的缩写）的字面意思是重新开始的信号。刚开机时，会自动复位，是从低电平跳变为高电平；正常工作时，按下复位键，是从高电平向低电平跳变再回到高电平。例如，对于 PCI，从 3.3V 向 0V 跳变再回到 3.3V 就是一个正常的复位跳变。复位信号一般表示为***RST#，如 PCIRST#、CPURST#、IDERST#等。

总之，复位只能是瞬间低电平，主板正常工作时复位都是高电平。平时所说的没复位，通常是指没复位电压，即复位信号测量点电压为 0V。

南桥发出的 3.3V 平台复位，经过分压成 1.1V 后作为 CPU 复位，如图 4-9 所示。

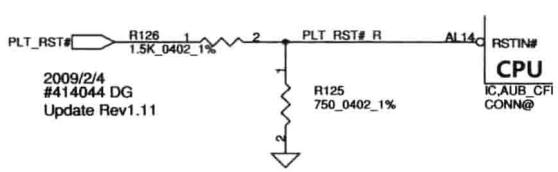


图 4-9　CPU 复位电路

4.6　电源好信号

电源好信号 PG（POWERGOOD 的缩写）是用来描述供电正常的信号，一般为高电平有效。例如，CPU 供电芯片，只有在正常发出 CPU 电压后，才会发出 PG 信号出去。PG 信号常见的简写有 PG、PWRGD、PWROK、POK、PWRG、VTTPWRGD，CPUPWRGD 等。

RT8205 工作正常后，发出 SPOK，如图 4-10 所示。

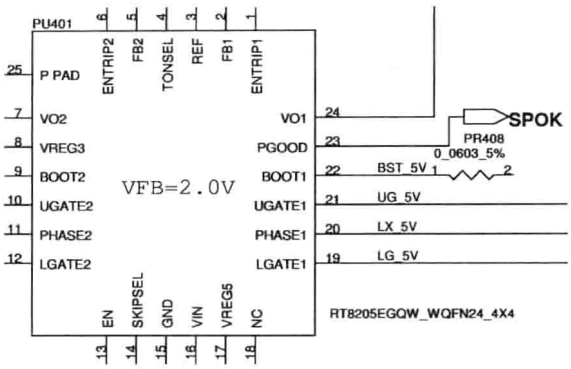


图 4-10　PG 信号图

4.7　开启信号

开启信号，有的芯片叫作 EN（ENABLE 的缩写），高电平时表示开启信号；也有的芯片叫作 SHDN#，即 SHUTDOWN，“#”表示低电平有效。综合考虑，它的意思就是低电平时关闭；要开启，就必须为高电平。

强调一点，理解信号带“#”时（低电平有效时），一定要结合信号的英文全称去理解，有的信号带“#”，当它为低电平时，主板可以正常工作。例如，图 4-11 所示 VR_PWRGD_CK410#信号是 CPU 供电正常后发出低电平开启时钟芯片。

而有的信号带“#”，正常工作的主板必须为高。例如，图 4-12 所示 1999_SHDN#是低电平关闭 MAX1999 的控制信号。

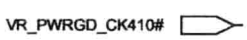


图 4-11　VR_PWRGD_CK410#信号截图



图 4-12　1999_SHDN#信号截图

时序就是通过 EN、PG 等信号实现控制。

4.8　片选信号

片选 CS 就是芯片选择（Chip Select）。很多芯片挂在同一总线上的时候，需要有一个信号来区分总线上的数据和地址由哪个芯片处理，这时就需要一个片选信号。片选信号常见于 BIOS 芯片，英文一般用 CS#，“#”表示低电平有效。它是由 CPU 发出，经北桥到南桥，最后到达 BIOS 的。它的有无，可以初步判断南北桥的及 CPU 的是否开始工作，是否 BIOS 资料被破坏。SPI BIOS 脚位如图 4-13 所示，其中 1 脚 CS#即 BIOS 的片选信号。

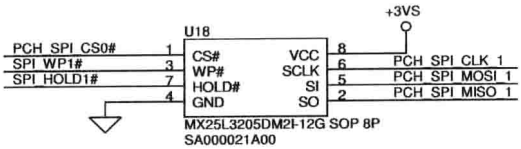


图 4-13　SPI BIOS 脚位图

4.9　部分厂家常见信号名称解释

各厂家对信号的命名都不同，下面列举一些常见厂家的常见机型信号名称。需要说明的是，并不是每个厂家的所有信号名称都相同，这一点在看电路图时一定要仔细区分。

4.9.1　纬创

纬创部分常见信号名称见表 4-1。

表 4-1　纬创部分常见信号名称列表

信号名称	解　释
AD+	适配器转换出来的第一个电压
DCBATOUT	公共点
+3VL	3.3V 线性供电，给 EC 供电
DCIN	充电芯片的供电输入
ACIN	充电芯片的适配器检测输入
ACAV_IN	充电芯片的适配器检测输出
PWR_S5_EN	用于开启南桥待机电压的控制信号
+5VALW、+3VALW	南桥待机供电
AD_IN#、AC_IN#	送给 EC 的适配器检测信号，低电平表示适配器已插入
KBC_PWR_BTN#	按下开关产生的送给 EC 的触发信号
LID_CLOSE#	合盖开关
CLK_EN#	CPU 供电正常后，发出的低电平，可用于开启时钟
G792_RST#	温控芯片检测温度正常时发出的高电平
CK_PWRGD	南桥收到 VRMPWRGD 后，发出的高电平，用于开启时钟

4.9.2　广达

广达部分常见信号名称见表 4-2。

表 4-2　广达部分常见信号名称列表

信号名称	解　释
VIN	公共点电压
ACIN、ACOK	适配器检测
3V_AL、5V_AL、VL	3V、5V 线性供电
+3VPCU、+5VPCU	EC 的待机供电

续表

信号名称	解　释
3V_S5	S5 状态下的电压，南桥待机供电，触发开关后，由 EC 开启
+3VSUS、+5VSUS	S3 状态下的电压，内存供电，由 EC 发出 SUSON 开启
NBSWON#	电源开机触发信号，按下电源开关键产生高-低-高的信号至 EC
DNBSWON#	EC 发出的高-低-高有效触发信号至南桥的 PWRBTN#
SLP_S4#、SLP_S3#	南桥发出的 ACPI 控制器信号，开机时用于电压开启，关机时用于电压关闭
S5_ON	EC 发出的南桥待机电压开启信号，其作用是将 PCU 转换 S5 电压
SUSON	EC 接收到南桥发来的 SLP_S5#后产生的 S3 电压开启信号
MAINON	EC 接收到南桥发来的 SLP_S3#后产生的 S0 电压开启信号
VR_ON	EC 发出的 CPU 核心电压开启信号
HWPG	由除 CPU 核心供电以外的所有供电的 PG 逻辑相与而来
PWROK_EC	EC 收到高电平 HWPG 信号后，延时产生 PWROK_EC 信号
DELAY_VR_PWG	CPU 核心电压电源好信号
VR_PWRGD_CK410#	CPU 核心电压电源管理芯片发出的时钟开启信号，低电平
CK_PWRGD	南桥收到 VRMPWRGD 后，发出 CK_PWRGD 开启时钟芯片
CPUPWRGD	在南桥内部 PWROK 脚位及 VRMPWRGD 脚位两信号经过与逻辑产生 CPUPWRGD
PLTRST#	平台复位，南桥在发出 CPUPWRGD 信号之后，经过延时缓冲发出 PLTRST#
PCIRST#	PCI 复位，用于上电时复位 PCI 总线上的设备，使设备从初始状态开始工作
CPURST#	CPU 复位信号，北桥接收 PLTRST#后发出 CPURST#给 CPU
BL/C#	高电平表示，电池电量低（仅用于电池模式）
D/C#	与 ACIN 成相反的关系（适用于仅有 D/C#，没有 BL/C#的主板）

4.9.3　华硕

华硕部分常见信号名称见表 4-3。

表 4-3　华硕部分常见信号名称列表

信号名称	解　释
AC_BAT_SYS	公共点电压
ACIN	适配器检测
+5VAO	5V 线性电压
+3VAO	3V 线性电压
+5VA	+5VAO 过跳线后更名为+5VA
+3VA	+3VAO 过跳线 JP8101 后更名为+3VA
+3VA_EC	+3VA 过电感后更名为+3VA_EC，作为 EC 待机时的供电
+5VO	S5 休眠状态下的 5V 待机电压
+3VO	S5 休眠状态下的 3V 待机电压
+5VSUS	+5VO 过跳线后更名为+5VSUS
+3VSUS	+3VO 过跳线后更名为+3VSUS
VSUS_ON	SUS 电压开启信号
SUS_PWRGD	SUS 电压电源好信号，发给 EC 的
PM_RSMRST#	南桥的 ACPI 控制器的复位信号，可以理解为南桥待机电压正常
PWRSW_EC#	开机触发信号
PM_PWRBTN#	EC 接收到 PWRSW_EC#后发出 PM_PWRBTN#有效触发至南桥的 PWRBTN#脚位

续表

信号名称	解　释
SUSC_ON、SUSC#_PWR	S3 电压开启信号
SUSB_ON、SUSB#_PWR	S0 电压开启信号
ALL_SYSTEM_PWRGD	由内存供电、桥供电、总线供电、显卡供电等 PG 信号逻辑相与产生
CPU_VRON	EC 发出 SUSB_ON 后延时 99ms 发出 VR_ON，用于开启 CPU 核心电压
EC_CLK_EN	EC 发出至南桥的 VRMPWRGD 脚位，告知南桥 CPU 核心电压已正常
CLK_PWRGD	南桥收到 VRMPWRGD 后产生 CLK_PWRGD 至时钟 IC，用于开启时钟信号
PM_PWROK	EC 收到 ALL_SYSTEM_PWRGD 后，延时发出 PM_PWROK 信号
H_CPURST#	北桥收到 PLTRST#信号后发出 H_CPURST#至 CPU
GATE_PWR_SW#	开机触发信号
LID_SW#	合盖休眠开关信号，当机器合盖时，此信号为低电平
LID_KBC#	发给 EC 的合盖休眠开关检测信号
KBCRSM	键盘唤醒信号
FORCE_OFF#	强制关机信号，由欠压保护电路产生
HW_PROTECT#	CPU 过温保护信号
OTP_RESET#	CPU 过温指示信号

4.9.4 仁宝

仁宝部分常见信号名称见表 4-4。

表 4-4 仁宝部分常见信号名称列表

信号名称	解　释
B+	公共点电压
PACIN	适配器插入检测输出信号，高电平表示适配器插入
VL	5V 线性供电
+3VALW、+5VALW	插入适配器即开启的电压
ON/OFFBTN#	电源开机键信号
ON/OFF#	开机触发电路转发给 EC 的触发信号
PBTNOUT#	EC 发给南桥的开机触发信号
SYSON	S3 电压开启信号
SUSP#	S0 电压开启信号
+VCCP	CPU 前端总线工作电压，此电压分布于 CPU、北桥、南桥
+CPU_CORE	CPU 核心电压
VGATE	CPU 核心电压电源好信号
ICH_POK	给南桥的 PWROK，告知南桥系统电压电源好
BCLK	前端总线时钟信号
SUS_STAT#	由南桥发出，低电平表明系统将要进入省电状态

4.9.5 DELL

DELL 部分常见信号名称见表 4-5。

表 4-5　DELL 部分常见信号名称列表

信号名称	解　释
RTC_CELL	主板纽扣电池电压
+DC_IN	电源适配器电压输入
+PWR_SRC	公共点电压
ALWON	EC 向系统供电芯片发出一个 ALWON 信号，打开系统供电
THERM_STP #	过热保护信号，低电平有效
ACAV_IN	适配器检测信号
POWER_SW#	电源开关或键盘产生的一个低电压信号，EC 芯片接收此开机信号
SUS_ON	EC 收到触发信号后，发出 SUS_ON 用于开启南桥待机供电和内存主供电
RUN_ON	EC 发出开启 S0 状态电压
GFX_ON	开启独立显卡供电
+VCC_GFX_CORE	独立显卡核心供电
+0.9V_DDR_VTTP	内存 VTT 供电
RUNPWROK	所有 RUN 电源的 PGD 信号汇聚成此信号
SUSPWROK	所有 SUS 电源的复位信号汇聚到一起产生 SUSPWROK 信号
+VCCP_1P05VP	前端总线供电，1.05V
PGD_IN	CPU 供电芯片发出 CLK_EN#、PGOOD 等的条件之一
CLK_ENABLE#	时钟芯片的开启信号，低电平有效
H_PWRGOOD	南桥向 CPU 发出的 PGD 复位信号
H_RESET#	北桥发出 CPU 复位信号
+VCHGR	充电输出电压
+SBATT	副电池供电端
+PBATT	主电池供电端
SBAT_PRES#	副电池插入检测
PBAT_PRES#	主电池插入检测
IMVP_VR_ON	开启 CPU 供电
IMVP_PWRGD	CPU 供电芯片发出的供电好信号

▷▷▷ 4.9.6　苹果

苹果部分常见信号名称见表 4-6。

表 4-6　苹果部分常见信号名称列表

信号名称	解　释
=PP3V42_G3H_REG	G3 状态下的 3.42V 供电，相当于其他机器的线性供电
=PP3V3_S5_REG	S5 状态下的 3.3V 供电，给南桥等提供待机电压
PP3V3_G3_SB_RTC	南桥的 RTC 电路的 3.3V 供电
=PPBUSA_G3H	公共点电压
PM_BATLOW_L	电池电压低指示信号，低电平有效
1V8S3_RUNSS	1.8V 的 S3 状态电压（内存供电）开启信号
ALL_SYS_PWRGD	除 CPU 供电以外的所有供电好信号相与而来
VR_PWRGOOD_DELAY	CPU 供电芯片正常产生 CPU 电压后，延时发出的电源好
VR_PWRGD_CK505_L	CPU 供电芯片正常产生 CPU 电压后，发出开启时钟的低电平信号

续表

信号名称	解　释
SMC_BC_ACOK	适配器检测信号，高电平有效
SMC_ADAPTER_EN	SMC 收到适配器检测信号后，输出的高电平信号
SMC_BATT_CHG_EN	SMC 发出的充电使能信号，高电平有效
SMC_BATT_TRICKLE_EN_L	SMC 发出的涓流充电信号，低电平有效
ACPRN	充电芯片检测到适配器后发出的低电平 ACPRN
ONEWIRE_EN	ONEWIRE 使能信号，用于适配器识别电路（电源头亮绿灯）

4.9.7 英业达

英业达部分常见信号名称见表 4-7。

表 4-7 英业达部分常见信号名称列表

信号名称	解　释
+VADP	适配器接口电压
ADP_EN#	适配器使能，低电平有效
ADP_PRES	适配器检测输出，可用于直接开启系统供电
+VBATR	公共点电压
+V3AL、+V5AL	线性供电
PWR_SWIN_3#	触发开关送给 EC 的信号
KBC_PW_ON	EC 收到开关触发后发出的开机信号，电池模式下用于开启系统待机供电
VCC1_POR#_3	EC 的最初的复位信号
+V3A、+V5A	系统待机供电
LIMIT_SIGNAL	适配器中间针，功率识别信号
OCP	过流保护

4.9.8 ThinkPad（IBM）

ThinkPad （IBM）部分常见信号名称见表 4-8。

表 4-8 ThinkPad（IBM）部分常见信号名称列表

信号名称	解　释
DOCK_PWR20_F	适配器电压
CV20	适配器与公共点之间的一个电压
VINT20	公共点
DISCHARGE	强制关闭适配器，电池放电信号
-PWRSHUTDOWN	过温、欠压保护信号，用于隔离适配器
VCC3SW	TB 芯片输出的 3.3V 电压，上拉-PWRSHUTDOWN，给联想芯片供电
-EXTPWR	充电芯片输出的适配器检测信号，低电平有效
-EXTPWR_ASIC	联想芯片的适配器检测输入信号
-EXTPWR_H8	H8S 的适配器检测输入信号
VL5	待机芯片产生的 5V 线性电压
DCIN_DRV	用于控制适配器的隔离管，高电平时完全导通适配器隔离管

续表

信 号 名 称	解　　释
BAT_DRV	用于控制电池的隔离管，低电平时隔离电池
M1_ON	联想芯片发出的开启南桥的待机电压的高电平信号
VCC5M	南桥的 5V 待机电压
VCC3M	南桥的 3.3V 待机电压，同时也是 H8S 的供电
TH_DET	串联 *N* 个热敏电阻，检测温度。温度正常时，此脚低于 0.5V
ACDET	充电芯片的适配器检测输入脚
SWPWRG	联想芯片的待机电压好
VREGIN20	适配器或电池接入后产生的一个小电流的电压，给 TB 芯片供电
BAT_VOLT	VREGIN20 的电压检测脚，阈值 2.9V
MPWRG	TB 芯片检测到 VCC3M、VCC5M 正常后，发出的 PG，给南桥的 RSMRST#
-H8_RESET	联想芯片发给 H8S 的复位
VDD15	TB 芯片检测到 M 电压正常后，自举升压的 15V。给 TB 芯片输出的 xx_DRV 提供动力
VCPIN28	TB 芯片检测到 M 电压正常后，自举升压的 28V（实际 25V），用于驱动保护隔离电路的 N 沟道场效应管
A_ON	A 电压开启（S3 电压，如内存供电）
B_ON	B 电压开启（S0 电压，如总线供电）
B_DRV	TB 芯片发出的 B 电压驱动信号
BPWRG	TB 芯片检测到 VCC3B、CVCC5B 正常后，发出的电源好
AMT_ON	ME 模块电压开启
SLP_M#	南桥发出用于控制开启 AMT 供电
AMTPWRG	AMT 电源好
-PWRSWITCH、-PWRSW	电源开关信号
BATMON_EN	电池电压监控开启
M_BATVOLT	主电池电压反馈
M1_DRV、M2_DRV	主电池充放电驱动信号
BAT_CRG	电池大电流充电控制开关
CHARGER_OUT12	充电芯片控制输出的 12.6V 充电电压
M_TRCL	主电池涓流充电控制开关
S_TRCL	副电池涓流充电控制开关

第5章
电子元件的基础应用电路

笔记本电脑中的电子元件主要有电容、电阻、二极管、三极管、场效应管、门电路、比较器、稳压器等。它们在电路中的使用，变化多端。对于刚接触笔记本电脑维修的人员来说，要看懂一个基本的电子电路是相当难的。这也使得电路基础成为维修人的拦路虎。本章主要介绍各电子元件在电路中的基础应用，并不包含元件的认识和测量。如果读者对元件的认识和测量还不熟悉，可以参阅相关基础书籍，市面上有很多这类书籍。

5.1 电容的基础应用电路

1．滤波电容

滤波电容用在电源整流电路中，用来滤除交流成分。要求电容值较大的采用大容量钽电容，要求电容值较小的采用贴片式电容。图 5-1 中 PC90、PC89、PC93 就是 330μF 的钽电容。

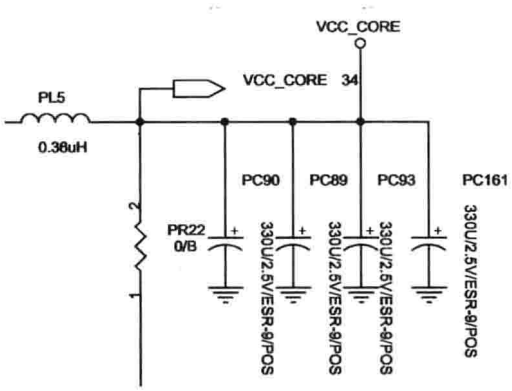


图 5-1　滤波电容

2．耦合电容

耦合电容通常采用贴片电容，应用在 PCI-E 和 SATA 的信号线上，其特征是串联在信号电路中，作用是用来隔离直流，并保证高速信号的传输。如图 5-2 所示，4 个并排的电容就是耦合电容，两端都是细线。

3．谐振电容

谐振电容仅使用在晶振电路中，一般的电容值大小为几十 pF，分别接在晶振的两个引

脚和地之间，谐振电容的参数会影响到晶振的谐振频率和输出幅度。

谐振电容采用贴片电容，如图 5-3 所示，C180、C181 即为谐振电容。

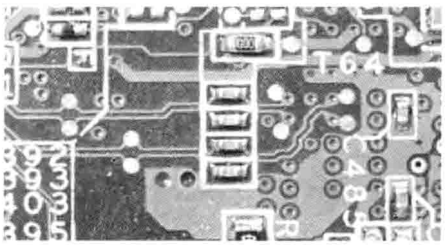


图 5-2　耦合电容

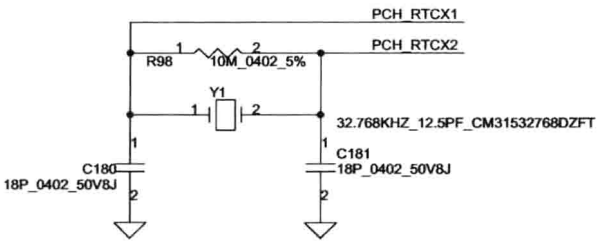


图 5-3　谐振电容

5.2　电阻的基础应用电路

电阻在板卡电路中的应用主要有上下拉电阻、保护电阻、热敏电阻几种。

1．上下拉电阻

通常接电压的电阻为上拉电阻（见图 5-4），接地的电阻为下拉电阻（见图 5-5）。上拉就是将不确定的信号通过一个电阻钳位在高电平，电阻同时起限流作用。下拉同理。

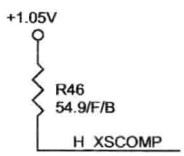


图 5-4　上拉电阻

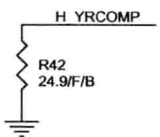


图 5-5　下拉电阻

上下拉电阻的应用如图 5-6 所示：当 R206 装上，R205 不装时，INTVRMEN 为高电平，开启 ICH7 内部的电压调节器（默认值）；当 R205 装上，R206 不装时，INTVRMEN 为低电平，关闭 ICH7 内部的电压调节器。

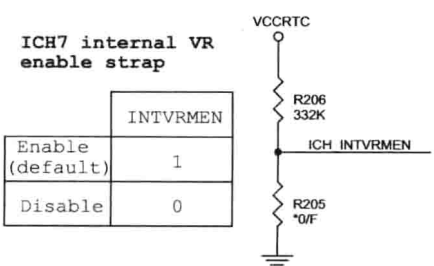


图 5-6　上下拉电阻应用

分压电路：既存在上拉，又存在下拉，即构成分压电路，如图 5-7 所示。串联分压公式为

$$V_A=V_{总}/(R_1+R_2)*R_2$$

RC 延时电路（见图 5-8）：+VCC_RTC 经过 R1701 先给 C1704 充电，RTCRST#电压会缓慢上升，这个上升到与+VCC_RTC 电压相等所需要的时间就是延时的时间。延时时间的简单计算可以用 $R*C$，如 20kΩ*1μF=20ms。

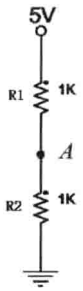


图 5-7　分压电路

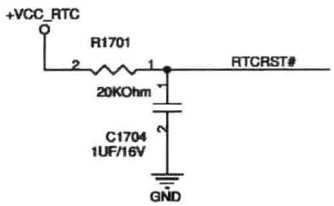


图 5-8　RC 延时电路

2．保护电阻

保护电阻起保护作用。当电路负载变大，超出电阻所能承受的范围，电阻将变为开路状态，使相应电路停止工作，从而达到保护元件的目的。保护电阻阻值一般都在 10Ω以下。图 5-9 中 R243 就是保护电阻。

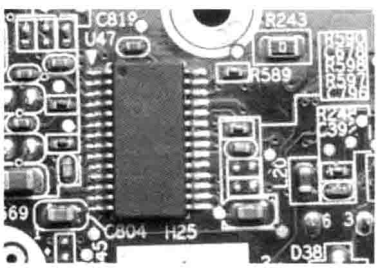
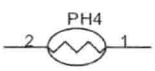


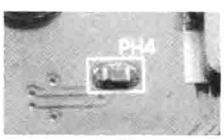
图 5-9　保护电阻实物图

3．热敏电阻

热敏电阻分“温度越高电阻越低”（NTC，负温度系数）和“温度越高电阻越高”（PTC，正温度系数）两种。热敏电阻如图 5-10 所示，不过从实物上并不能分出 NTC 还是 PTC。



（a）



（b）

图 5-10　热敏电阻

5.3　二极管的基础应用电路

普通硅二极管正向压降 0.7V，锗二极管正向压降为 0.3V。图 5-11 中左边为正极，右边为负极，从左边输入 3.3V 的话，如果其为硅管，右边将会输出 2.6V。



图 5-11　二极管实物图

1．二极管的或门应用（见图 5-12）

停电时用 3V BAT 供电，插电后用 5VALW 供电，以此节省电池电量，可以保证 VCCRTC 始终有电。此类二极管一般为复合二极管，实物如图 5-13 所示。

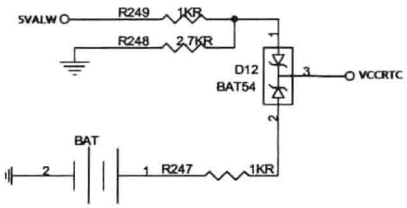


图 5-12　二极管的或门应用

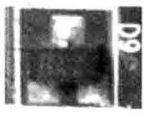


图 5-13　复合二极管实物图

2．二极管的与门应用（见图 5-14）

只要二极管左端的任一信号有低电平出现，二极管将导通，拉低 HWPG。

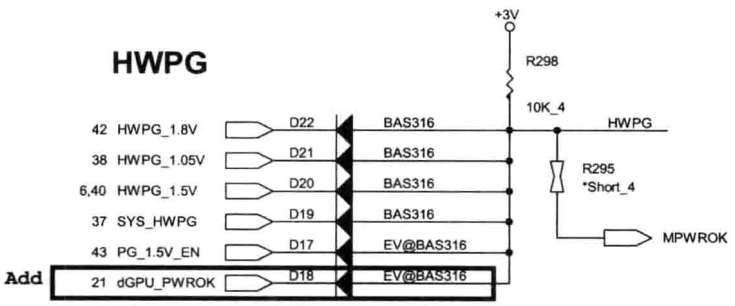


图 5-14　二极管的与门应用

3．二极管的钳位应用（见图 5-15）

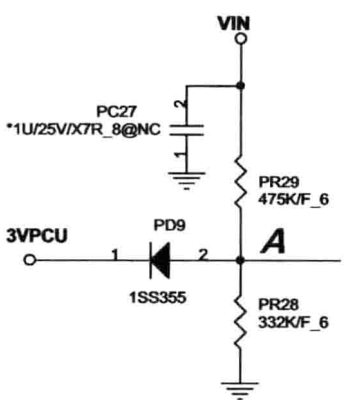


图 5-15　二极管的钳位应用

（1）VIN 电压（假设为 18.5V）经过电阻 PR29、PR27 串联分压，分压后电压为 7.6V。

（2）此时 PD9 正极电压为 7.6V，负极电压为 3.3V，因此正极大于负极，且超过其导通压降 0.7V。

（3）PD9 导通，导通后二极管正极只会比负极高出 0.7V，因此 A 点电压被钳位为 4V 左右。

钳位二极管一般在 USB 接口或 VGA 接口旁边，用于防静电如图 5-16 所示。

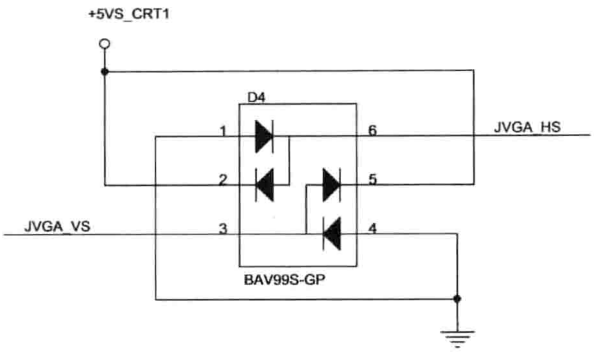


图 5-16 防静电的钳位二极管

4. 稳压二极管

当二极管反向电压大到一定数值后，反向电流会突然增加，这叫击穿现象。利用击穿时通过管子的电流变化很大而管子两端的电压几乎不变的特性，可以实现稳压，这就是稳压二极管。图 5-17 中 U9000 为 2.5V 稳压二极管，当其负极所加的电压超过其稳压值时，即出现反向击穿电流，因此两端电压即可固定。R9000 为限流电阻，稳压二极管的反向击穿电流介于 5～40mA。

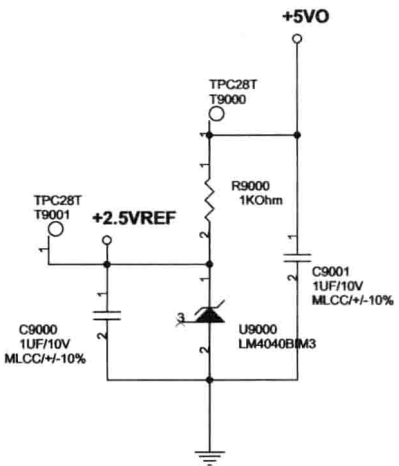


图 5-17 稳压二极管的应用

图 5-18 中，PD12 为 5.1V 稳压二极管，当 VS 为 19V 时，加到其负极，可以击穿，到达正极的电压剩下 13.9V，再经过 PR87 和 PR90 分压送给芯片 6 脚 SHDN#作为开启，目的是限制 VS 的最低电压。只有 VS 超过一定值时，反向击穿之后再分压才能满足 SHDN#的上升沿阈值。

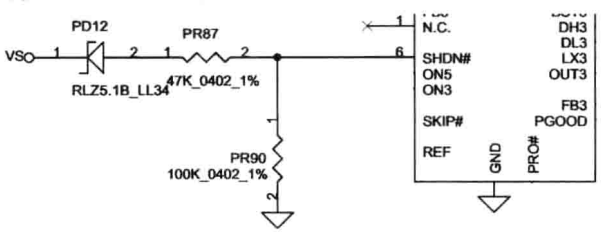


图 5-18 稳压二极管应用举例

5.4 三极管的基础应用电路

在笔记本电脑电路中，三极管的应用最主要是开关作用：NPN 三极管 E 极接地：B 极输入高电平时，C 极为低电平；B 极输入低电平时，C 极为高电平。具体如下：

普通 NPN 型：V_B>V_E 0.7V 时，B-E 导通，C-E 也导通。

普通 PNP 型：V_B<V_E 0.7V 时，E-B 导通，E-C 也导通。

图 5-19 中，*A* 点为高电平 0.7V 以上时，经过电阻加到三极管 B 极，三极管 C-E 就会导通，*Y* 输出低电平。

图 5-20 中，PQ41 为内带电阻的数字 NPN 三极管，同样具有普通三极管高电平导通、低电平截止的特性。不过，B 极电压必须大过 E 极电压一定值，这个值要查相关元件的数据手册。DTC144EUA，经查手册，其导通电压 $V_{I(on)}$=1.9V，如图 5-21 所示。

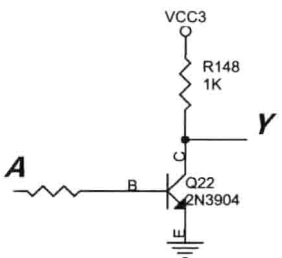


图 5-19　普通三极管的应用

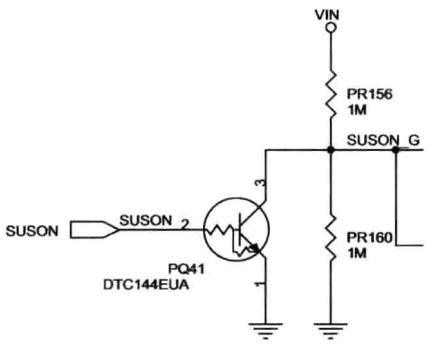


图 5-20　数字三极管的应用

图 5-22 为三极管开关作用的应用：只有当+VLDT 电压超过 0.7V 后，加到 PQ26 的 B 极，使其导通；拉低 PQ25 的 B 极，PQ25 截止；+3VRUN 直接上拉 VLDT_PG，产生高电平送给后级。

Electrical Characteristics @ T_A = 25°C unless otherwise specified

Characteristic	Symbol	Min	Typ	Max	Unit	Test Condition
Input Voltage	$V_{I(off)}$	0.5	1.1	—	V	V_{CC} = 5V, I_O = 100μA
	$V_{I(on)}$	—	1.9	3		V_O = 0.3V, I_O = 20mA, DDTC123EUA V_O = 0.3V, I_O = 20mA, DDTC143EUA V_O = 0.3V, I_O = 10mA, DDTC114EUA V_O = 0.3V, I_O = 5mA, DDTC124EUA V_O = 0.3V, I_O = 2mA, DDTC144EUA V_O = 0.3V, I_O = 1mA, DDTC115EUA

图 5-21　DTC144EUA 数据手册截图

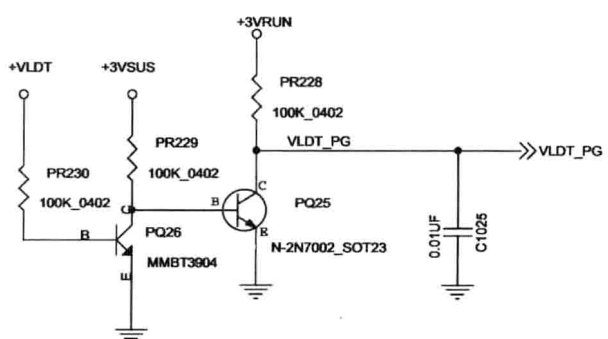


图 5-22　三极管开关作用的应用

5.5 场效应管的基础应用电路

场效应管的开关作用如图 5-23 所示。当 S5_ON 为高电平（2V 以上）时，PQ68 导通，*Y* 被拉到地；当 S5_ON 为低电平时，PQ68 截止，*Y* 被 5VPCU 上拉为 5V。

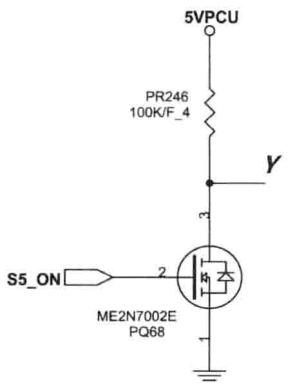


图 5-23 场效应管的开关应用

图 5-24 中，当 SUSON 为高电平时，PQ70 导通，拉低 PQ73 的 G 极，PQ73 截止；+15V 上拉 SUSD 为 15V，送给 PQ56 和 PQ76 的 G 极；PQ56 和 PQ76 都可以完全导通，产生 3VSUS、5VSUS（N 沟道 MOS 完全导通的条件：$V_G > V_S$ 4.5V 以上）。

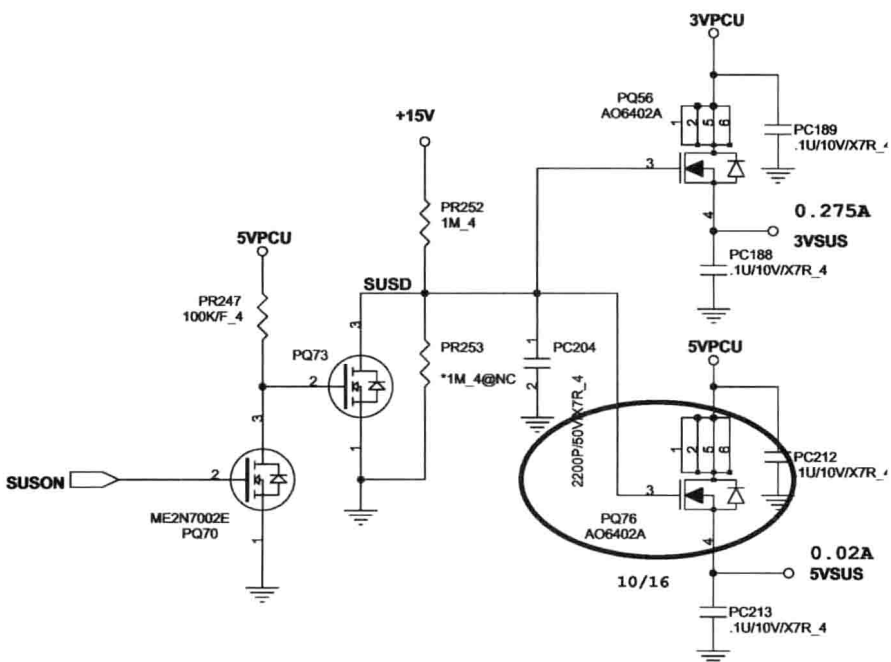


图 5-24 场效应管的应用电路举例

5.6 门电路的基础应用电路

1．非门

图 5-25 中 U27 为非门：当 DGPU_SELECT#为高电平时，U27 输出低电平的 IGPU_SELECT#；当 DGPU_SELECT#输入低电平时，IGPU_SELECT#输出高电平。

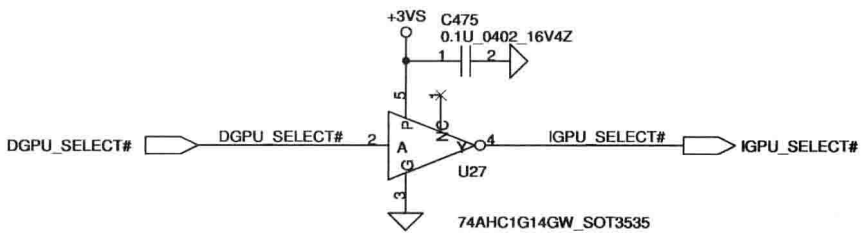


图 5-25 非门的应用

2．与门

图 5-26 所示为与门的应用：只有当 EC_PWROK 和 IMVP_PWRGD 都为高电平时，U25 才会输出高电平的 SYS_PWROK。

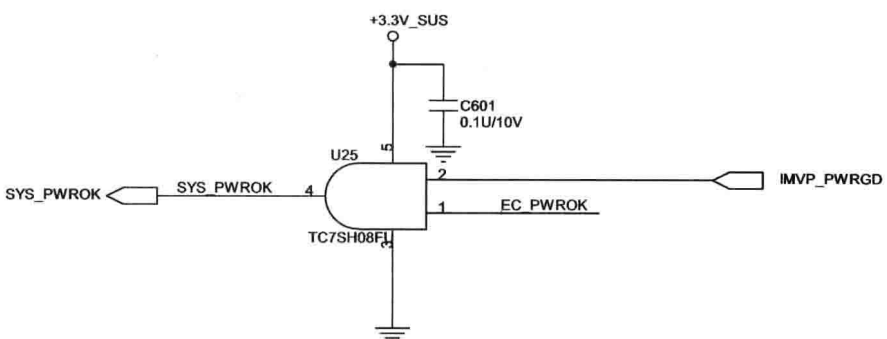


图 5-26 与门应用

3．三态门

图 5-27 所示为三态门应用：只有当 OE 为低电平时，输出的电平才会与输入的电平一致（等于跟随器）；当 OE 为高电平时，不管输入为什么状态，输出始终保持高阻态。但图 5-27 中，OE 已经被强制接地，所以此电路其实与跟随器在电平逻辑上没区别。

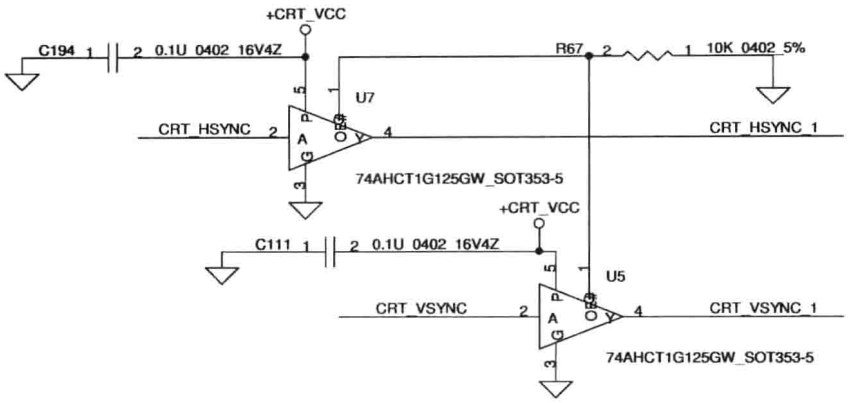


图 5-27 三态门的应用

5.7 比较器的基础应用电路

比较器的应用如图 5-28 所示，3V 电池加到比较器反相输入端，与 VIN 分压后的电压比较。当 VIN 大于 15.67V 后，分压的电压会高于 3V，比较器开漏输出（7 脚与芯片内部断开），由 RSMVCC3 上拉 ACIN 成高电平送给芯片；当 VIN 小于 15.67V 时，比较器会输出低电平（7 脚与 4 脚内部短接），ACIN 被拉到地。

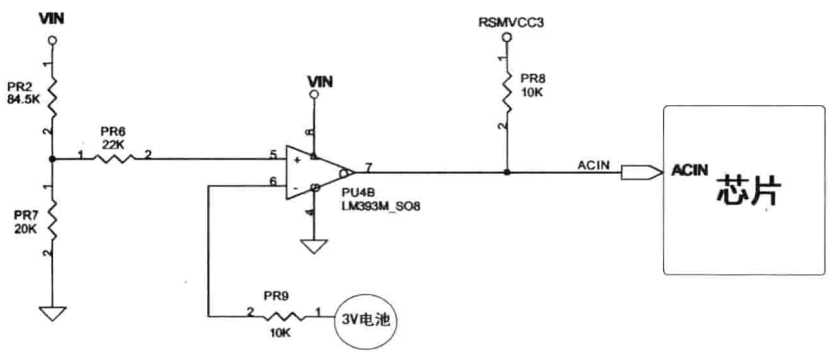


图 5-28 比较器的应用

图 5-29 为 CPU 过热保护电路。比较器 6 脚由+5VALW 分压成 2.5V。常温时，PH1 阻值为 10kΩ，+5VS 经过 PH1 和 PR161 分压，加到比较器 5 脚，会小于比较器 6 脚获得的 2.5V。比较器输出低电平，一路使 PQ39 截止，MAINPWON 不被拉低，同时因为比较器输出的电平，导致 PR167、PR163 串联后，与 PR161 形成并联，从而把 PH1 的 2 脚电压再次拉低一点。

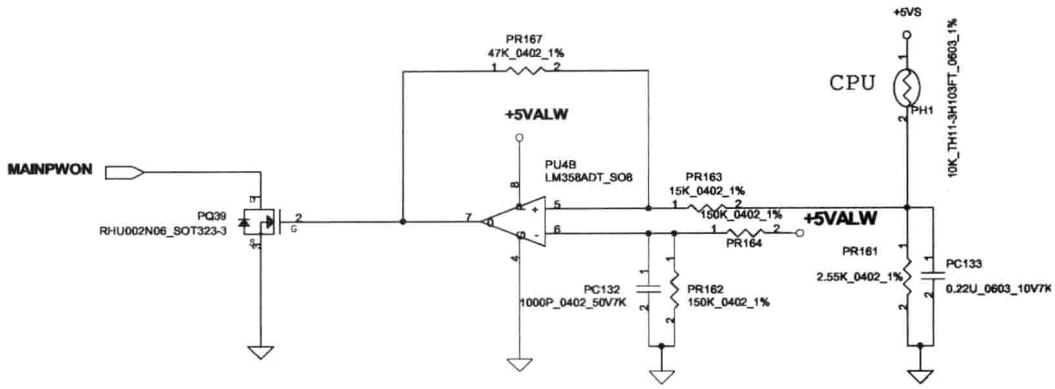


图 5-29　温控电路中的比较器

当 PH1 温度升高，阻值增大超过 2.55kΩ时，比较器 5 脚获得的电压会高于 6 脚的 2.5V，比较器输出 5V 高电平，一路使 PQ39 导通，拉低 MAINPWON，系统电源被关闭；同时比较器输出的高电平，使得 PR167、PR163 与 PH1 形成并联，从而把 PH1 的 2 脚电压再次拉高一点。这个 PR167 就是迟滞电阻，作者个人称呼它为“墙头草电阻”。作用是使 CPU 温度保护值不至于停留在一个点上，比如 90℃过温保护，50℃才能恢复正常。

5.8　转换器的基础应用电路

多路转换器（MUX）被用在第二代双显卡切换电路中：S 为控制信号，当 S 为低时，B_0 连接 A，当 S 为高时，B_1 连接 A，如图 5-30 所示。

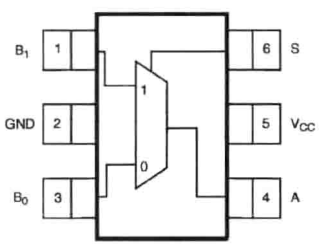


图 5-30　转换器引脚定义

5.9　稳压器的基础应用电路

图 5-31 所示，U8100 就是低压差线性稳压器（LDO），它从 1 脚输入供电，从 5 脚输出电压，受 4 脚相连的两颗电阻控制输出电压高低，基准电压是 1.24V。3 脚是芯片的开启信号，高电平开启输出，低电平关闭输出。输出电压计算公式：

$$V_{OUT}=V_{FB}\times(1+R_{8114}/R_{8104})$$

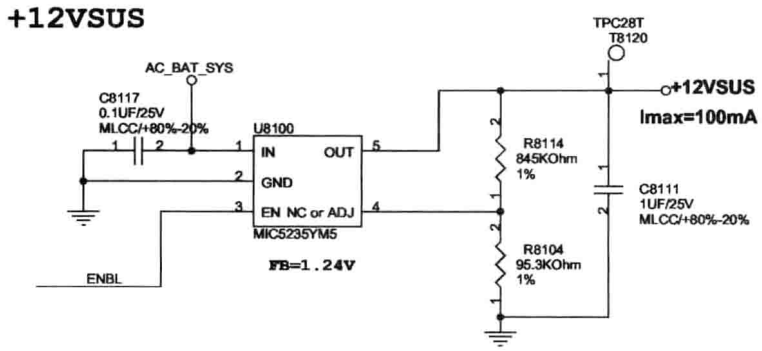


图 5-31 稳压器

图 5-32 中的稳压器常见于内存 VTT 供电电路，+3VALW 为芯片的控制电压，VIN 为输入电压，REFEN 由+1.5V 分压 0.75V 而来，条件都满足，芯片从 4 脚输出+0.75VSP。此芯片主要是做电流放大，能提供 1.5A 电流。

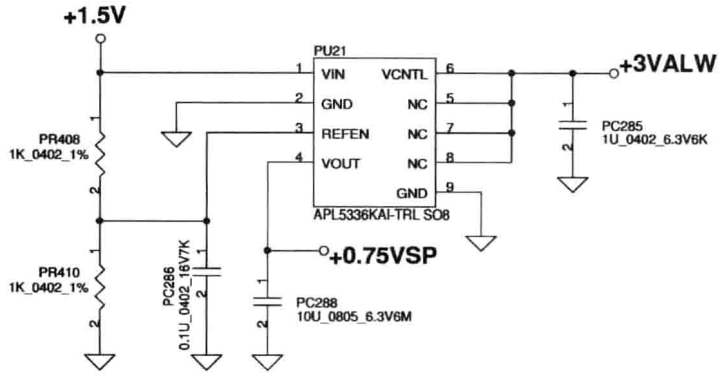


图 5-32 内存 VTT 供电中常用的稳压器

还有一种常用稳压器 431L，如图 5-33 所示，是 1.24V 精密稳压器：+3VPCU 通过 R139 限流后，经过 431L 稳定输出 1.24V 的基准电压（C 和 R 连一起，当做稳压二极管用）。

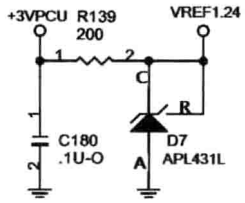


图 5-33 精密稳压器 431L

第6章
电路图和点位图的使用

电路图直接体现了电子电路的结构和工作原理，所以一般用在设计、分析电路中。笔记本电脑主板电路图的电子文件格式为*.PDF，一份电路图通常有几十页至几百页，它们的连线纵横交叉，形式变化多端，初学者往往不知道该从什么地方开始，怎样才能读懂它。看懂主板电路图是维修人员进一步提高的一个门槛，必须具备一定的基础知识才行。

另外，因为笔记本电脑主板的元器件太密集，就算在电路图中看懂了原理，要在实物中找到损坏的元器件，也是相当困难的。有的厂家甚至根本没有印制元器件位置号，这就要求维修人员必须懂得使用点位图，才能快速并准确地找出元器件的位置。

6.1 电路图的使用

笔记本电脑电路图的文件格式*.pdf。可以使用 Adobe Reader 或者福昕软件打开此类文件。当打开一份图纸，一般来说，第一页都是架构图或者目录，如图 6-1 所示。

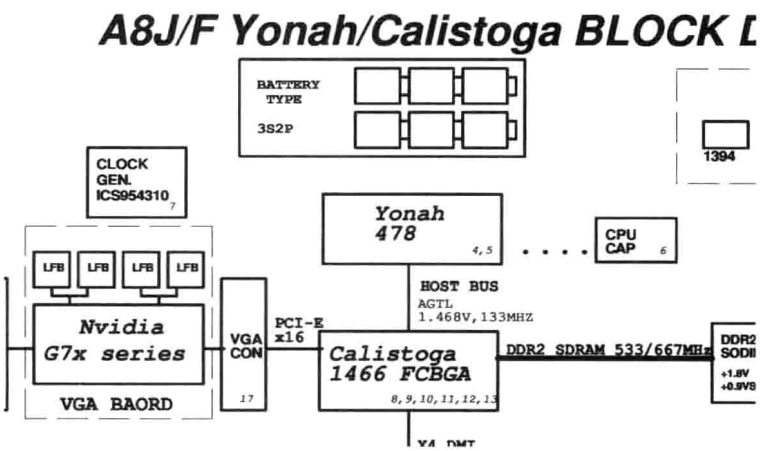


图 6-1 架构图

图中标注了每个功能模块所在的页面，例如 CPU 占据了第 4 页和第 5 页。如果想查看 CPU 所在的页面，可以从下面的页面框输入页码，如图 6-2 所示。



图 6-2 页面输入框

图 6-3 中的 CLK_CPU 和 CLK_CPU_BCLK，因为经过了电阻，不再视为同一个信号，而要视作两个信号。

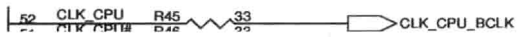


图 6-3　时钟信号截图

元器件的引脚名字与厂家命名的信号也不能认为是一个概念，如图 6-4 所示，PLTRST# 是 C26 脚的引脚名称，而 PLT_RST#则是厂家命名的信号，查这个信号连接到哪里时，要查找 PLT_RST#。

图 6-5 为测试点 T83，工厂测试用。

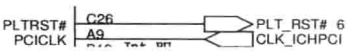


图 6-4　PLT_RST#信号图

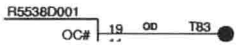


图 6-5　测试点电路符号图

跳线点/隔离点，一般用锡直接连接，方便排查故障，其电路符号如图 6-6 所示。

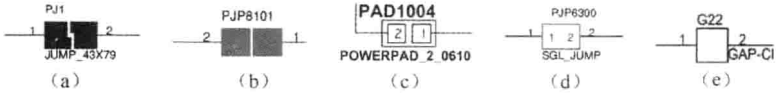


图 6-6　隔离点电路符号图

图 6-7 为隔离点的实物图。

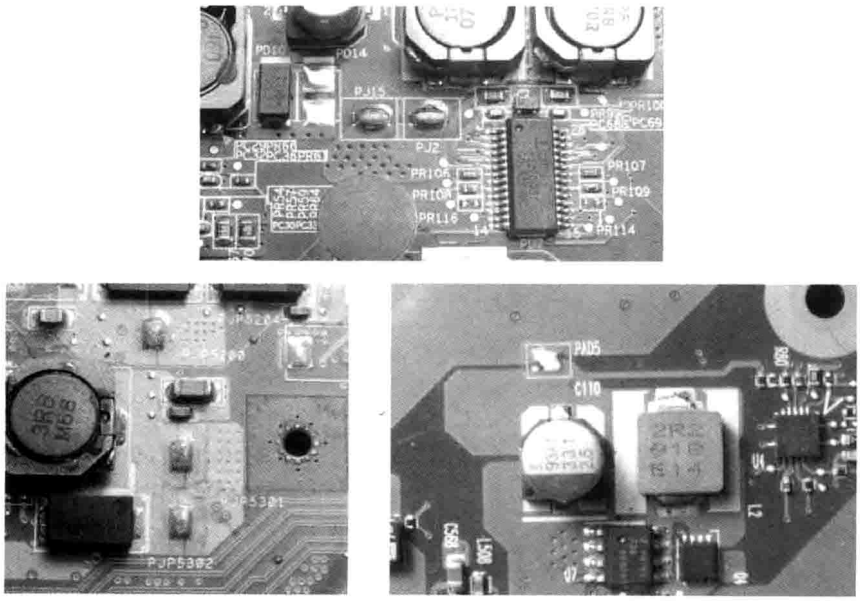


图 6-7　隔离点实物图

器件上打了*或者@，表示该器件在当前版本的板子中没有安装。NO STUFF 也表示没有安装。不装，表示两端是断开的，详见表 6-1。

表 6-1　部分主板零件未安装列表

厂　家	符　号	示　例
广达	*	R231 *1K/F_4
仁宝	@	2 @ 1 R163 4.02K_0402_1%
华硕	@	R3055 1 @ 2 10KOhm
	/X	1 PR8302 2 0Ohm /X
纬创	DY	R2008 1 DY 2 0R2J-2-GP
英业达	OPEN	1 R194 2 OPEN
三星	nostuff	R37 20K nostuff
苹果	NOSTUFF	NOSTUFF R1888 2 0 1 5% 1/20W 201
IBM	NO_ASM	1 2 R108 1005 NO_ASM

如果零件不装，但又不能断开，就添加 short 字眼，或者用直线连接，如图 6-8 所示。

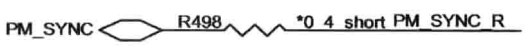


图 6-8　零件直连电路图

信号后面带“#”、“-L”或者前面带“-”等，表示该信号低电平有效。“有效”这个词需要细细揣摩，需要结合“#”前面的英文一起理解。如图 6-9 所示，实际上 PERST# 和 2231_SHDN#信号在开机状态下都是高电平的，但与“低电平有效”这个说法没有冲突。

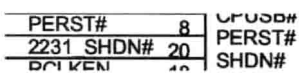


图 6-9　低电平有效信号电路图

一般图纸中信号后面跟随的数字，表示该信号连接到的页码，但在 IBM 和 Apple 产品图纸中，如图 6-10 所示，75D3 等则表示该信号连接到 75 页坐标位置 D-3 的地方，定位更加精确，方便查找信号。



图 6-10　Apple 产品电路截图

另外，箭头的方向，原本是代表信号的走向，如图 6-11 所示，但由于画图人员的随意性，导致不可全信。



(a) (b)

图 6-11 信号截图

线路交叉时，只有带点的表示线路相连一起，如图 6-12 所示。

图 6-13 中信号是同一类信号线，一般会画在一起，到另一页后再分开，并不是说这些信号线是实际相连。

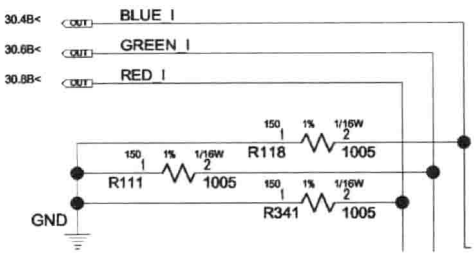


图 6-12 交叉相连和不相连电路图

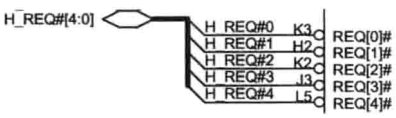


图 6-13 同类信号电路图

6.2 常见点位图的使用

1. CASTW——*.lst

CASTW 是 IBM 使用的点位图，这种点位图最大的特点就是可以看到信号的实际走向。红色表示信号在当前层，黄色表示在其他层。这里“其他层”既指 PCB 的另一面，也指 PCB 的中间层。常用操作和快捷菜单如图 6-14 所示。

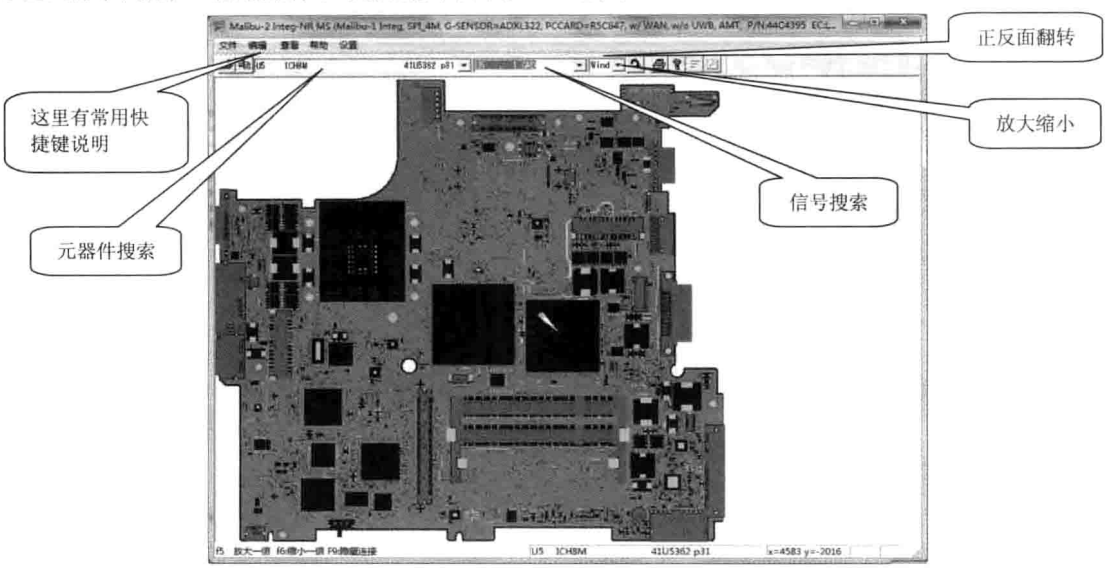


图 6-14 IBM 点位图截图

2. Test Link——*.brd

良瑞的这种点位图对应的文件格式为 BRD。常用操作如下：点 C 键查找元器件（同时支持三个元件器）；点 N 键查找信号；双击鼠标左键放大；单击鼠标右键缩小；点 R 键旋转画面；空格键翻页。具体操作可以通过“Help”菜单查看。注意图 6-15～图 6-21 的操作示例中，这里点 N 键查找的信号是“+1.5V”这个电压。电压也被视为一个信号（或称为网络）。

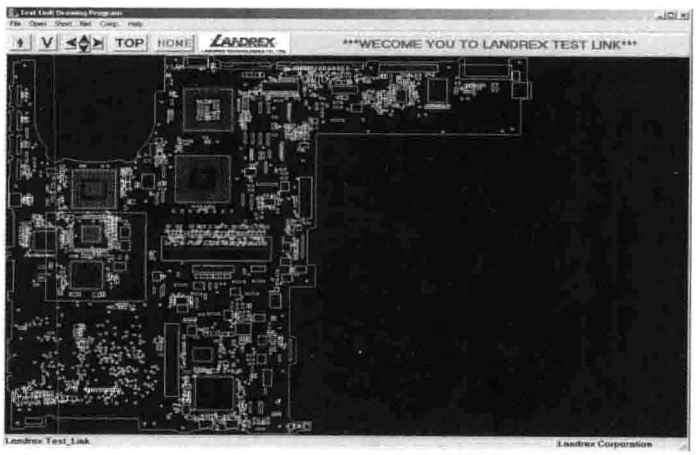


图 6-15　良瑞点位图操作图 1

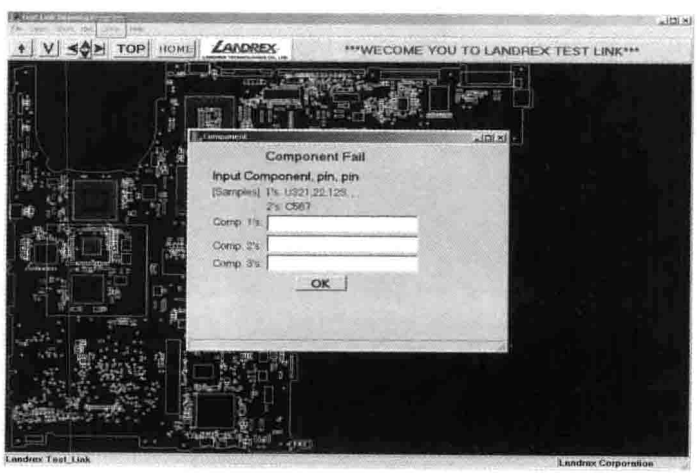


图 6-16　良瑞点位图操作图 2

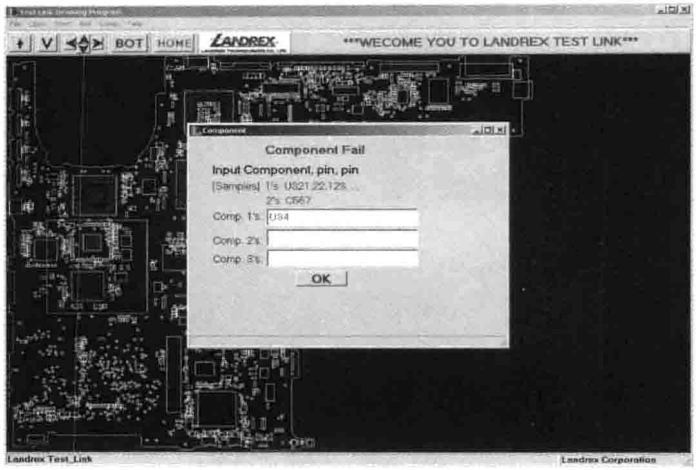


图 6-17　良瑞点位图操作图 3

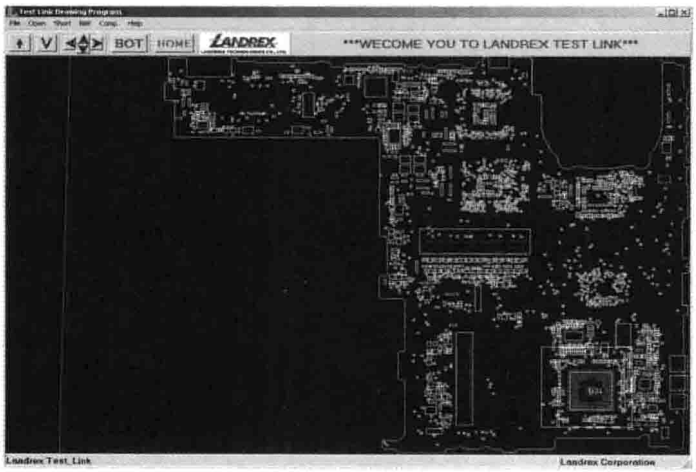


图 6-18　良瑞点位图操作图 4

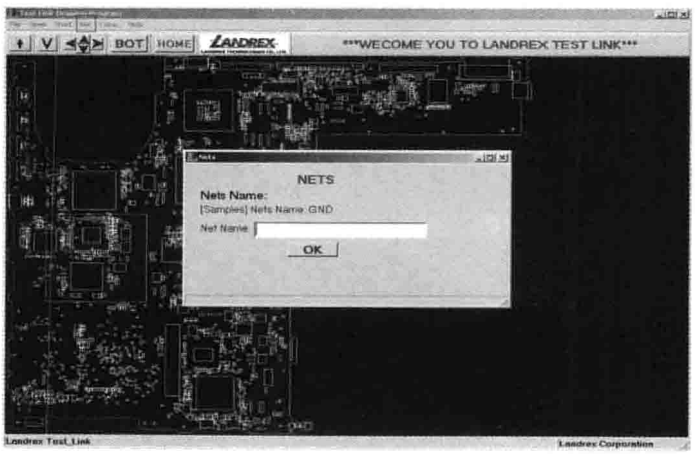


图 6-19　良瑞点位图操作图 5

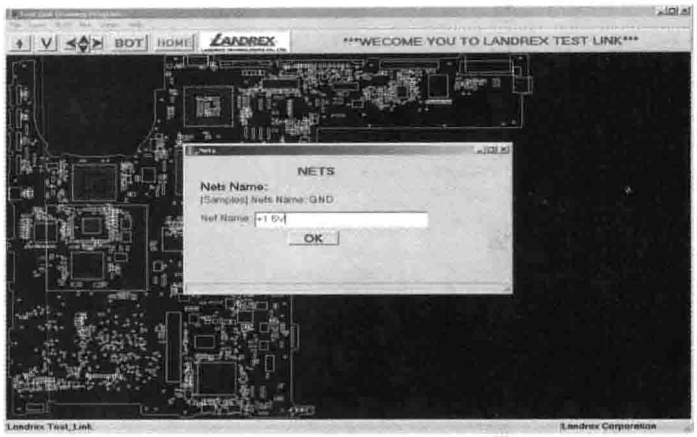


图 6-20　良瑞点位图操作图 6

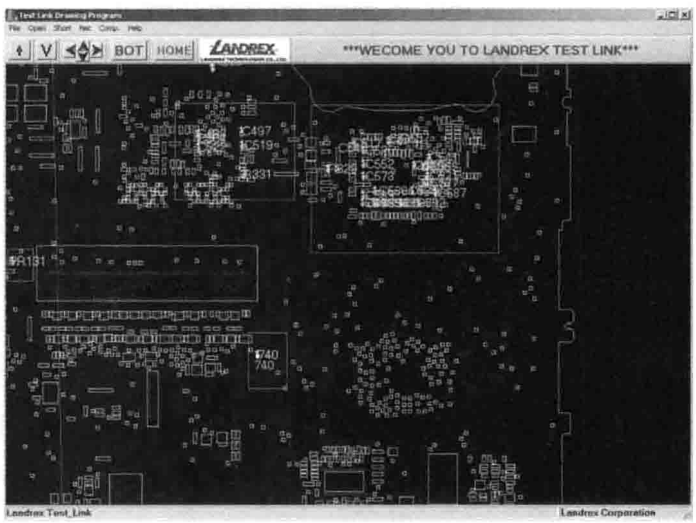


图 6-21　良瑞点位图操作图 7

当我们点选元器件的引脚时，下方的状态栏会显示该信号的名称，如图 6-22 所示。一

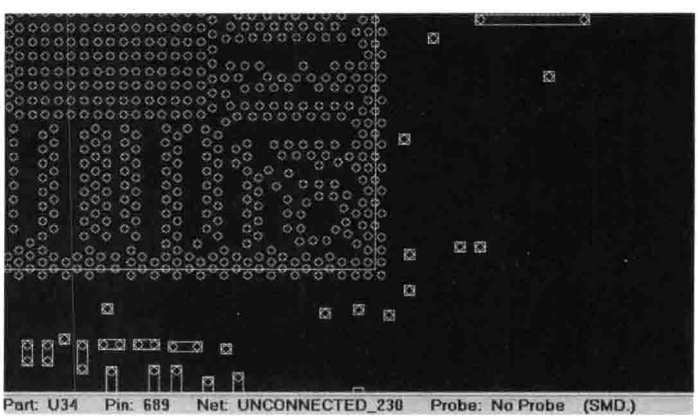


图 6-22　空脚示意图 8

个常用的操作是：当焊盘出现掉 PIN 现象，可以对照点位图，查看哪些 PIN 需要补 PIN，哪些不需要补。

3. Boardview——*.brd、*bdv、*bv

Boardview 点位图软件用于拓甫（程序 BoardViewR4，文件格式*.brd）、鸿汉（程序 BoardView，文件格式*.bdv）、维扬（程序 BoardView1.3，文件格式*.bv）等公司的文件。

拓甫 BoardviewR4 截图如图 6-23 所示，查元件是按快捷键“D”，查信号是按快捷键“N”。

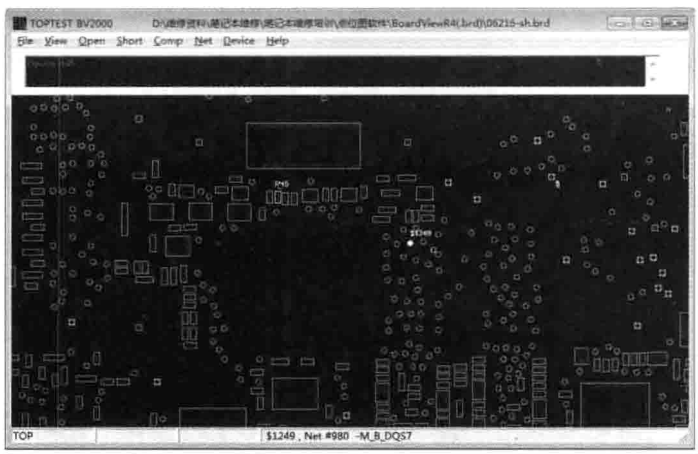


图 6-23 拓甫点位图界面图

鸿汉 BoardView 截图如图 6-24 所示，查元件是按快捷键“D”，查信号是按快捷键“E”。

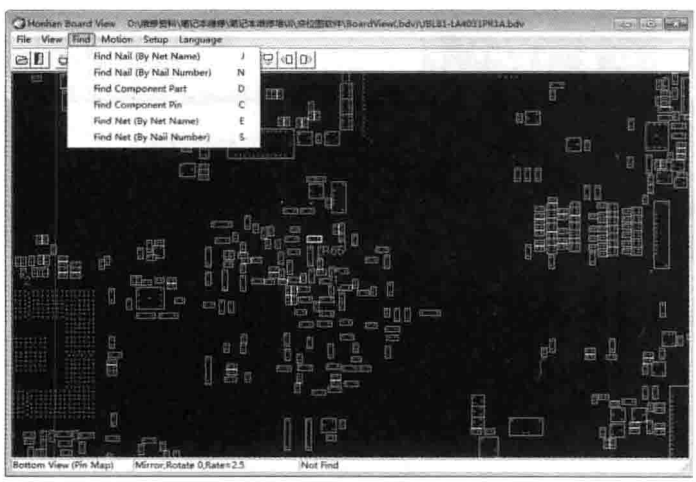


图 6-24 鸿汉点位图界面图

维扬 BView1.3 截图如图 6-25 所示，查元件是按快捷键“C”，查信号是按快捷键“E”。

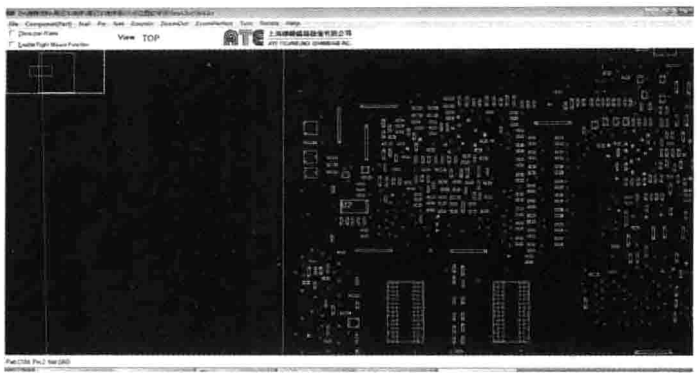


图 6-25　维扬点位图界面图

4．TSICT——*.asc

TSICT 软件一般是华硕在使用，技嘉也会用。常用操作如下。

单击“机型”菜单加载文件，BOM 框中有内容就选中，再单击 OK 按钮，如图 6-26 所示。

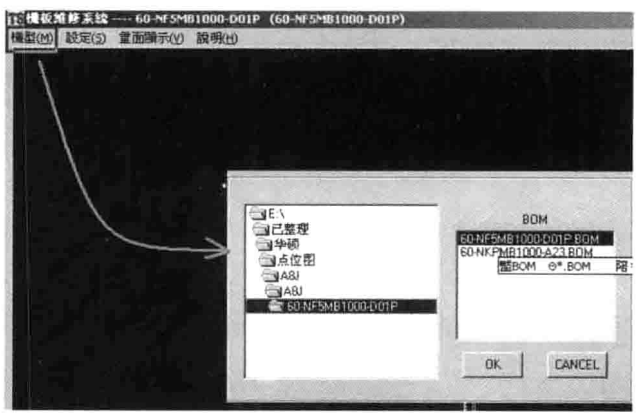


图 6-26　TSICT 点位图打开文件示意图

从左下角的输入框输入器件标号，查找器件；单击“TOP”和“Bottom”选择主板的正反面，如图 6-27 所示。

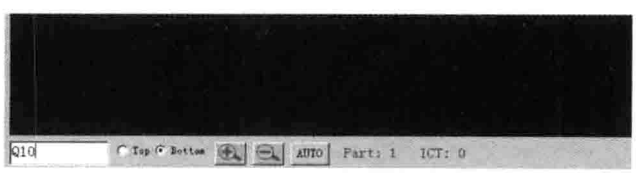


图 6-27　TSICT 点位图查找器件界面

将鼠标停在器件上，从右键菜单选择“显示相连器件及 PAD”可查找相连点，如图 6-28 所示。

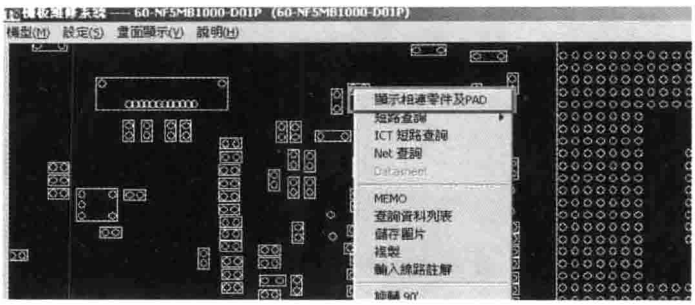


图 6-28　华硕点位图操作示例

在空白位置点右键，单击 Net 查询，即可查找信号，如图 6-29 所示。

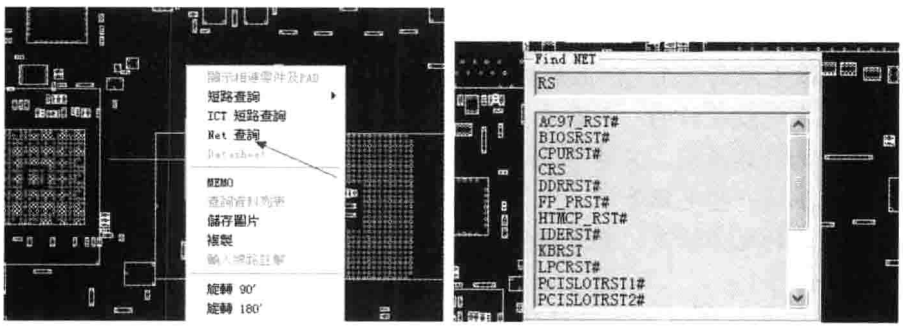


图 6-29　华硕点位图查找信号

如果移动位图时，找不到了，可以单击 AUTO 自动回到起始状态，如图 6-30 所示。

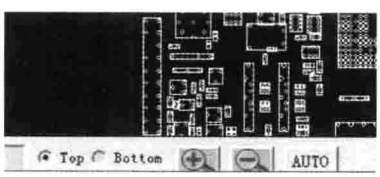


图 6-30　AUTO 键位置图

第7章
EC和BIOS介绍

EC（Embedded Controller，嵌入式控制器）是一个 16 位单片机，这是笔记本电脑中独具特色的部分，正是因为 EC 的使用，体现出了笔记本电脑与普通台式电脑的一个重要区别。

在台式电脑中，键盘和鼠标是独立于系统主机的，一般通过 PS/2 或 USB 接口与主机系统连接。而在笔记本电脑中，为了实现便携的目的，必然要使用内置键盘（矩阵译码型键盘）和内置鼠标（如触摸板、指点杆都属于内置鼠标设备）。为此笔记本电脑需要专门的键盘控制器，笔记本电脑的专用 EC 正是具备了这个功能。

而且，笔记本电脑设计的一个最重要的问题就是要使系统更加省电，增加电池的续航能力，既要有良好的散热性能，又要尽量减少系统的噪声，所以要根据温度控制 CPU 风扇的停转。笔记本电脑的一些电源管理，如笔记本电脑进入待机或关机模式、外部电源系统的电力调度、智能电池的电力检测、充放电任务，以及一些实用的快捷按钮，这些重要的功能都是由 EC 来完成的。

实际上，笔记本电脑的 EC 是传统的 KBC（KeyBoard Controller，键盘控制器）的延伸，具备了 KBC 和嵌入式控制两个部分功能，所以也把 EC 称为 KBC。

EC 目前普遍应用在具备智能型节电功能的笔记本电脑设计中，它担负着笔记本电脑内置键盘、触摸板（TOUCHPAD）、笔记本电脑电池智能充放电管理以及温度监控等任务。EC 在笔记本电脑的便携、智能化、个性化设计中起到了重要的作用。

EC 内部本身也有一定容量的 Flash 来存储 EC 的代码。EC 在系统中的地位绝不次于南北桥，在系统开启的过程中，EC 控制着绝大多数重要信号的时序。在笔记本电脑中，EC 是一直开着的，无论是在开机还是关机状态，除非把电池和适配器完全卸除。

在关机状态下，EC 一直保持运行，并在等待用户的开机信息。而在开机后，EC 接着控制键盘控制器、充电指示灯以及风扇等设备，甚至控制着系统的待机、休眠等状态。

BIOS 是英文“Basic Input Output System”的缩写，直译过来后中文名称就是“基本输入/输出系统”。其实，它是一组固化到计算机内主板上一个 ROM 芯片上的程序，保存着计算机最重要的基本输入/输出的程序、系统设置信息、开机后自检程序和系统自启动程序，其主要功能是为计算机提供最底层的、最直接的硬件设置和控制。需要注意的是，虽然 BIOS 原本是指固化在 ROM 中的程序，但维修中一般都习惯性称呼固化了程序的 ROM 芯片为 BIOS。

图 7-1 为 EC 和 BIOS 实物图，大的正方形芯片为 EC，小的长方形芯片为 BIOS。

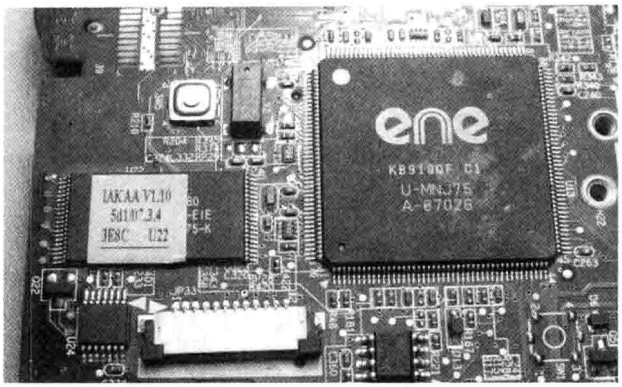


图 7-1 EC 和 BIOS 实物图

7.1 EC 的工作条件和功能

1. EC 的基本工作条件

（1）待机供电：EC 的待机供电，名字通常是 VCC0、AVCC、VCCA 等，少数 EC 的待机供电是 VBAT。

（2）待机时钟：以前通常是外置 32.768kHz 晶振，目前多是免晶振的。

（3）待机复位：EC 最开始的复位信号，名字通常是 ECRST#、WRST#、VCC_POR# 等，SMSC H8S 的复位是 RES*。

（4）程序：EC 需要获取相应的程序，配置 GPIO 脚后，才能工作。程序可能保存在 EC 内部，也可能保存在 EC 下面的 ROM 中。

2. EC 和南桥通信的总线

EC 和南桥通过 LPC（Low Pin Count，低脚位数量）总线连接。

VCC3：LPC 总线的供电，3.3V。

LPCCLK：LPC CLOCK 为 LPC 功能提供 33MHz 频率，1.6V 左右。

LRESET#：LPC 的复位信号，3.3V。

LPC_AD[0:3]：地址数据复合线，这四个信号用来传输 LPC 总线地址和数据。

LPC_FRAME#：LPC 的周期框架，当这个信号有效时，指示开始或结束一个 LPC 周期。

3. EC 对 LCD 背光的控制

LID_SW#：合盖开关。LID_SW#有两个作用：关机状态下此信号用于 EC 判断是否可以开机；开机后拉低此信号可以关闭背光。现在通常使用霍尔元件（磁感应器）控制此信号。

LCD_BACKOFF：背光控制。

LCD_BL_PWM：亮度调节。

4. EC 对电池充电的管理

（1）预充电

如果电池电压低于 0.9V，将判断为电池已经损坏，不会再对电池进行充电，因为对已经损坏的电池进行充电可能会造成安全问题，如爆炸或燃烧。

电池电压低于放电终了电压（3V）并且大于 0.9V 时，以恒流充电电流的 1/10 的电流进行小电流充电，时间较短，一般为几分钟。如果用大电流对完全放电的电池进行充电，会对电池造成损害。

（2）恒流充电

电池电压大于一定阈值后，将进入恒流充电，特点是恒流。电池的大部分能量（80%）在这一阶段储存，时间较长。充电电流一般会控制在适当的值，过大会影响充电效率，充满后的容量会减少。

（3）恒压充电

电池电压达到充电的终了电压时进入恒压充电，特点是电池电压保持恒定。

充电电流逐渐较小。电流小于 1/10 恒流充电电流时，可以认为充电结束。电池容量将完全得到补充。

（4）涓流充电

充电电流小于 1/10 恒流充电值时，充电电流逐渐接近 0，为涓流充电，特点是电池电压恒定。

目的是补充电池的自放电，锂电池的自放电速率一般在 5%～10%每/月。

5. 如何判断 EC 是否自带程序

EC 要完成它的各种工作，是需要程序（EC CODE）配置的，程序可能保存在其内部的 ROM，可能保存在主板 BIOS 中。如果 EC 自带程序，维修时，必须找同样的主板拆件。如果不带程序，可以找同型号芯片更换即可。那如何判断 EC 是否自带程序呢？

首先看外观，表面贴纸、打记号的 EC 一般都自带程序。图 7-1 中的 EC 不带程序，图 7-2 中的 EC 自带程序。



图 7-2　自带程序的 EC

其次看架构，目前市面上能修到的机器中，EC 和 BIOS 有四种连接方式，如图 7-3 所示。

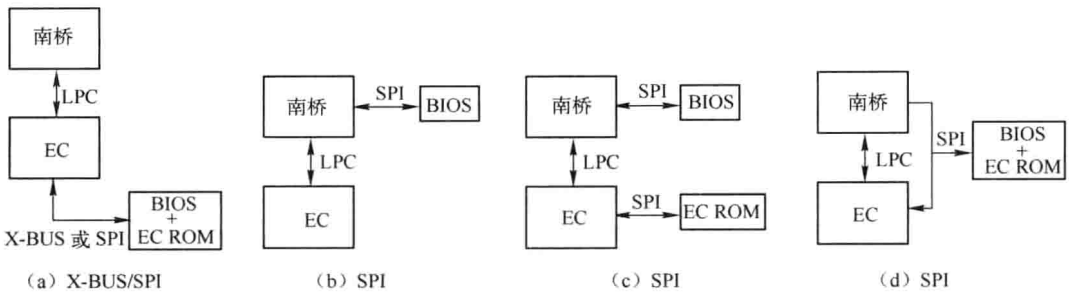


图 7-3 EC 和 BIOS 的关系图

第一种是 BIOS 通过 X-BUS 或 SPI 总线接到 EC，然后 EC 通过 LPC 接到南桥，一般这种情况下 EC 的代码是放在 BIOS 中的，也就是和 BIOS 共用一个芯片。

第二种是 BIOS 通过 SPI 总线连接南桥，EC 下没有 ROM，它使用自身内部的 ROM。常见于 ThinkPad 和苹果机器，最新的联想部分机型也采用这样的方式。

第三种是主 BIOS 通过 SPI 总线连接到南桥，EC 下面再挂一个 SPI ROM 芯片用于保存 EC CODE，这样的 EC 自身不带程序。

第四种是 EC 和南桥共同通过 SPI 总线连接 BIOS，这样的 EC 不带程序。

7.2 BIOS 的功能和工作条件

BIOS 是计算机系统中用来提供最低级、最直接的硬件控制的程序。它直接对计算机系统中的输入、输出设备进行设备级、硬件级的控制，是连接软件程序和硬件设备之间的枢纽。就 PC 而言，BIOS 包含了控制键盘、显示屏幕、磁盘驱动器、串行通信设备和很多其他功能的代码。计算机技术发展到今天，出现了各种各样新技术，许多技术的软件部分是借助 BIOS 来管理实现的。例如，PnP 技术（Plug and Play，插即用技术）就是在 BIOS 中加上 PnP 模块实现的。又如，热插拔技术也是由系统 BIOS 将热插拔信息传送给 BIOS 中的配置管理程序，并由该程序进行重新配置（如中断、DMA 通道等分配）。事实上，热插拔技术也属于 PnP 技术。

除了主板以外，其他设备上，如网卡、显卡、MODEM、数字相机、硬盘等，也有所谓的 BIOS，部分 SCSI 卡和一些特殊功能的界面卡也有自己的 BIOS。例如，显卡上的 BIOS 用于完成显卡和主板之间的通信。硬盘的启动和使用也需要 HDD BIOS 来完成。在开机过程中，主板 BIOS 会调用并执行这些外加的 BIOS 的程序，完成对这些硬件的初始化工作。因此从理论上来讲，每种硬件都可以有自己的 BIOS。但是 BIOS 太多的结果，不但会增加成本，更会导致兼容性的问题，因此，一般是把已标准化的装置整合在主板 BIOS 内，对于那些厂商独有的规格，才以外加 BIOS 的形式出现。这些外部设备上的 BIOS 也和主板的 BIOS

一样，采用 Flash ROM 作 BIOS ROM 芯片，同样也可以方便的升级，以修改其缺陷及增强其兼容性。

1．BIOS 的功能

（1）POST 上电自检：微机接通电源后，系统首先由 POST（Power On Self Test，上电自检）程序对内部各个设备进行检查。通常完整的 POST 自检包括对 CPU、640KB 基本内存、1MB 以上的扩展内存、ROM、CMOS 存储器、串并口、显卡、软硬盘子系统及键盘进行测试，一旦在自检中发现问题，系统将给出提示信息或鸣笛警告。

（2）BIOS 系统启动自举程序：系统完成 POST 自检后，ROM BIOS 就首先按照系统 CMOS 设置中保存的启动顺序搜索软硬盘驱动器及 CD-ROM、网络服务器等有效地启动驱动器，读入操作系统引导记录，然后将系统控制权交给引导记录，并由引导记录来完成系统的顺序启动。

（3）中断服务程序：负责分配主板硬件中断号的分配。

（4）程序设置：指开机后进入 CMOS 设置。

2．BIOS 容量识别

例如，型号为 SST 39VF040，有下画线的后三位数字不同，代表容量不同。

001/010/100：1M=128KB

002/020/200：2Mb=256KB

004/040/400：4Mb=512KB

008/080/800：8M=1MB

160：16Mb=2MB

320：32Mb=4MB

640：64Mb=8MB

注：8b（位）=1B（字节）

3．BIOS 的封装形式

BIOS 的封装形式有很多种，具体如下。

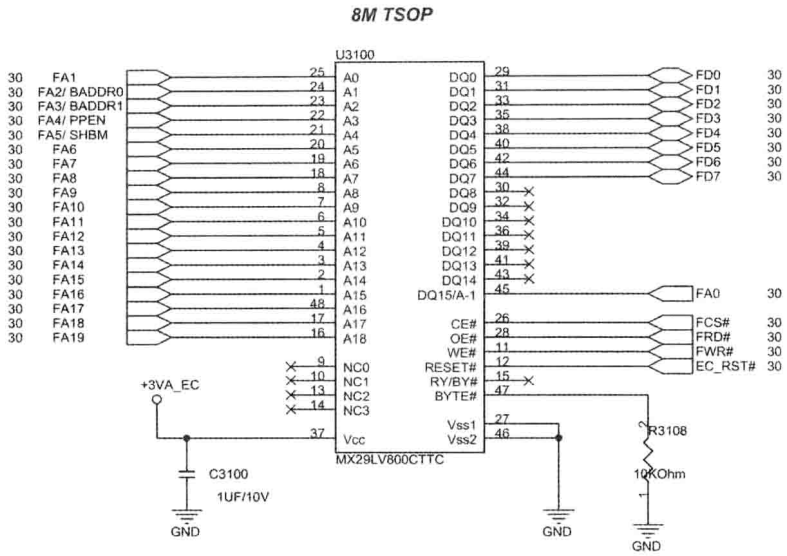
（1）TSOP48

TSOP48 封装的 BIOS 全部挂在 EC 下面，走 X-BUS 总线，实物如图 7-4 所示。



图 7-4　TSOP48 封装的 BIOS

引脚定义如图 7-5 所示。



A0～A18：地址线　D0～D15：数据线　CE#：片选　VCC：供电 3.3V
OE#：输出使能　WE#：写允许　RESET#：复位　VSS：接地

图 7-5　TSOP48 封装的 BIOS 引脚定义

（2）TSOP40

TSOP40 封装的 BIOS 一般都是 X-BUS 总线，实物如图 7-6 所示，引脚定义如图 7-7 所示。



图 7-6　TSOP40 封装的 BIOS 实物图

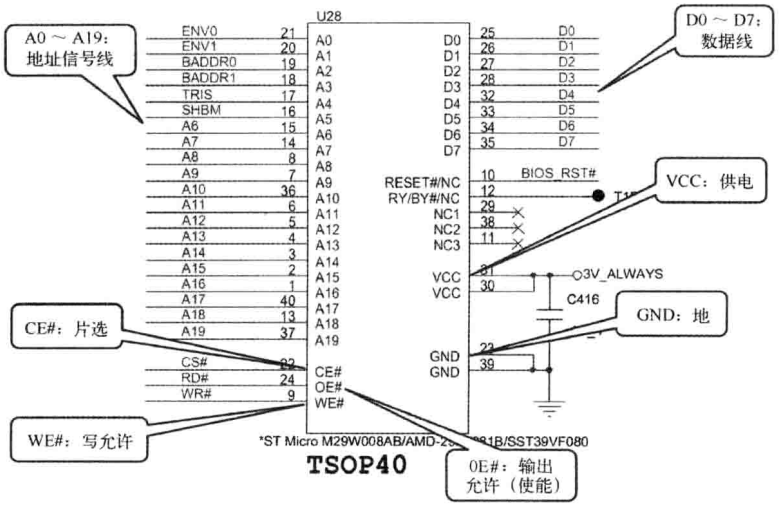


图 7-7　TSOP40 封装的 X-BUS 总线 BIOS 引脚定义

（3）TSOP32

TSOP32 封装的 BIOS 一般都是 X-BUS 总线，脚位功能与 TSOP40 相似，脚位定义如图 7-8 所示。

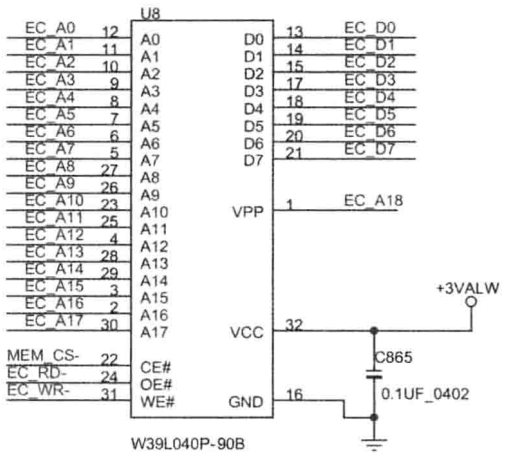
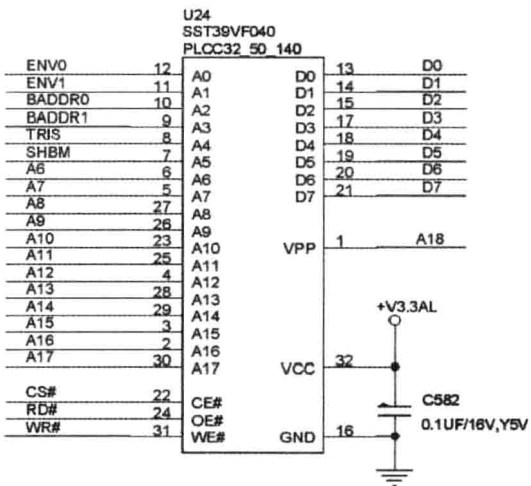


图 7-8　TSOP32 封装 X-BUS 总线 BIOS 引脚定义

（4）PLCC32

PLCC32 封装的 BIOS 在笔记本电脑中通常也是 X-BUS 总线，引脚定义如图 7-9 所示，实物如图 7-10 所示。



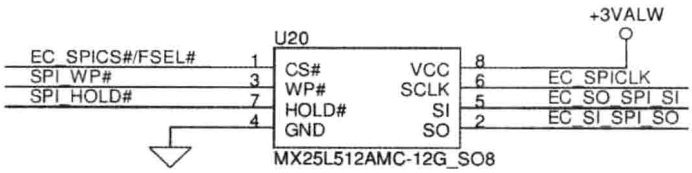


CS#：片选　OE#：使出允许（使能）　WE#：写允许　VDD：供电脚
VSS：地　A0～A17：地址信号线　D0～D7：数据信号线

图 7-9　PLCC32 封装的 X-BUS 总线 BIOS 引脚定义　　图 7-10　PLCC32 封装 BIOS 实物图

（5）SOP8

8 脚的 BIOS 都是 SPI 总线，引脚定义如图 7-11 所示，实物如图 7-12 所示。



CS#：片选 SO：串行信号输出 WP#：写保护 VSS：地
SI：串行信号输入 SCLK：串行时钟 HOLD：暂停 VCC：供电

图 7-11 SPI 总线 BIOS 引脚定义

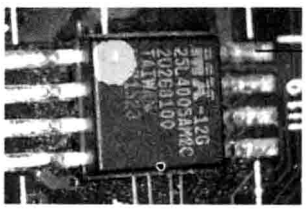


图 7-12 SPI 总线 BIOS 实物图

（6）SOP16

IBM X200 所用 BIOS 部分机型采用的是 16 脚 SPI 总线，引脚定义如图 7-13 所示，实物如图 7-14 所示。引脚定义与 8 脚 SPI 相似，NC 为空脚。

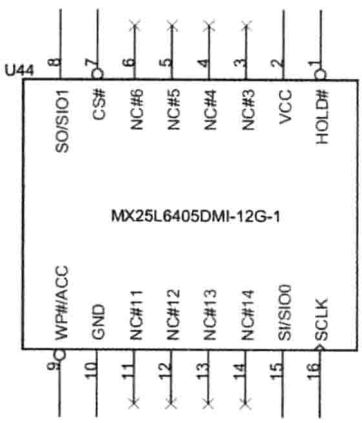


图 7-13 SPI 总线 16 脚 BIOS 引脚定义



图 7-14 SPI 总线 16 脚 BIOS 实物图

第8章
笔记本电脑的基本工作流程

作为专业笔记本电脑维修人员，除了具备一定的基础知识外，还需要对笔记本电脑的工作过程、Intel 芯片组标准时序等维修理论知识有充分的了解。本章主要讲述笔记本电脑的启动过程和 Intel 标准时序。

8.1 笔记本电脑的一般开机过程

笔记本电脑的工作过程遵循一定的时序（Sequence）。在笔记本电脑的维修当中，时序多数情况下的应用是在系统开机上电部分，所以也叫作 Power Sequence，主要就是指一块笔记本电脑主板从待机状态到 CPU 获得 RESET 信号之间整块主板所做的事情。那么从字面上来看，时序就是时间和顺序。主板从待机到上电，再到 CPU 工作，这之间在我们的感觉上只是很短的时间，几乎就是一秒钟左右的事情，但是在主板的工作上，这一秒钟的时间内会发生很多的事情，从待机电压产生，到按下开关，到主板接收开关的信号，再到发出各路工作电压。而且主板做出来的这么多动作，是会严格遵守一个既定的顺序的，也就是说，在这些步骤进行的过程中，第一个步骤如果没有完成，那么接下来的第二个步骤是不会开始的。而且每个步骤之间都是有着严格的时间要求，有的会精确到几毫秒，比如 PWRGD 信号的产生，就要求各路电压稳定 5ms 左右才会发出。

从上面的介绍，可以看出，时序对于一块主板的正常工作有着多么重要的意义，最常见的不上电、不开机等故障，都和时序有着重要的关系。可以说，掌握了时序，对笔记本电脑的各种故障就会有了一个基本的维修思路。

▷▷▷ 8.1.1 硬启动过程及 Intel 芯片组标准时序

1. 硬启动过程

一般来说，Intel 芯片组（4 系列以下）的笔记本电脑开机过程如下：

① 在没有任何的电力设备供电时（没电池和电源），通过 3V 的纽扣电池来产生 VCCRTC 供给南桥的 RTC 电路，以保持内部时间的运行和保存 CMOS 信息。

② 在插上电池或者适配器后，产生公共点。

③ 接着产生 EC 的待机供电（一般是线性电压），在待机供电正常后，EC 给晶振供电产生 EC 待机时钟，待机供电延时产生 EC 复位，EC 读取程序配置自身脚位（BIOS 片选波形如图 8-1 所示）。

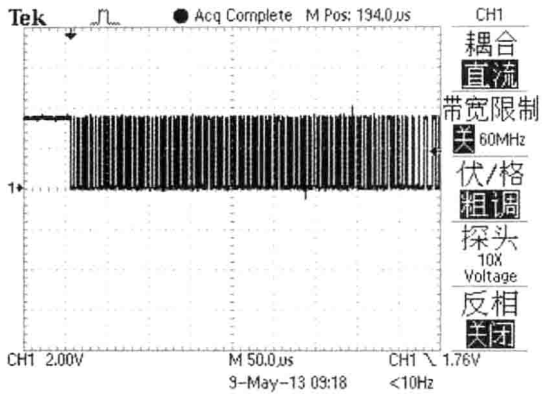


图 8-1 BIOS 片选波形

④ 如果 EC 检测到电源适配器，会自动发出信号开启南桥的待机供电（VCCSUS3_3，V5REF_SUS），然后将 RSMRST#信号发给南桥通知南桥待机电压正常；如果 EC 检测不到适配器（电池模式），EC 需要收到开关触发信号后，才会去开启南桥待机供电，以节省电力。

⑤ 按下开关，EC 收到开关信号后，延时发送一个高-低-高的开机信号给南桥 PWRBTN#脚。

⑥ 南桥的待机条件正常且收到 PWRBTN#信号后，依次拉高 SLP_S5#、SLP_S4#、SLP_S3#信号。

⑦ SLP_S5#或 SLP_S4#控制产生内存主供电等，SLP_S3#控制产生桥供电、总线供电(VCCP)、独立显卡供电等（有些是 SLP 信号直接控制，也有些是 SLP 给 EC 后，EC 去控制）。

⑧ EC 延时发出信号或者其他电路转换来开启 CPU 的核心电压（VCORE）。至此，整机的电压已经全部开启。

⑨ CPU 供电正常后，CPU 电源管理芯片发出 PG 最终送达南桥 VRMPWRGD 脚。

⑩ CPU 供电正常后，通过电路转换开启时钟芯片，产生各路时钟。

⑪ 南桥收到了供电、时钟、VRMPWRGD，并收到 EC 或供电电路延时转换来的 PWROK，南桥会发出 CPUPWRGD 来通知 CPU 它的核心电压已经成功开启，并同时发出 PLTRST#和 PCIRST#信号。

⑫ 北桥收到 PLTRST#后，发 CPURST#信号给 CPU，CPU 正式开始工作。

以上就是硬启动过程，在硬启动过程中，我们可以把笔记本电脑的供电分为 4 个层次。

（1）G3 电：刚插上电源时产生的电压，一般供给电源开关和 EC，通常是线性方式产生的。

（2）S5 电：南桥的待机电压，供给南桥的 VCCSUS3_3，关机状态下的电，通常是 PWM 方式产生的。

（3）S3 电：内存的供电，S3 睡眠状态下的电。

（4）S0 电：机器正常运行需要的主供电，也叫 RUN 电，包括桥主供电、总线供电、CPU 供电等。

有时候，也可以把 G3 或者 S5 状态下的 PWM 方式出来的 3V、5V 称为系统供电。例如，广达系列 PCU 电压就是系统供电，但那是 G3 状态下就有的。又如，华硕 A8E 南桥待机电压就是 PWM 方式出来的，它就是系统供电。

2. Intel 芯片组标准时序

图 8-2 是 Intel 芯片组标准时序图。

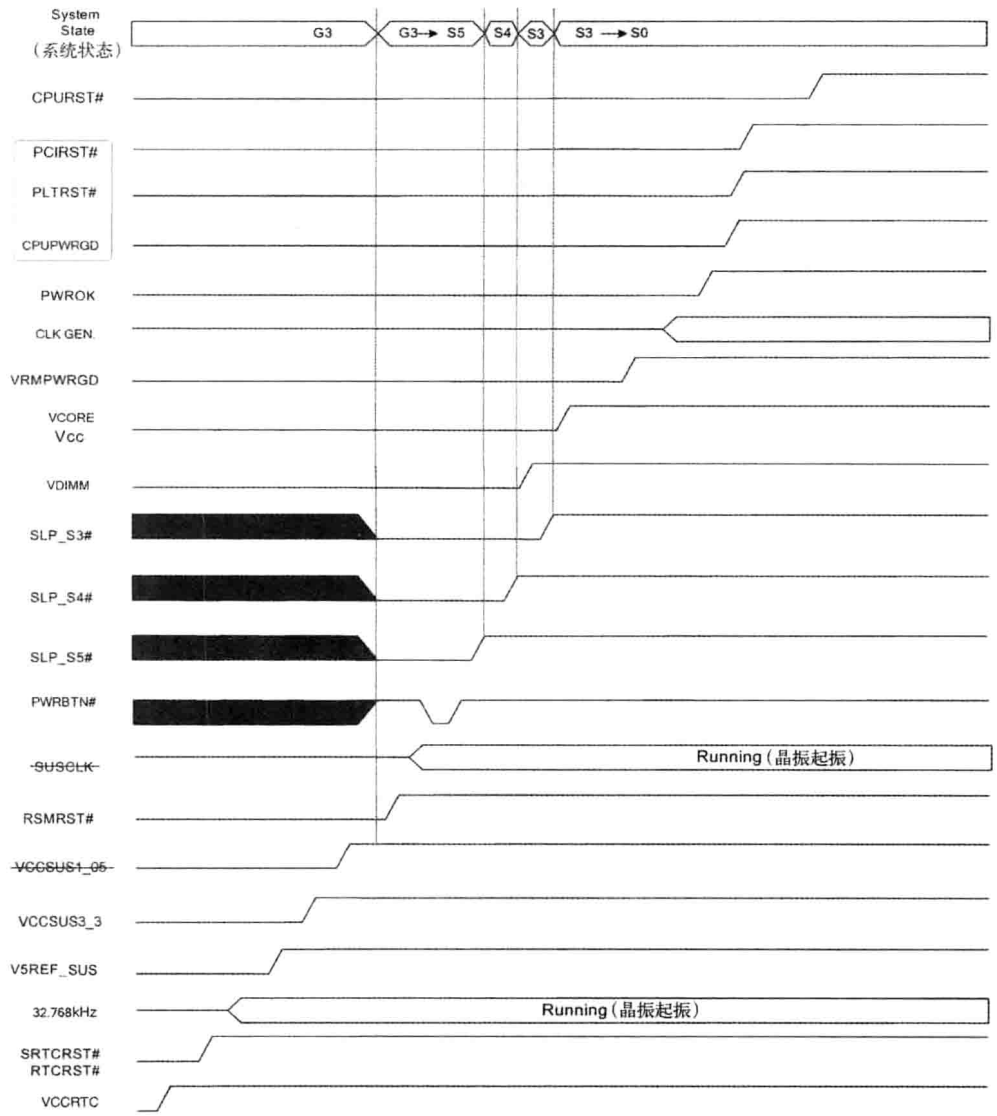


图 8-2　Intel 4 系列芯片组标准时序图

根据图 8-2 所示时序图解释如下。

（1）系统状态（System State）

- G3：整个系统的电源均关闭。
- S5：关机状态。
- S4：休眠状态。
- S3：睡眠状态。

- S0：开机状态。

（2）信号解释

- VCCRTC：南桥 RTC 电路的供电，3V，给南桥内部的 CMOS 芯片（RAM）供电。
- RTCRST#：南桥 RTC 电路的复位信号，3V。ICH9 以后增加了另一个 RTC 复位信号，名字是 SRTCRST#。
- 32.768kHz：南桥得到了 VCCRTC 和 RTCRST#后，给晶振供电，晶振起振（Running）。晶振两脚电压在 0.1～0.5V。
- V5REF_SUS：5V 待机电压。
- VCCSUS3_3：3.3V 待机电压。
- VCCSUS1_05：南桥内部产生给自己供电的 1.05V，分析时序时不用考虑这个信号。
- RSMRST#：通知南桥 3.3V 待机电压正常，电压 3.3V，受控于外部电路。
- SUSCLK：南桥收到 RSMRST#后发出的 32kHz 时钟，大多数机器不采用，可以忽略。
- PWRBTN#：POWER BUTTON，电源按钮，3.3V-0-3.3V 脉冲信号。
- SLP_S5#：3.3V，南桥退出关机状态的控制信号。
- SLP_S4#：3.3V，南桥退出休眠状态的控制信号。（一般 S5#和 S4#只采用一个，用来控制产生内存供电，另一个空着。）
- SLP_S3#：3.3V，南桥退出睡眠状态的控制信号。（一般用来控制桥供电、总线供电、独显供电、CPU 供电等。）
- VDIMM：内存供电。
- VCORE/VCC：指桥供电、总线供电、独显供电、CPU 供电等。
- VRMPWRGD：通知南桥此时 CPU 供电正常，3.3V。
- CLK GEN.：时钟芯片开始工作，发出各路时钟。
- PWROK：通知南桥此时供电都正常了（SLP_S3#任务完成），3.3V。
- CPUPWRGD：南桥发出给 CPU 的 PG，1.05V。
- PLTRST#：平台复位，南桥发出的第一个复位，3.3V 一般给北桥、EC、M1N1 插槽等。
- PCIRST#：PCI 复位，南桥发出的第二个复位，3.3V 笔记本电脑中一般不采用。
- CPURST#：北桥收到 PLTRST#后，发给 CPU 的复位，1.05V。

▷▷▷ 8.1.2 软启动过程

接下来以 Intel 双桥（如 GM45）为例，看看 CPURST#后，CPU 的寻址过程以及上电自检流程。

在电脑硬启动过程中，CPURST 复位信号发出后并保持一定时间的低电平，当供电电路已经稳定后，才撤去 RESRT 低电平，保持高电平，CPU 开始工作，硬启动完成，开始进行软启动。

（1）CPU 会通过接口电路的 DBSY#信号线检查 FSB 前端总线是否繁忙。当 DBSY#为低电平时表示 FSB 总线繁忙，只有繁忙解除，CPU 才会下一步工作；当 DBSY#为高电平时表示 FSB 总线不繁忙，CPU 会通过 ADS#地址选通信号线告诉北桥准备发送数据。

ADS 波形如图 8-3 所示。

（2）当北桥接到这个信号后，如果自身完好并已准备好，北桥会发出一个低电平的H_TRDY#给CPU，告诉CPU已准备好，可以接收数据。这时CPU才会通过A31～A0发送FFFF0H地址信号，这是BIOS内的一条跳转指令。A0～A31到北桥的FSB前端总线接口，通过FSB的频率转换、电平转换和地址译码后传到北桥。北桥收到CPU的寻址指令后通过DMI总线发送给南桥。

北桥和南桥DMI总线由16条线组成，点对点传输，信号线包括DMI_RXP(0:3)、DMI_RXN(0:3)、DMI_TXP(0:3)、DMI_TXN(0:3)，如图8-4所示。

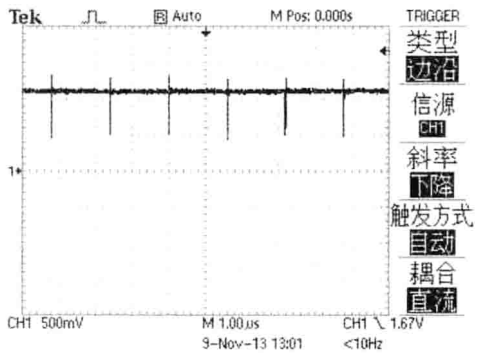


图8-3　ADS#波形

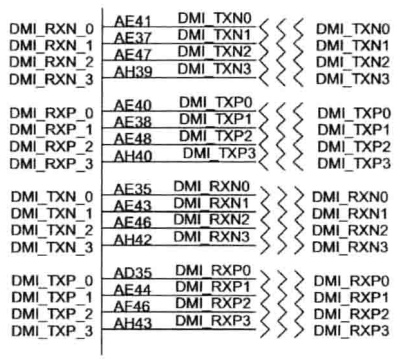


图8-4　DMI总线信号图

（3）南桥收到北桥的寻址指令后开始寻找BIOS，首先搜寻PCI总线上是否有BIOS（见图8-5）。当PCI总线上没有BIOS，根据PCI总线信号设置来判断BIOS在什么地方。如果BIOS挂在EC下，南桥通过PCI模块译码后才能与LPC总线上的EC通信，当EC收到寻址指令后再经X-BUS总线或者SPI总线到BIOS。BIOS再原路返回数据到CPU，CPU运行BIOS中的POST自检程序，开始自检动作。

BOOT BIOS Strap		
PCI_GNT#0	SPI_CS#1	BOOT BIOS Location
0	1	SPI
1	0	PCI
1	1	LPC(Default)

图8-5　BIOS位置设置

判断PCI总线是否动作的关键信号：PCI_FRAME#（Cycle Frame（周期框架））。

PCI帧周期信号为低电平表示PCI总线启动工作，为高电平表示PCI总线没有工作。

判断LPC总线是否动作的关键信号：LPC_FRAME#（LPC帧周期）。

判断BIOS是否动作的关键信号：CS#（片选信号）。低电平选中，高电平没有选中。

（4）CPU正确读取到BIOS自检程序后，开始执行POST指令的过程。

① 当CPU寻址正常后收到BIOS返回的POST自检程序后开始初始化芯片组（也就是南北桥），还要初始化PCI-E总线（独立显卡）。

② 南桥初始化后，通过SMBUS总线抓取内存，进行初始化，波形如图8-6所示。

③ 内存自检完后，BIOS 将自检程序存入内存。

④ 再从内存上调用 BIOS 程序逐一测试各个设备，如键盘控制器、网卡、声卡等。

⑤ 检测显卡，查找显卡的 BIOS，并调用它们完成显卡的初始化。

⑥ 显卡开始通过 EDID 总线读取屏信息（见图 8-7），读到屏后，发出信号开启屏供电和背光。

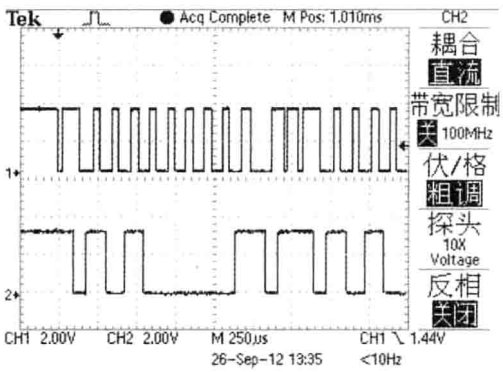


图 8-6　内存 SMBUS 波形

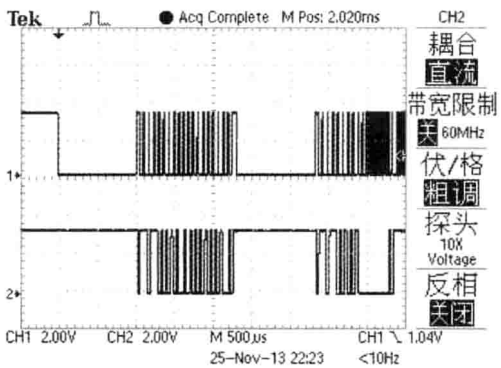


图 8-7　EDID 波形

⑦ 显示开机 LOGO 画面，并开始检测扩展内存并赋予相应地址。

⑧ 检测一些标准设备，包括硬盘、光驱、串口、并口、软驱等。

⑨ 标准设备检测完后，系统内部的支持即插即用代码将开始检测和配置系统中的即插即用设备，并为这些设备分配中断地址、DMA 通道和 I/O 端口等资源。

⑩ 所有硬件检测完后，并都分配了中断地址，也就是所有的硬件建立起了一个硬件系统，这时将生成一个 ESCD 文件（系统 BIOS 用来与操作系统交换硬件配置信息的一种手段，这些数据存在 CMOS 中），CPU 会把生成的 ESCD 和上次的 ESCD 进行比较，发现差别时，会更新 ESCD 中的数据。

⑪ ESCD 更新后，CPU 也就把 POST 和中断服务程序执行完毕，接着将进行系统的自举程序。系统 BIOS 的启动代码根据用户指定的启动顺序来启动操作系统，先在启动设备中找到启动文件，然后写入内存，BIOS 将电脑控制权交给启动文件，由启动文件引导操作系统，如 Windows XP、Windows 7 等。

8.2　关于 ACPI 规范

▷▷▷ 8.2.1　ACPI 概述

ACPI（Advanced Configuration & Power Interface）是高级配置与电源接口标准。在 ACPI 提出之前，业界通用的电源管理规格是由微软发展的一个 BIOS 级的 APM（Advanced Power Management）。ACPI 就是要取代以前的 APM。

ACPI 是由 Intel、Microsoft、Toshiba 所共同制定的，是为了在操作系统和硬件之间有一

个共同的电源管理接口，以改进以前在电源管理上由不同的厂商所制定的不统一接口。

从 Windows 98/SE、Windows ME 及 Windows 2000、Windows XP 开始支持 ACPI。从笔记本电脑到桌上型和服务器均包含在此规格内。

ACPI 可以让系统进入低电源消耗的“睡眠状态”，如待机和休眠等，目的就是控制电脑的电源消耗。

ACPI 所有的状态可分为 G（Global）、D（Device）、S（Sleeping）、C（CPU）.

8.2.2 ACPI 的 G（Global）状态

Global 是指所有系统，又可分为如下 4 种。

① G0：Working（工作）状态。用户程序可正常的执行，但是设备可以动态分配它们自己的状态。在没有用到此设备时，此设备可进入其他非工作状态。该状态下，系统实时响应外部事件。该状态下，不能拆装机。

② G1：Sleeping（睡眠）状态。此状态下系统消耗较小的电源，没有任何使用者的程序在执行。系统看起来就像在关机状态，因为此时显示屏幕是被关闭的。只要有任何唤醒激活的事件传达进入系统，就会很快会恢复到工作状态。该状态下，不能拆装机。

③ G2/S5：Soft Off（软关机）状态。此状态下系统只保留非常少的电源，没有任何使用者和操作系统的程序在执行。这个状态下需要较长的时间来恢复到工作状态。该状态下，不能拆装机。

④ G3：Mechanical Off 状态。此状态下整个系统的电源均关闭，没有任何电流通过系统，系统只能重新打开电源供应器的开关来激活。此状态下电源的消耗为零。

8.2.3 ACPI 的 D（Device）状态

Device 是指一些设备，例如调制解调器、硬盘、光驱等，又可分为如下 4 种。

① D0：Fully-On。正常工作状态。

② D1：可节省较少的功耗，仍然保持活动的设备功能比 D2 状态下要多得多。该状态由设备本身所决定，有些设备不能进入 D1 状态。

③ D2：某些功能被关闭，可省较多的电源。该状态由设备本身所决定，有些设备不能进入 D2 状态。

④ D3：Off。此状态下设备的电源完全被移出，所以下次电源再一次被供应时需要操作系统重新再对这个设备作一次设定。此状态下设备不对地址线进行译码。该状态需要最长的唤醒时间。所有的设备都可以进入该状态。

8.2.4 ACPI 的 S（Sleeping）状态

ACPI 的 S 状态是指 Sleeping（睡眠），是指在 G1 下系统进入睡眠状态，又可分为 S0、S1、S2、S3、S4、S5 这 6 种。

① S0：实际上这就是我们平常的工作状态，所有设备全开，功耗一般会超过 80W。

② S1：在此状态下已经将 CPU 内部时钟关闭，但系统（CPU、Cache、芯片组）的内

容均没有遗失，其他的部件仍然正常工作。这时的功耗一般在 30W 以下。其实，有些 CPU 降温软件就是利用这种工作原理开发的。

③ S2：类似于 S1，这时 CPU 处于停止运作状态，CPU 和 Cache 的内容已遗失，总线时钟也被关闭，但其余的设备仍然运转。

④ S3：这就是我们熟悉的 STR（Suspend to RAM），除了内存的资料外其余 CPU、Cache、芯片组的内容均遗失，内存的内容由硬件持续提供电源维护资料存在。这时的功耗不超过 10W。

⑤ S4：也称为 STD（Suspend to Disk），系统主电源关闭，但是系统信息会存入硬盘。Windows 2000 后通过操作系统实现，内存的所有资料保存到硬盘的 hiberfil.sys 文件中，硬盘不带电。

⑥ S5：所有设备全部关闭，即软关机（shutdown），功耗接近为 0。

最常用到的是 S3 状态，即 Suspend to RAM（挂起到内存）状态，简称 STR。顾名思义，STR 就是把系统进入 STR 前的工作状态数据都存放到内存中去。在 STR 状态下，电源仍然继续为内存等最必要的设备供电，以确保数据不丢失，而其他设备均处于关闭状态，系统的耗电量极低。一旦我们按下电源按钮，系统就被唤醒，马上从内存中读取数据并恢复到 STR 之前的工作状态。内存的读写速度极快，因此用户感到进入和离开 STR 状态所花费的时间不过是几秒而已。而 S4 状态，即 STD（挂起到硬盘），数据是保存在硬盘中的。由于硬盘的读/写速度比内存要慢得多，因此用起来也就没有 STR 那么快了。

▷▷▷ 8.2.5　ACPI 的 C（CPU）状态

ACPI 的 C 状态是指 CPU 的状态，又可分为如下 5 种。

① C0：CPU 正常工作状态。

② C1：CPU 自动暂停工作，该状态下软件完全不受影响，有最低的唤醒时间。在该状态下的硬件唤醒时间必须足够小，这样操作软件在决定是否使用该设备时可以完全忽略掉该状态下的硬件唤醒时间。

③ C2：类似 C1，此时南桥发出 STPCLK#至 CPU，停止 CPU 内部时钟，但 CPU 继续监视总线和高速缓存的一致性。C0-C2-C0 时序如图 8-8 所示。

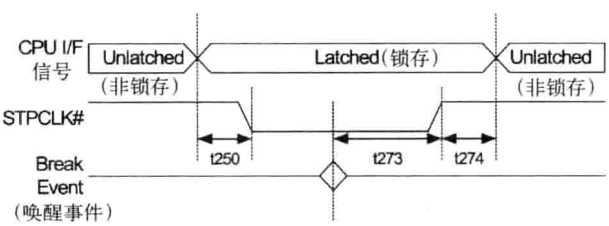


图 8-8　C0-C2-C0 时序

④ C3：C3 休眠状态，即关闭外部时钟，南桥发出 STP_CPU#至时钟芯片以关闭 CPU 的时钟，同时南桥发出 DPSLP#至 CPU，通知 CPU 进入 C3 深度休眠状态。C0-C3-C0 时序如图 8-9 所示。

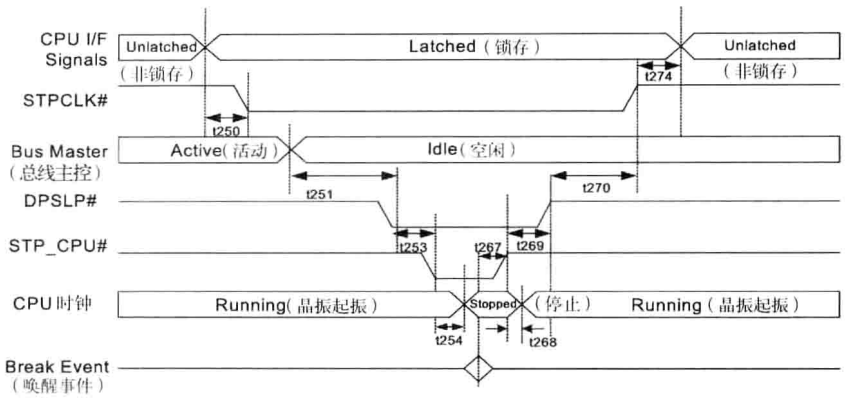


图 8-9　C0-C3-C0 时序

⑤ C4：类似于 C3 休眠状态，在南桥发出 STP_CPU#关闭 CPU 时钟后，南桥发出 DPRSLPVR 及 DPRSTP#信号至 CPU 供电电源管理芯片，用以关闭 CPU 核心电压。C0-C4-C0 时序如图 8-10 所示。

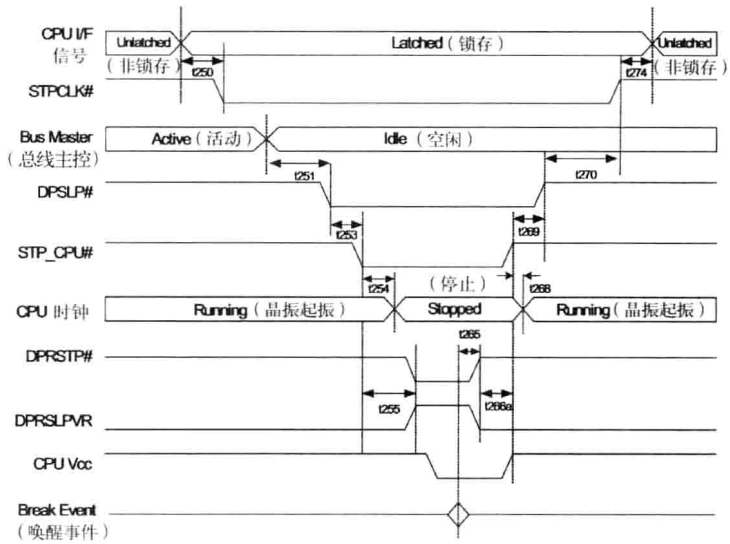


图 8-10　C0-C4-C0 时序

▷▷▷ 8.2.6　ACPI 的电源和控制信号

① 3VSB：3.3V 待机电压，给南桥内的 ACPI 控制器、网卡、PCI 等的唤醒提供电源。3VSB 只是习惯性称呼，每个厂家的名称都不相同，但相同芯片组，南桥内名字是相同的。

3VSB 在三大芯片组中的标准名字：Intel 为 VCCSUS3_3；nVIDIA 为+3.3V_DUAL；AMD 为 S5_3.3V 或 VDDIO_33_S。

② RSMRST#：待机电压正常的信号，电压 3.3V。

RSMRST# 在三大芯片组中的名字：Intel、AMD 为 RSMRST；nVIDIA 为

PWRGD_SB。

③ SLP_S3#、SLP_S4#、SLP_S5#：低电平控制进入 S3、S4、S5 状态的信号。例如，系统正常运行时处于 S0 状态，3 个信号都应无效，为 3.3V。与 SLP_S*#信号类似的有 SUSB#、SUSC#等。各睡眠状态下睡眠信号的状态如图 8-11 所示。

状态 / 信号	S0	S1	S3	S4	S5
SLP_S3#	1	1	0	0	0
SLP_S4#	1	1	1	0	0
SLP_S5#	1	1	1	1	0

图 8-11 各睡眠状态下睡眠信号的状态

④ PWRBTN#：Power Button，电源按钮。在关机时，拉低 PWRBTN#信号，ACPI 将依次置高 SLP_S5#、SLP_S4#、SLP_S3#到 3.3V。如果 PWRBTN#持续 4s 低电平，将使系统强制进入 S5 状态。

8.3 时钟、PWRGD 和复位电路

如果把电脑系统的各个设备比喻为一群人，那么时钟芯片就好比口令员。不过这不是一个口令员，而是一个集成了多个口令员的团体。它提供给主板上各主要系统芯片、插槽不同的频率，但相连的设备之间会有相同的频率，这样这些芯片之间才能正常地交换数据信息。

而本节将要说的 PG 和复位，是对南桥来说的，一个是南桥的工作条件，另一个是南桥得到此工作条件后所做的事务。

▷▷▷ 8.3.1 时钟电路

1. 时钟芯片的工作条件

如图 8-12 所示，时钟芯片的工作条件如下。

① 供电：由+3VS 经 L15、L16、L32 产生的+CLK_VDDSRC、+CLK_VDD、+CLK_VDD1 提供。

② 开启信号 CK_PWRGD/PD#：高电平 3.3V 开启。

③ 14.318MHz 基准晶振 Y2。

④ CPU_STOP#、PCI_STOP#：CPU 和 PCI 时钟停止指令，正常工作时要为高电平。

⑤ SMBCLK、SMBDATA 系统管理总线：用于传输 BIOS 指令。

⑥ FSLA、FSLB、FSLC 频率选择：根据不同的 CPU 产生不同的前端总线时钟。

2. GM45 芯片组时钟信号分布

GM45 芯片组时钟信号的分布如图 8-12 所示，具体如下。

① 71、70 脚的 CLK_CPU_BCLK、CLK_CPU_BCLK#是时钟芯片送给 CPU 的前端总线时钟，100MHz 以上，具体值由 FSA/FSB/FSC 设定。

② 68、67 脚的 CLK_MCH_BCLK、CLK_MCH_BCLK#是时钟芯片送给北桥的前端总线时钟，100MHz 以上，具体值由 FSA/FSB/FSC 设定。

③ 24、25、28、29 脚是时钟芯片发给北桥的集显时钟，96MHz 和 100MHz。

④ 32、33 脚是时钟芯片发给南桥内的 SATA 控制器时钟，100MHz。

⑤ 35、36 脚是时钟芯片发给南桥的 PCI-E 模块时钟，100MHz。

⑥ 57、56 脚是时钟芯片发给北桥的 100MHz 核心时钟。

⑦ 44、45 脚是时钟芯片发给 MINI PCI-E 槽的 100MHz 时钟，用于无线网卡等。

⑧ 48、47 脚是时钟芯片发给板载网卡的 100MHz 时钟。

⑨ 15 脚是时钟芯片发给 EC 芯片的 33MHz 时钟。

⑩ 17 脚是时钟芯片发给南桥的 33MHz 时钟，用于南桥内部的复位电路。

⑪ 20 脚是时钟芯片发给 SD 读卡器芯片和南桥内 USB 控制器的 48MHz 时钟。

⑫ 7 脚是时钟芯片发给南桥的 14.318MHz 基准时钟。

⑬ 58、43、46、41 脚是各路时钟请求信号，低电平有效。

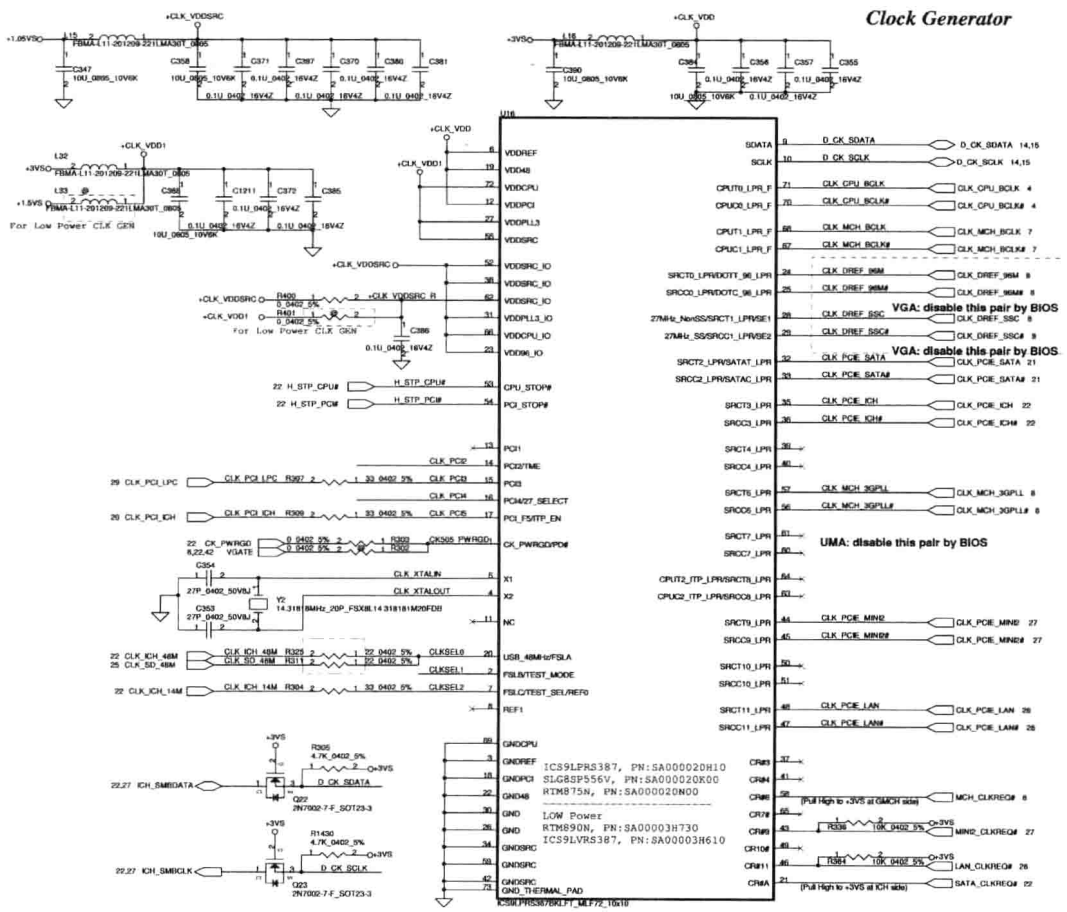


图 8-12　GM45 芯片组时钟信号分布

3．HM55 芯片组时钟信号分布

HM55 芯片组时钟信号的分布如图 8-13 所示，它的特点是时钟芯片只发给 PCH 时钟，再由 PCH 转发出各路时钟给其他设备。若使用集显，桥需要 25MHz 晶振。

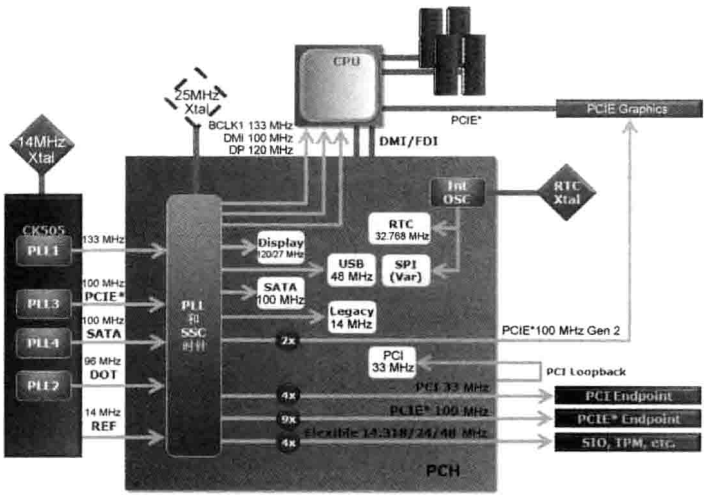


图 8-13　HM55 芯片组时钟信号分布

4．HM65 以上芯片组时钟信号分布

HM65 以上芯片组时钟信号的分布如图 8-14 所示，特点是桥集成时钟芯片，必须要 25MHz 晶振。

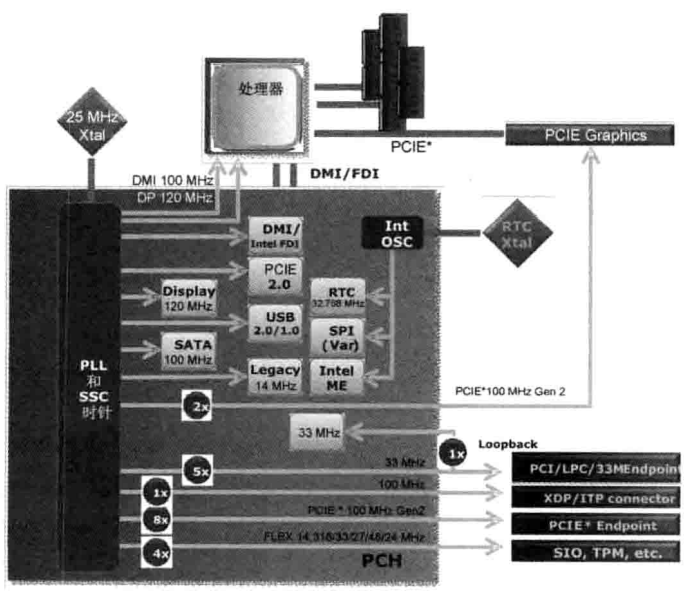


图 8-14　HM65 以上芯片组时钟信号分布

5. AMD 双桥芯片组时钟信号分布

AMD 双桥芯片组时钟信号的分布如图 8-15 所示，时钟芯片发出各路时钟，但唯独不负责发出 33MHz 时针，33MHz 时钟由南桥发出。

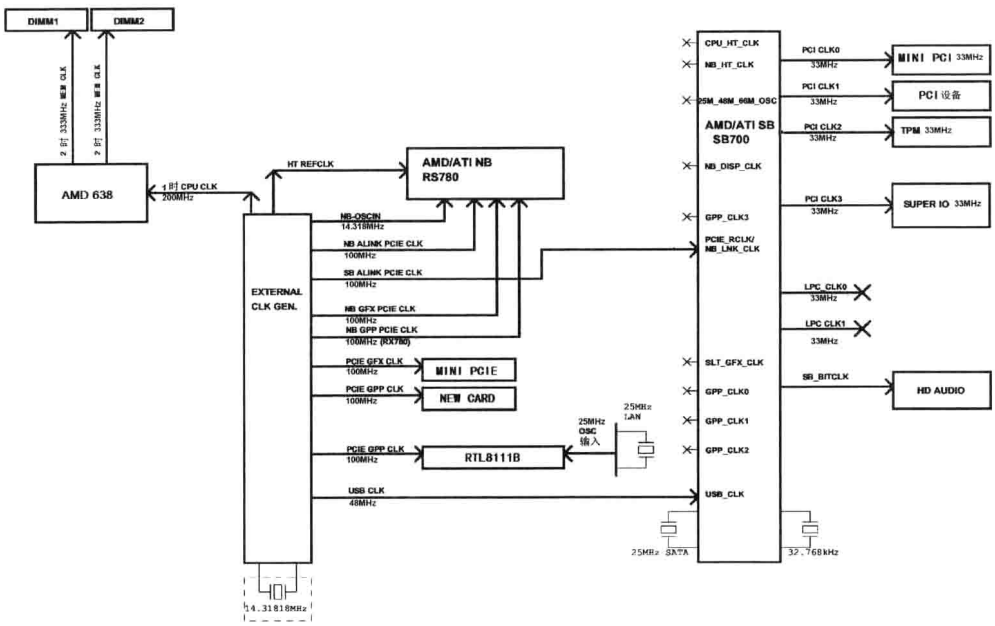


图 8-15　AMD 双桥芯片组时钟信号分布

6. AMD 单桥芯片组时钟信号分布

AMD 单桥芯片组时钟信号分布如图 8-16 所示，特点是桥集成时钟芯片。

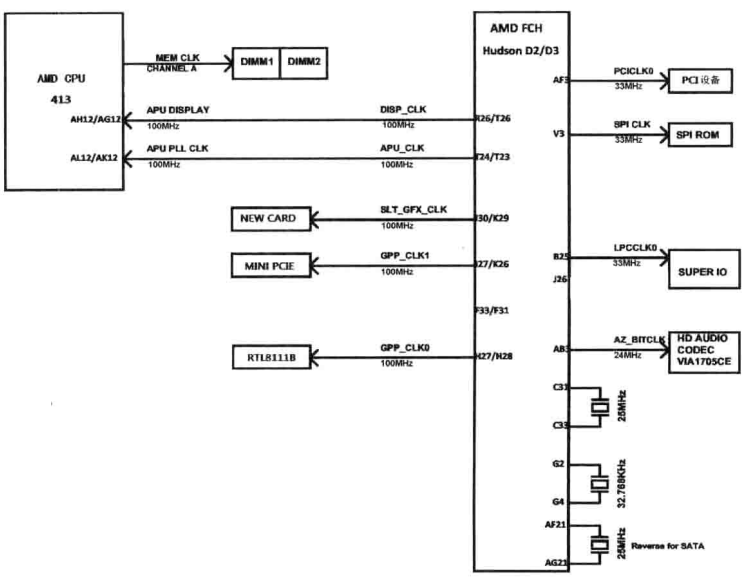


图 8-16　AMD 单桥芯片组时钟信号分布

7. nVIDIA 芯片组时钟信号分布

nVIDIA 芯片组时钟分布如图 8-17 所示，特点是桥集成时钟。

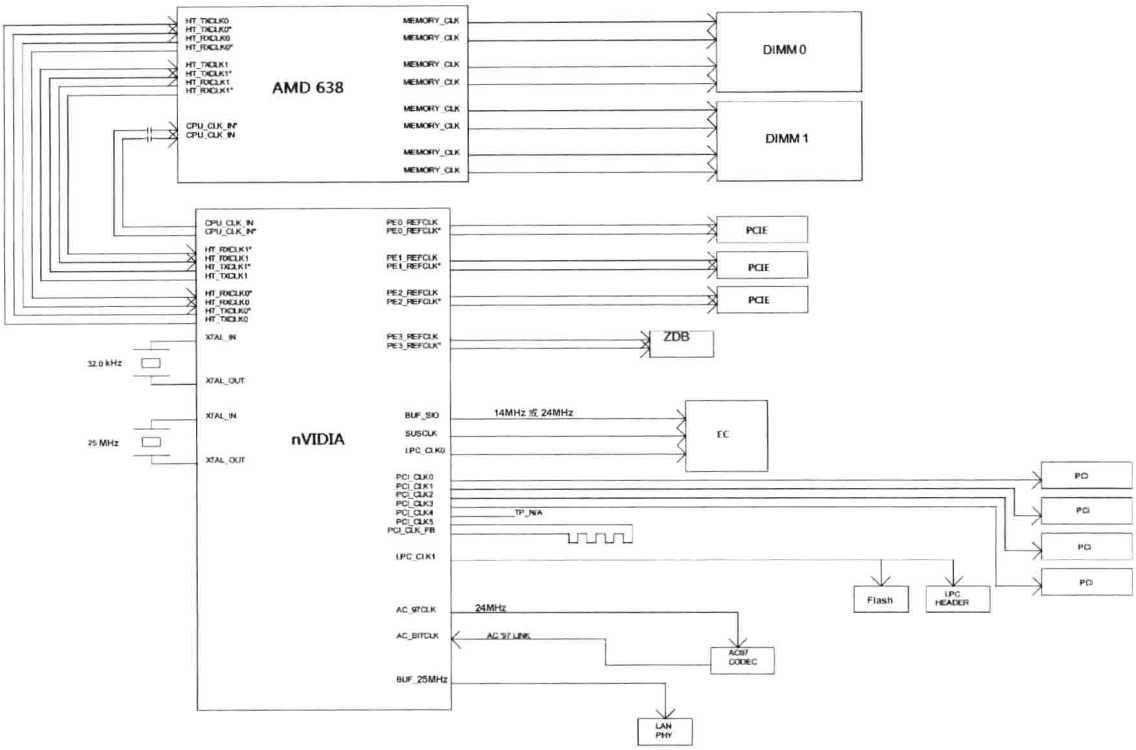


图 8-17　nVIDIA 芯片组时钟信号分布

▷▷▷ 8.3.2　PWRGD 和复位电路

Intel 南桥内部的 VRMPWRGD、PWROK、CPUPWRGD、PLTRST#、PCIRST#信号的解释如下。

VRMPWRGD：此信号应当连接至 CPU 供电芯片的 PWRGD 信号，用于指示 CPU 核心电压已稳定。此信号在南桥内部跟 PWROK 信号相与。VRMPWRGD 引脚定义原文如图 8-18 所示。

VRMPWRGD	I	**VRM Power Good:** This should be connected to be the processor's VRM Power Good signifying the VRM is stable. This signal is internally ANDed with the PWROK input.

图 8-18　VRMPWRGD 引脚定义原文截图

PWROK：信号有效时，PWROK 通知 ICH 所有电源已经产生且稳定 99ms，PCICLK 已经稳定 1ms。PWROK 变为低电平时，ICH 产生低电平的 PLTRST#。注：PWROK 必须无效至少 3 个 RTCCLK 时钟周期。PWROK 引脚定义原文截图如图 8-19 所示。

CPUPWRGD：CPU 电源好，这个信号应连接到处理器的 PWRGOOD 脚，表示 CPU 的供电是有效的。这是一个输出信号，是 PWROK 和 VRMPWRGD 相与形成。CPUPWRGD 引脚定义原文如图 8-20 所示。

PWROK	I	Power OK: When asserted, PWROK is an indication to the ICH9 that all power rails have been stable for 99 ms and that PCICLK has been stable for 1 ms. PWROK can be driven asynchronously. When PWROK is negated, the ICH9 asserts PLTRST#. **NOTE:** 1. PWROK must deassert for a minimum of three RTC clock periods in order for the ICH9 to fully reset the power and properly generate the PLTRST# output. 2. PWROK must not glitch, even if RSMRST# is low.

图 8-19　PWROK 引脚定义原文截图

CPUPWRGD	O	**CPU Power Good:** This signal should be connected to the processor's PWRGOOD input to indicate when the processor power is valid. This is an output signal that represents a logical AND of the ICH9's PWROK and VRMPWRGD signals.

图 8-20　CPUPWRGD 引脚定义原文截图

PLTRST#：ICH 产生 PLTRST#信号去复位整个硬件平台上的所有设备（如 SIO、FWH、LAN、GMCH、TPM 等）。当 PWROK 及 VRMPWRGD 都为高电平后，ICH 会延时 1ms 后驱动 PLTRST#为高电平。PLTRST#引脚定义原文如图 8-21 所示。

PLTRST#	O	**Platform Reset:** The Intel® ICH9 asserts PLTRST# to reset devices on the platform (e.g., SIO, FWH, LAN, (G)MCH, TPM, etc.). The ICH9 asserts PLTRST# during power-up and when S/W initiates a hard reset sequence through the Reset Control register (I/O Register CF9h). The ICH9 drives PLTRST# inactive a minimum of 1 ms after both PWROK and VRMPWRGD are driven high. The ICH9 drives PLTRST# active a minimum of 1 ms when initiated through the Reset Control register (I/O Register CF9h). **NOTE:** PLTRST# is in the VccSus3_3 well.

图 8-21　PLTRST#引脚定义原文截图

PCIRST#：这是第二个复位信号，它是由 PLTRST#延时缓冲而来。PCIRST#引脚定义原文如图 8-22 所示。

PCIRST#	O	**PCI Reset:** This is the Secondary PCI Bus reset signal. It is a logical OR of the primary interface PLTRST# signal and the state of the Secondary Bus Reset bit of the Bridge Control register (D30:F0:3Eh, bit 6).

图 8-22　PCIRST#引脚定义原文截图

最后，北桥的 RSTIN#脚（引脚定义见图 8-23）接收到南桥发出的 PLTRST#后。延时 1 ms 发出 CPURST#给 CPU，完成硬启动。HCPURST#引脚定义如图 8-24 所示。

RSTIN#	I HVIN	**Reset In:** When asserted, this signal asynchronously resets the (G)MCH logic. This signal is connected to the PCIRST# output of the Intel® ICH7. All PCI Express Graphics Attach output signals tri-states compliant to *PCI Express* Specification* Rev 1.1. This input should have a Schmitt trigger to avoid spurious resets. This signal is required to be 3.3 V tolerant.

图 8-23　RSTIN#的引脚定义原文截图

HCPURST#	O GTL+	**CPU Reset:** The HCPURST# pin is an output from the (G)MCH. The (G)MCH asserts HCPURST# while RSTIN# is asserted and for approximately 1 ms after RSTIN# is de-asserted. The HCPURST# allows the processors to begin execution in a known state. Note that the Intel® ICH9 must provide processor frequency select strap set-up and hold times around HCPURST#. This requires strict synchronization between (G)MCH HCPURST# de-assertion and the ICH9 driving the straps.

图 8-24　HCPURST#引脚定义原文截图

复位电路时序如图 8-25 所示。

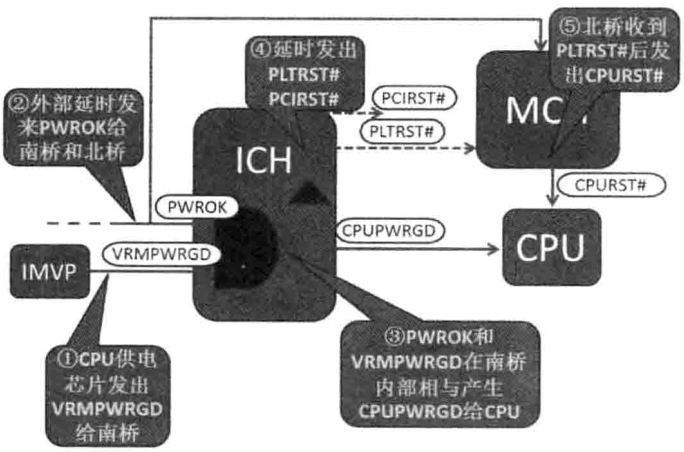


图 8-25　复位电路时序

第9章
PWM电路精解

PWM（Pulse Width Modulation）即脉冲宽度调制，简称脉宽调制，是利用微处理器的数字输出来对模拟电路进行控制的一种非常有效的技术，广泛应用在从测量、通信到功率控制与变换的许多领域中。笔记本电脑中大多数供电电路都采用此种方式。相比线性稳压电源，PWM电路有效率高、输出功率大等优点，但也有电路较复杂的缺点。

9.1 PWM电路介绍

笔记本电脑主板中的PWM电路一般由PWM芯片+MOS+线圈+电容构成。

▷▷▷ 9.1.1 PWM的工作原理简介

PWM通过调节有效脉冲周期 T_1 占整个脉冲周期 T 的比例（占空比）调节输出电压。以图9-1为例，有效周期的电压幅度最高约5V左右，占空比大约50%，因此其输出电压为5V×50%=2.5V。

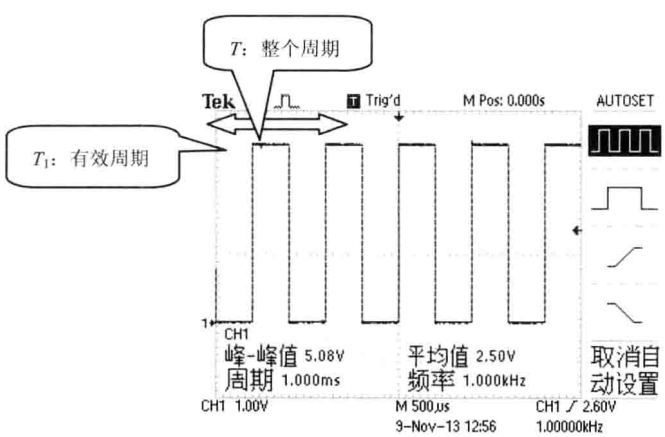


图9-1 PWM波形

1. PWM供电工作原理

PWM供电电路原理如图9-2所示，PWM芯片控制上下管的高速开关来调节电压，当打开上管时VIN经过上管给LC储能电路充电并给后级供电；芯片通过FB监控到充电满了后，关闭上管，并打开下管，构成LC储能电路的放电回路，继续给后级供电。图中 T_1 为开

启状态，T_2 为关闭状态，只要控制 T_1 的占空比就可以控制输出电压的高低。

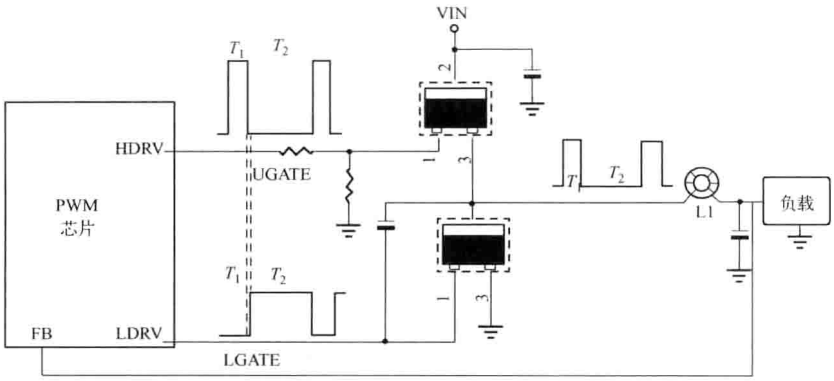


图 9-2 PWM 供电电路原理图

2. PWM 供电工作过程

PWM 供电具体工作过程又可细分四个阶段：

① T_1 之前，死区时间，上管下管均截止，此时上下管驱动信号均为低电平，两管均截止。

② T_1 时间段，上管驱动信号为高电平，下管驱动信号为低电平，此时上管导通，下管截止。VIN 电压经上管 D-S 极，过 L1 后流过负载，最终流向地，当电流流经电感时，在电感上产生左正右负的感应电压。

③ $T_1 \sim T_2$ 时间段，此时关闭上管，流经电感的电流突然消失，由于电感的感应效应，电感两端会产生一个反向的电压，此电压方向为右正左负。上下管驱动信号波形放大图如图 9-3 所示，UGATE 变为低后，延时一点时间后 LGATE 才会驱动为高，这一段时间也为死区时间。

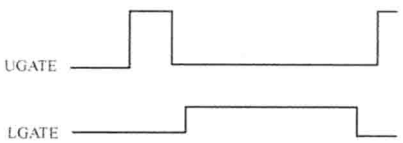


图 9-3 上下管驱动信号波形图

④ T_2 时间段，此时上管驱动为低电平，下管驱动为高电平。于是上管截止，下管导通，电感上感应出的右正左负的感应电压经过 L1 的右端到负载，流过下管 S-D 极，再流向电压的负端，即 L1 的左端。

单相 PWM 电路实物如图 9-4 所示，一般用于内存供电、桥供电、总线供电、显卡供电等。

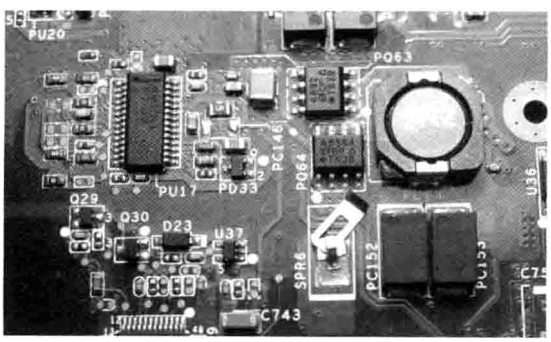


图 9-4 单相 PWM 电路实物图

多相 PWM 电路实物如图 9-5 所示，一般用于 CPU 核心供电。

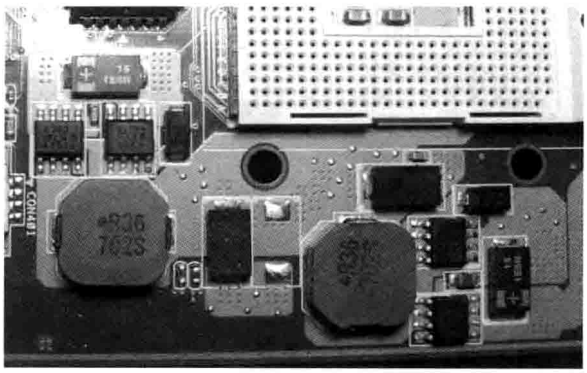


图 9-5　多相 PWM 电路实物图

9.1.2　PWM 电路中常见英文简写含义

SKIP、SKIPSEL：工作模式设定。

TON、RT、FS：频率设定（通过一个电阻接地或接供电来设定频率）。

BOOT、BST、BOOST：自举升压脚，上管 G 极的动力来源。

UGATE、DH、HDRV、DRVH：上管驱动。

LGATE、DL、LDRV、DRVL：下管驱动。

FB：反馈调节脚。

COMP：反馈补偿，修正反馈电路的误差。

OUT、VOUT、VO：输出电压检测输入脚。

PHASE、SW、LX：相位脚，连接上管 S 极/下管 D 极/电感，与 BOOT 构成回路，也有的可做电流检测。

CSP/CSN：电流检测脚。

ILIM、TRIP、CS：过流保护阈值设定，极限电流设定。

9.1.3　自举升压电路

PWM 电源中，一般上管都是 N 沟道，其输入电压来自于公共点。由于电源芯片本身对上管的驱动能力有限，几乎所有的芯片都采用了自举升压电路来提高驱动能力。自举升压脚名字一般为 BOOT、BST、BOOST。采用自举升压方式的 PWM 电路如图 9-6 所示。

以图 9-6 为例，通俗地讲解自举升压原理：

19V 的 B+给高端管 PQ5 供电，此时 G 极还没有电，所以 S 极输出 0V。同时，19V 的 B+输入给 PU3，内部产生 5V 的线性电压 VL，经过内部二极管给 BOOT1 供电，忽略压降的话，还是 5V，加到 PC33 的 1 脚，给其充电，电容存储有 5V 的电压。

5V 的 BOOT1 给 UGATE1 提供动力，发出接近 5V 的高电平，送到 PQ5 的 G 极，此时瞬间 PQ5 的 G 极为 5V，S 极为 0V，PQ5 的沟道可以完全导通，19V 流过 PQ5、PL4 给

PC35 充电，PQ5 输出的电压逐步上升。

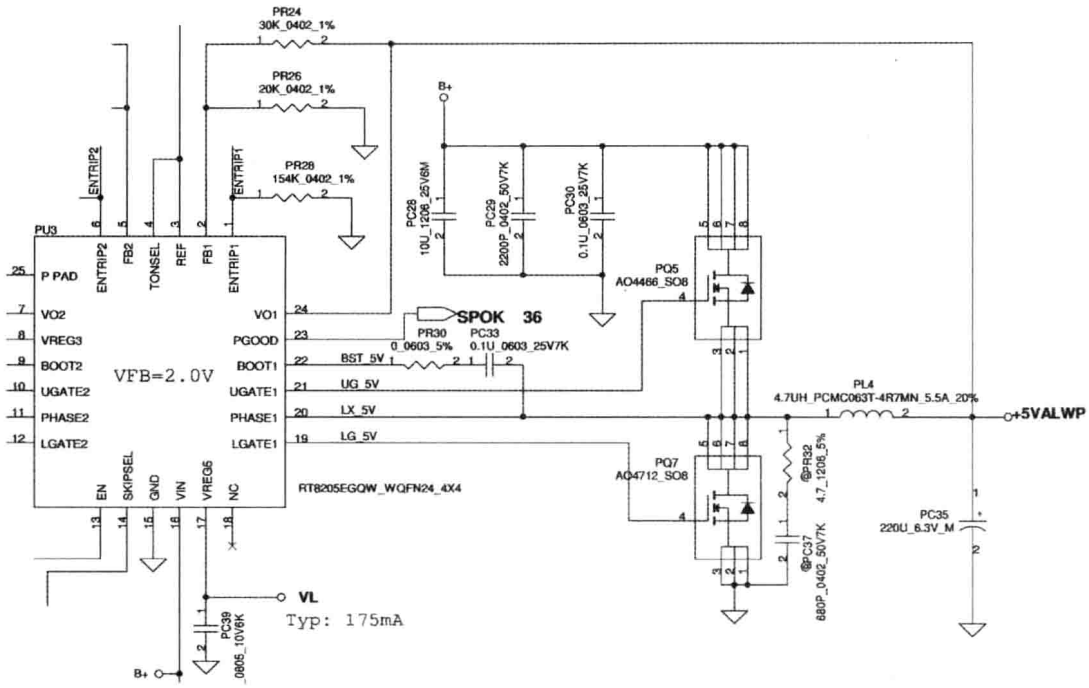


图 9-6 采用自举升压方式的 PWM 电路

当 PQ5 输出的电压逐步升高时，假设为 2V，这个 2V 同时加到电容 PC33 的 2 脚，由于电容的特性，它刚才存储了 5V 的电，此时再叠加一个 2V，所以，电容左端也就是 BOOT1 会变为 7V，7V 继续给 UGATE1 供电，PQ5 的 G 极也变为 7V，使 PQ5 保持 $V_G>V_S$，并且超过 4.5V，PQ5 保持继续完全导通，S 极电压也跟随升高，再次叠加到 PC33。如此循环，在 PL4 的左端可以测到最高 19V，最低 0V 的方波。由于电容 PC33 的电始终没有被放掉，BOOT1 的电压也就会永远比 PL4 左端高 5V，即 19+5=24V，UGATE1 的波形也就是最低 0V，最高 24V。

9.1.4 输出电压调节电路

如图 9-7 所示，通过 FB 反馈脚连接的两个取样电阻分压，与内部的基准电压比较，从而实现输出电压调整。计算公式为

$$V_{OUT}=FB\times(1+R_1/R_2)$$

若 FB=0.8V，R_1 和 R_2 相等，则 V_{OUT}=1.6V。

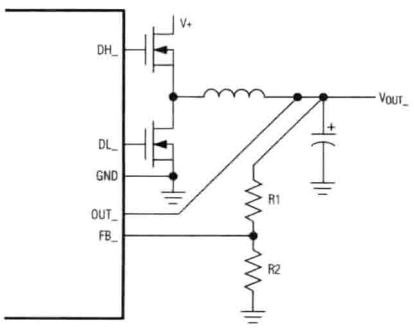


图 9-7 反馈电路结构图

9.1.5 电压检测电路

PWM 电源需要随时检测输出电压是否达到要求的标准，避免出现输出电压过高或输出

电压过低。图 9-8 中，OUT 脚用于输出电压检测。

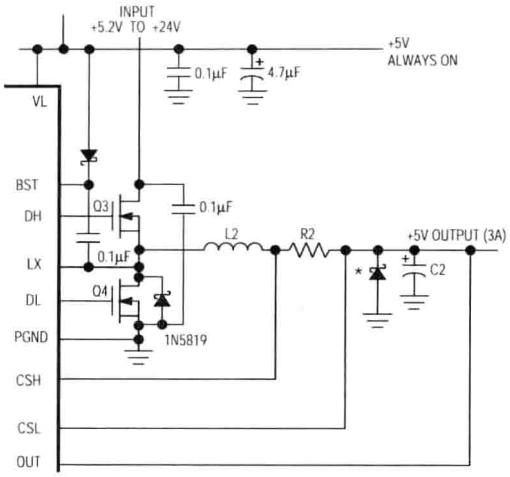


图 9-8　电压、电流检测电路图

当输出电压过压时，芯片内部采用 OVP（过压保护）；当输出电压过低时，芯片内部采用 UVP（欠压保护）。3.3V 待机电压过压保护波形如图 9-9 所示。

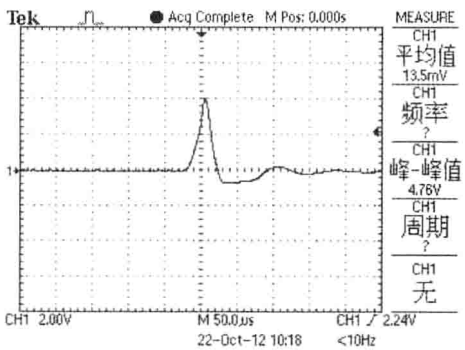


图 9-9　3.3V 待机电压过压保护波形

9.1.6　电流检测电路

PWM 电源需要随时检测输出电流。当过流时，芯片内部启用 OCP（过流保护）机制。检测电流的方式有两种：

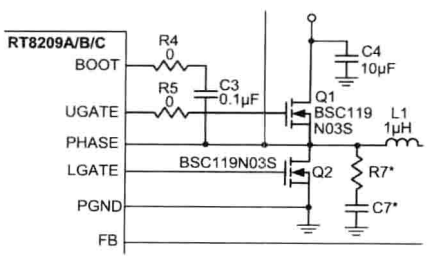


图 9-10　电流检测图

如图 9-8 所示，PWM 芯片可以通过 CSH、CSL 脚检测电流：串联一个毫欧级电阻，CSH 检测电阻输入端电压，CSL 检测电阻输出端电压。计算电阻两端的压差，除以电阻阻值可得电流，计算公式为 $I=(CSH-CSL)/R$。

如图 9-10 所示，没有 CSH、CSL 的芯片，可以通

过 LX 脚和 PGND 脚之间的下管检测：下管导通后阻值为几十毫欧，检测下管的导通压降可得电流。此种方式检测电流一般不是特别精确。在计算时应取场效应管数据手册中最差情况下的最大值，并且考虑到场效应管导通后的阻值会随温度升高而增大，所以还需要留有一定的余量。这种方式的好处是可靠，是无损的过流检测。

当出现输出电压过压，或输出电流过流时，芯片会启用内部的输出放电模式。此模式下，上管 G 极驱动信号被关断为 0V 低电平，下管 G 极驱动信号被驱动至 5V 高电平，此时上管截止，下管持续导通，输出滤波电容上储存的电荷通过下管迅速对地放电，输出电压关闭。

特别提醒：PWM 电路中，严禁拆掉芯片后加电。上管 G 极悬空会导致 VIN 直接加到后级，烧毁元件。

▷▷▷ 9.1.7 工作模式

笔记本电脑中绝大多数 PWM 电源 IC 都能工作在不同的两种模式下，PWM 模式及 SKIP 模式（脉冲间隔模式），其目的是为了适应不同的休眠状态下，输出不同的电流（输出电压恒定）。芯片中有 SKIP#用于实现模式切换，当 SKIP#为低时，芯片工作于脉冲间隔模式（SKIP 模式），此时输出电流微小，如 3V 待机电压，在待机时只需工作在 SKIP 模式即可。但上电后，3V 待机电压的输出电流必须增加，因为此时一些系统电压均由 3V 待机电压转换而来，因此其输出电流必须增大，芯片的 SKIP#（常用 ICH 发出的 SLP_S3#控制）为高，芯片工作于 PWM 模式，输出电压不变，但输出电流大增。

1．PWM 模式

PWM 模式下电压带负载能力强，输出电流大。PWM 模式下的波形如图 9-11 所示，频率为 299.4kHz。

2．SKIP#模式（脉冲间隔模式）

单位时间内，PWM 波形越少，则输出电流越小。SKIP#模式下的波形如图 9-12 所示，频率仅 34.63kHz。

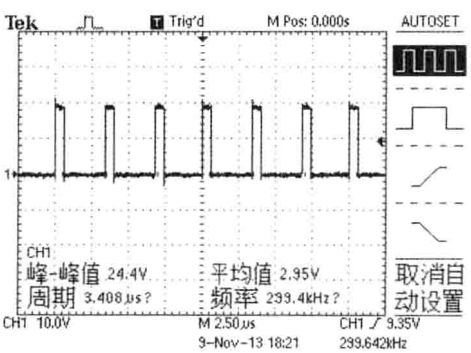


图 9-11 PWM 模式波形

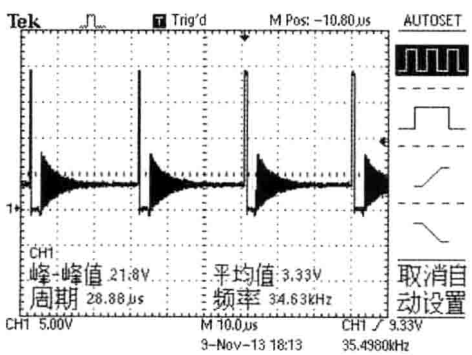


图 9-12 SKIP 模式下的波形

9.2 待机电源芯片分析

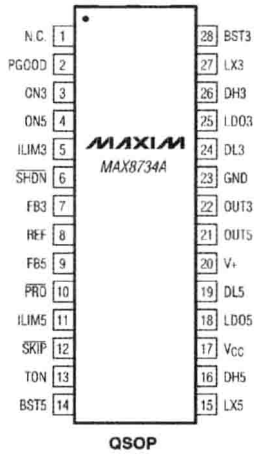


图 9-13 MAX8734A 引脚名称（顶视图）

▷▷▷ 9.2.1 MAX8734A 分析

MAX8734A（与 MAX1999 通用）是 MAXIM 公司生产的一个用于笔记本电脑的高效率、四输出的待机电源芯片。主要特性：无需电流检测电阻；1.5%输出电压精度；提供 3.3V 和 5V 的线性输出，最大 100mA 电流；可以输出两路 PWM 供电：3.3V 和 5V；4.5～24V 的工作电压范围；具有跳脉冲模式和 PWM 模式选择；具有过压欠压保护功能。

1. 引脚定义及常用引脚介绍

MAX8734A 引脚名称如图 9-13 所示。

MAX8734A 引脚功能定义见表 9-1。

表 9-1 MAX8734A 引脚功能定义

脚 位	名 称	定 义
1	N.C.	空脚
2	PGOOD	电源好，开漏输出。如果任一路输出被禁止或输出比标准值低 10%，PGOOD 被拉低
3	ON3	3.3V SMPS 使能输入。将 ON3 与 REF 相连，3.3V SMPS 会在 5V SMPS 稳定后启动
4	ON5	5V SMPS 使能输入。将 ON5 与 REF 相连，5V SMPS 会在 3.3V SMPS 稳定后启动
5	ILIM3	3.3V SMPS 限流调节
6	$\overline{\text{SHDN}}$	关断控制输入。芯片的总开关，线性电压的开启
7	FB3	3.3V SMPS 反馈输入。将 FB3 连接 GND 选择固定输出 3.3V，将 FB3 连接至 OUT3 和 GND 之间的电阻分压器，能够实现 2～5.5V 的可调输出
8	REF	2V 基准电压输出。只可提供 100μA 电流，用 REF 带负载会导致输出精度降低
9	FB5	5V SMPS 反馈输入。将 FB5 连接 GND 选择固定输出 5V，将 FB5 连接至 OUT5 和 GND 之间的电阻分压器，能够实现 2～5.5V 的可调输出
10	$\overline{\text{PRO}}$	过压和欠压保护使能脚。PRO#接 VCC 时，禁止保护。PRO#接地时，开启保护功能
11	ILIM5	5V SMPS 限流调节
12	$\overline{\text{SKIP}}$	低噪声模式控制。SKIP#接地时，工作在空闲模式，SKIP#接 VCC 时工作在 PWM 模式，SKIP#接 REF 或悬空时，工作在超声模式
13	TON	频率选择输入。TON 接 VCC 时，选择 200/300kHz 工作模式，接地时选择 400/500kHz 工作模式（分别对应 5V、3.3V SMPS 的开关频率）

续表

脚 位	名 称	定 义
14	BST5	5V SMPS 的自举电容连接端
15	LX5	连接 5V SMPS 的电感。是 DH5 的内部低端电源轨。LX5 是 5V SMPS 的电流检测输入
16	DH5	5V SMPS 的高端管 G 极驱动
17	V_{CC}	PWM 核的模拟电源电压输入。需要一个 1μF 电容旁路
18	LDO5	5V 线性稳压器输出。可提供 100mA 电流。如果 OUT5 端电压高于 LDO5 开关门限，那么 LDO5 稳压器关断，并且 LDO5 通过一个小电阻连接到 OUT5
19	DL5	5V SMPS 的低端管 G 极驱动
20	V+	主电源输入
21	OUT5	5V SMPS 输出电压检测输入。当此脚电压超过 4.56V 时，会替代内部 LDO5 输出
22	OUT3	3.3V SMPS 输出电压检测输入。当此脚电压超过 2.91V 时，会替代内部 LDO3 输出
23	GND	接地
24	DL3	3.3V SMPS 的低端管 G 极驱动
25	LDO3	3.3V 线性稳压器输出。可提供 100mA 电流。如果 OUT5 端电压高于 LDO3 开关门限，那么 LDO3 稳压器关断，并且 LDO3 通过一个小电阻连接到 OUT3
26	DH3	3.3V SMPS 的高端管 G 极驱动
27	LX3	连接 3.3V SMPS 的电感。是 3.3V SMPS 的电流检测输入
28	BST3	3.3V SMPS 的自举电容连接端

MAX8734A 的数据手册中对 SHDN#阈值的电气特性描述如图 9-14 所示。

$\overline{SHDN}$ Input Trip Level	Rising edge	1.2	1.6	2.0	V
	Falling edge	0.96	1.00	1.04	

图 9-14 MAX8734A 的 SHDN#阈值的电气特性描述截图

【解释】

SHDN#输入阈值电平：上升沿最低值 1.2V，一般为 1.6V，最高为 2.0V。

SHDN#输入阈值电平：下降沿最低值 0.96V，一般为 1.00V，最高为 1.04V。

MAX8734A 的数据手册中对 ON3、ON5 阈值的电气特性描述如图 9-15 所示。

ON3, ON5 Input Voltage	Clear fault level/SMPS off level		0.8	V
	Delay start level	1.7	2.3	
	SMPS on level	2.4		

图 9-15 MAX8734A 数据手册中的开启信号阈值的电气特性描述截图

【解释】

ON3、ON5 输入电压：低于 0.8V 时，开关电源关闭。

ON3、ON5 输入电压：在 1.7～2.3V 时，延时启动。

ON3、ON5 输入电压：高于 2.4V 时，直接开启。

MAX8734A 的数据手册中对输出过压保护阈值的电气特性描述如图 9-16 所示。输出电压超过设定电压一定值就启动过压保护：最小值 8%，一般值 11%，最大值 14%。例如，设定为 3.3V，达到 3.3+3.3*11%=3.663V 就保护。

FAULT DETECTION					
Overvoltage Trip Threshold	FB3 or FB5 with respect to nominal regulation point	+8	+11	+14	%

图 9-16　MAX8734A 数据手册中的过压保护的电气特性描述截图

MAX8734A 的数据手册中对输出欠压保护阈值的电气特性描述如图 9-17 所示。如果输出电压只能达到设定电压的 70%（一般值），就启动欠压保护。

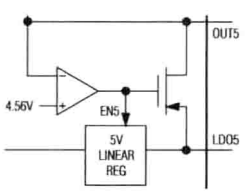
Output Undervoltage Shutdown Threshold	FB3 or FB5 with respect to nominal output voltage	65	70	75	%

图 9-17　MAX8734A 数据手册中的欠压保护阈值的电气特性描述截图

OUT5 和 LDO5 以及 OUT3 和 LDO3 的切换电路如图 9-18 所示：OUT5/3 超过 4.56/2.91V 时，替代内部线性电压输出。

2．输出电压调节

将 FB3/FB5 连接至地，可以选择固定输出 3.3V 和 5V。若将 FB3/FB5 连接到 OUT3/OUT5 和地之间的电阻分压器上，则可在 2～5.5V 范围内调节输出。具体计算公式为 $V_{OUT}=V_{FB}\times(R_1+R_2)/R_2$，如图 9-19 所示。



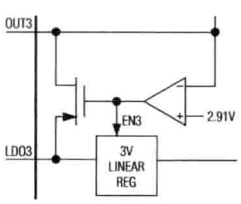


图 9-18　MAX8734A 的 OUTx 与 LDOx 切换图

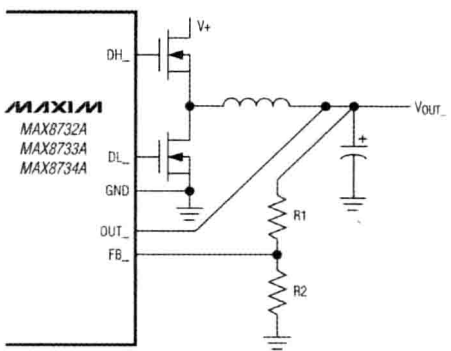


图 9-19　MAX8734A 的输出压调节图

典型应用图如图 9-20 所示。

3．一般工作流程

首先是 V+输入，V+经过电阻分压输入或者外部送来高电平给 SHDN#作为开启，MAX8734A 将会产生 LDO5，内部结构如图 9-21 所示。

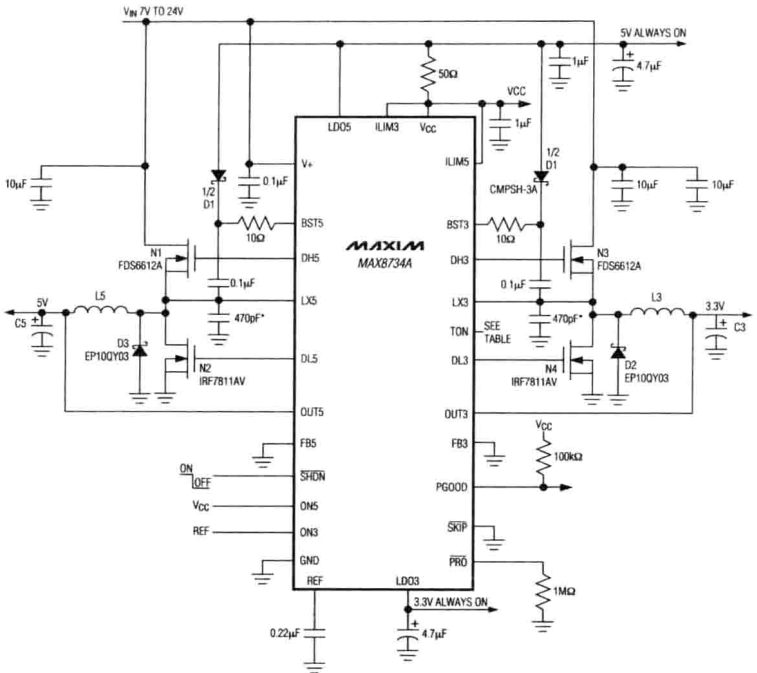


图 9-20 MAX8734A 典型应用图

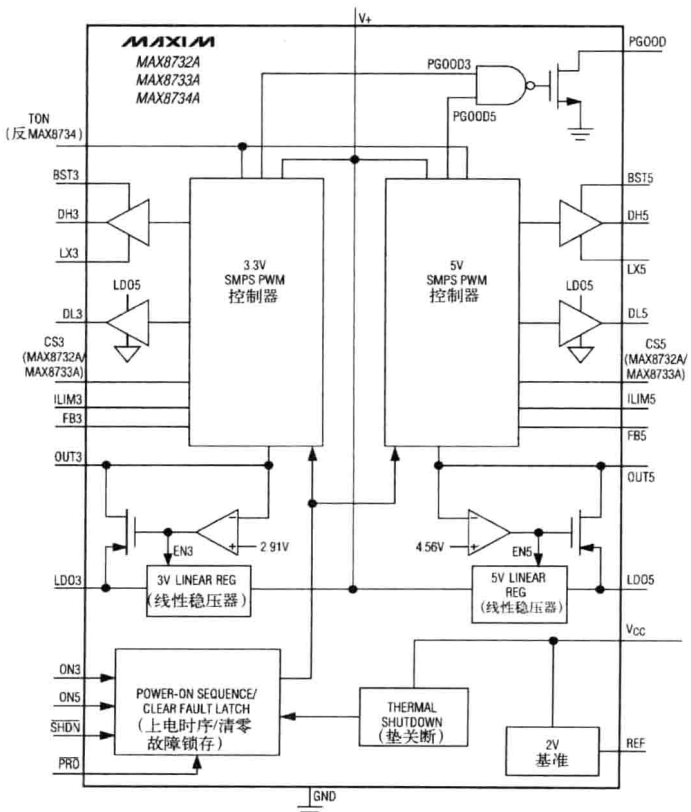


图 9-21 MAX8734A 内部框图

LDO5 给 VCC 供电，如图 9-22 所示。

VCC 输入给 MAX8734A 后，芯片产生 2V 基准电压 REF，如图 9-23 所示。

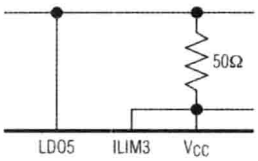


图 9-22　MAX8734A 的 LDO5 与 VCC 关系

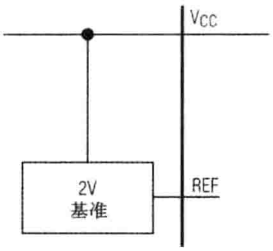


图 9-23　MAX8734A 的基准电压产生图

REF 稳定后，输出 3.3V 的线性电压 LDO3。V+、LDO5、VREF、LDO3 的时序波形如图 9-24 所示。

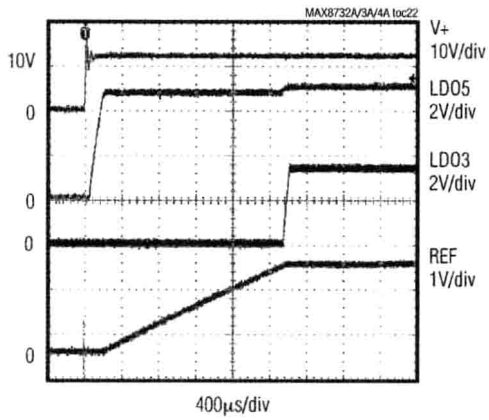


图 9-24　MAX8734A 线性电压时序

ON5 接 VCC，ON3 接 REF，如图 9-25 所示，所以，芯片先产生 5V 的 PWM 供电，稳定后，再产生 3.3V 的 PWM 供电。

FB3 和 FB5 都接地，如图 9-26 所示，选择固定输出 3.3V 和 5V。当所有输出都稳定后，芯片最后开漏输出 PGOOD，由 VCC 经过 100kΩ 上拉。

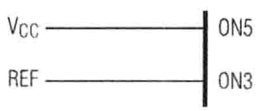
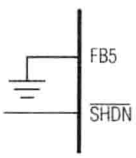


图 9-25　开启信号来源



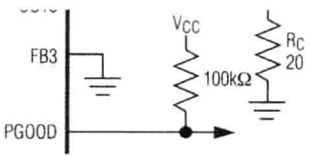


图 9-26　FB 设置

4. 控制时序关系

MAX8734A 控制时序关系英文原表见表 9-2。

表 9-2 MAX8734A 控制时序表（英文原表）

$\overline{SHDN}$ (V)	V_{ON3} (V)	V_{ON5} (V)	LDO5	LDO3	5V SMPS	3V SMPS
Low	X	X	Off	Off	Off	Off
"> 2.4" => High	Low	Low	On	On (after REF powers up)	Off	Off
"> 2.4" => High	High	High	On	On (after REF powers up)	On	On
"> 2.4" => High	High	Low	On	On (after REF powers up)	Off	On
"> 2.4" => High	Low	High	On	On (after REF powers up)	On	Off
"> 2.4" => High	High	REF	On	On (after REF powers up)	On (after 3V SMPS is up)	On
"> 2.4" => High	REF	High	On	On (after REF powers up)	On	On (after 5V SMPS is up)

【解释】

如果 SHDN#为低电平，那么，不论 ON3 和 ON5 电压高低，线性 5V、线性 3V、5V 开关电源、3V 开关电源都会关闭，没有输出。

如果 SHDN#大于 2.4V，而 ON3、ON5 都为低电平，线性 5V、线性 3V 会被开启（线性 3V 会在 REF 稳定后启动），5V、3V 开关电源被关闭。

如果 SHDN#大于 2.4V，ON3、ON5 都为高电平，LDO5、LDO3、5V 开关电源、3V 开关电源都会打开，有电压输出。

如果 SHDN#大于 2.4V，ON3 为高电平，ON5 为低电平，线性 5V、线性 3V、3V 开关电源被开启，5V 开关电源被关闭。

如果 SHDN#大于 2.4V，ON3 为低电平，ON5 为高电平，线性 5V、线性 3V、5V 开关电源被开启，3V 开关电源被关闭。

如果 SHDN#大于 2.4V，ON3 为高电平，ON5 连接 REF 脚，线性 5V、线性 3V、3V 开关电源被开启，5V 开关电源会在 3V 稳定后再启动。

如果 SHDN#大于 2.4V，ON3 连接 REF 脚，ON5 为高电平，线性 5V、线性 3V、5V 开关电源被开启，3V 开关电源会在 5V 稳定后再启动。

▷▷▷ 9.2.2 TPS51125 分析

TPS51125 是美国德州仪器公司生产的一个用于笔记本电脑待机电压的经济高效的双路同步降压控制器。其工作电压为 5.5～28V，输出电压为 2～5.5V 可调，具有 5V 和 3.3V 两路 100mA 线性电压输出，内部有误差 1%的 2V 基准电压输出，集成过压、欠压、过流保护，具有过热保护功能。它提供 270kHz 的 VCLK 输出可用于驱动外部自举升压电路，在不降低主转换器工作效率的情况下生成用于后级电源转换开关的栅极驱动电压。TPS51125 支持高效、快速瞬态响应并提供结合型使能信号。Out-of-Audio™模式轻载操作不但实现了低噪声，其效率也远远高于传统强制 PWM。

1. 引脚定义及常用引脚介绍

TPS51125 引脚名称如图 9-27 所示。

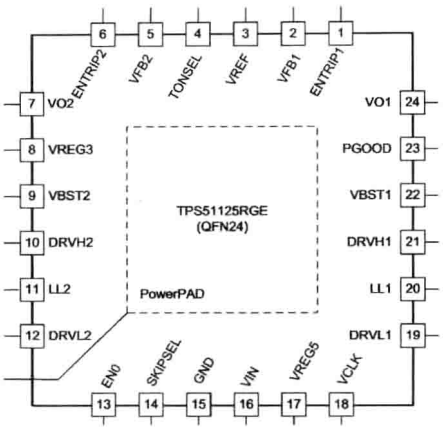


图 9-27　TPS51125 引脚名称（顶视图）

TPS51125 引脚定义见表 9-3。

表 9-3　TPS51125 引脚定义

脚　位	名　称	定　义
1	ENTRIP1	通道 1 开启和限流设定脚。直接接地关闭输出，通过电阻接地设定过流阈值
2	VFB1	通道 1 的反馈
3	VREF	2V 基准电压输出
4	TONSEL	频率设定
5	VFB2	通道 2 的反馈
6	ENTRIP2	通道 2 开启和限流设定脚。直接接地关闭输出，通过电阻接地设定过流阈值
7	VO2	通道 2 输出电压检测。作用：①电压检测；②用于替换线性电压
8	VREG3	3.3V 的线性电压输出
9	VBST2	通道 2 的启动脚，自举升压端
10	DRVH2	通道 2 的上管驱动
11	LL2	通道 2 的相位脚。作用：①上管导通回路；②电流检测
12	DRVL2	通道 2 的下管驱动
13	EN0	主开启信号。作用：①悬空时打开线性，准备打开 VCLK 和 PWM；②通过电阻接地时，只打开线性，关闭 VCLK 和准备打开 PWM；③直接接地，关闭整个芯片
14	SKIPSEL	PWM 模式和跳脉冲模式选择脚
15	GND	接地
16	VIN	主供电输入，是线性电压的供电来源
17	VREG5	5V 的线性电压输出
18	VCLK	270kHz 频率输出，用于 15V 自举升压电路
19	DRVL1	通道 1 的下管驱动
20	LL1	通道 1 的相位脚。作用：①上管导通回路；②电流检测
21	DRVH1	通道 1 的上管驱动
22	VBST1	通道 1 的启动脚，自举升压端
23	PGOOD	电源好输出，开漏输出
24	VO1	通道 1 的电压检测。作用：①电压检测；②用于替换线性电压

在 TPS51125 的数据手册中，对 EN0 的阈值描述如图 9-28 所示：当 EN0 的电压小于 0.4V 时，芯片将会关闭；EN0 电压大于 0.8V 时开启线性，关闭 VCLK；EN0 电压大于 2.4V 时，开启线性和 VCLK。

V_{EN0}	EN0 setting voltage	Shutdown			0.4	V
		Enable, VCLK = off	0.8		1.6	
		Enable, VCLK = on	2.4			

图 9-28 TPS51125 数据手册中的 EN0 阈值的电气特性描述截图

在 TPS51125 的数据手册中，对 ENTRIP#的阈值描述如图 9-29 所示：ENTRIP1 和 ENTRIP2 的关断电平阈值为最小值 350mV，一般值为 400mV，最大值为 450mV；迟滞最小为 10mV，意思为开启电平最小值 360mV，一般为 30mV 即 430mV，最大为 60mV 即 510mV。

V_{EN}	ENTRIP1, ENTRIP2 threshold	Shutdown	350	400	450	mV
		Hysteresis	10	30	60	

图 9-29 TPS51125 的 EN 脚阈值的电气特性描述截图

ENTRIPx 在芯片内部的等效电路如图 9-30 所示。

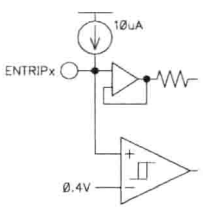


图 9-30 TPS51125 数据手册中的 ENTRIPx 内部等效图

TPS51125 是先产生 REF，再产生 VREG*，如图 9-31 所示，有了 EN 后，VIN 先转换为 VREF，VREF 再输入给 VREG5 和 VREG3 的比较器的反相输入端，控制产生 VREG5 和 VREG3。

TPS51125 数据手册中对 VCLK 的电气特性描述如图 9-32 所示：VCLK 为 270kHz 波形，高电平时为 4.92V，低电平时为 0.06V（典型值）。

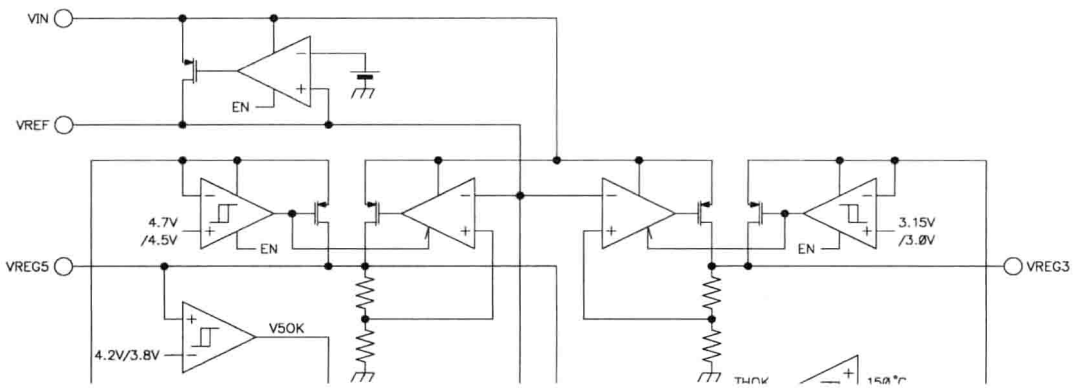


图 9-31 TPS51125 数据手册中的 VREF 和 VREG*产生内部原理图

Clock Output						
V_{CLKH}	High level voltage	I_{VCLK} = -10 mA, VO1 = 5 V, T_A = 25 °C	4.84	4.92		V
V_{CLKL}	Low level voltage	I_{VCLK} = 10 mA, VO1 = 5 V, T_A = 25 °C		0.06	0.12	
f_{CLK}	Clock frequency	T_A = 25 °C	175	270	325	kHz

图 9-32 TPS51125 数据手册中的 VCLK 电气特性描述截图

TPS51125 VCLK 自举升压示意图如图 9-33 所示。首先，VCLK 为低电平，VO1 经过 D0 给 C1 充电，5V。当 VCLK 来临时，4.92V 叠加 5V（忽略二极管压降）后为 10V。10V 的电压经过 D1 和 C3 整流滤波后，再经过 D2 给 C2 充电。再次叠加后为 15V，经过 D4、C3 整流滤波后输出 15V（实测电压 12～14V 之间）。

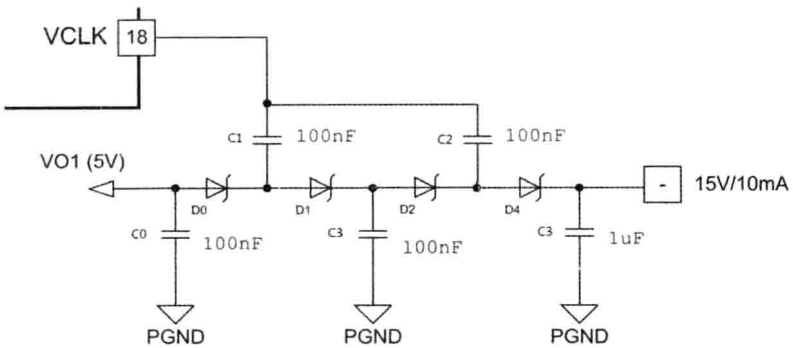


图 9-33　15V 自举升压电路

2．开启信号控制关系

TPS51125 的开启信号控制关系英文原表见表 9-4。

表 9-4　TPS51125 EN 信号控制关系（英文原表）

EN0	ENTRIP1	ENTRIP2	VREF	VREG5	VREG3	CH1	CH2	VCLK
GND	Don't Care	Don't Care	Off	Off	Off	Off	Off	Off
R to GND	Off	Off	On	On	On	Off	Off	Off
R to GND	On	Off	On	On	On	On	Off	Off
R to GND	Off	On	On	On	On	Off	On	Off
R to GND	On	On	On	On	On	On	On	Off
Open	Off	Off	On	On	On	Off	Off	Off
Open	On	Off	On	On	On	On	Off	On
Open	Off	On	On	On	On	Off	On	Off
Open	On	On	On	On	On	On	On	On

【解释】

当 EN0 为接地时，不管 ENTRIP1、ENTRIP2 为何种状态，VREF、VREG5、VREG3、通道 1、通道 2、VCLK 都关闭。

当 EN0 通过电阻接地，ENTRIP1 和 ENTRIP2 都为低电平时，VREF、VREG5、VREG3 被打开，通道 1、通道 2、VCLK 被关闭。

当 EN0 通过电阻接地，ENTRIP1 为高，ENTRIP2 为低时，通道 2 和 VCLK 被关闭，其他都打开。

当 EN0 通过电阻接地，ENTRIP1 为低，ENTRIP2 为高时，通道 1 和 VCLK 被关闭，其他都打开。

当 EN0 通过电阻接地，ENTRIP1 和 ENTRIP2 都为高时，VCLK 关闭，其他全部打开。

当EN0悬空，ENTRIP1和ENTRIP2都为低时，两个通道和VCLK被关闭，其他打开。
当EN0悬空，ENTRIP1为高，ENTRIP2为低时，只有通道2被关闭，其他都打开。
当EN0悬空，ENTRIP1为低，ENTRIP2为高时，通道1和VCLK被关闭，其他都打开。
当EN0悬空，ENTRIP1、ENTRIP2都为高时，全部打开。

▷▷▷ 9.2.3 RT8206A/RT8206B 分析

RT8206A/RT8206B是RichTek（立锜科技股份有限公司）生产的待机电源芯片，芯片内部包含一个线性稳压模块，提供5V 70mA的输出。可提供固定输出3.3V与5V或2V到5.5V的可调节电压。主供电输入范围：6～25V。

1. 引脚定义及常用引脚介绍

RT8206A/RT8206B引脚名称顶视图如图9-34所示。

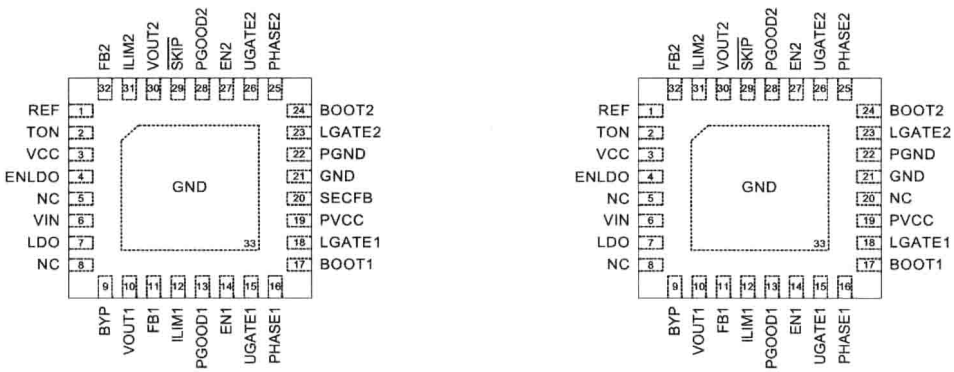


图9-34 RT8206A/B引脚名称（顶视图）

RT8206A/RT8206B引脚功能定义见表9-5。

表9-5 RT8206A/RT8206B引脚定义

脚 位	名 称	定 义
1	REF	2.0V基准电压输出端
2	TON	开关频率设置端，接VCC（200kHz/250kHz），接REF（300kHz/375kHz），接GND（400kHz/500kHz）
3	VCC	开关电源供电输入，与地直接连接一个1μF的电容
4	ENLDO	LDO模块开启信号输入，高电平，LDO/REF开启，低电平，LDO/REF关闭
5	NC	空脚
6	VIN	芯片主供电的输入
7	LDO	5V 70mA LDO电压输出，当系统供电5V产生后，LDO模块关闭，并通过内部1.5Ω的开关切换到由外部SMPS产生的5V供电

续表

脚　位	名　称	定　义
8	NC	空脚
9	BYP	连接 5V SMPS 输出的电压，用于切换 LDO 电压输出
10	VOUT1	SMPS1 输出电压检测
11	FB1	SMPS1 反馈输入。连接 FB1 到 VCC 或地线时，SMPS1 为固定输出 5V 电压模式；连接 FB1 到 VOUT1 与地之间的电阻分压，可以设置输出电压为 2～5.5V
12	ILIM1	SMPS1 输出电流门限设置
13	PGOOD1	SMPS1 电源好信号输出，当 SMPS1 输出电压低于标准 7.5%时，此信号将变为低电平
14	EN1	SMPS1 使能信号输入。如果 EN1 为高电平，SMPS1 开启，低电平，SMPS1 关闭。如果连接到 REF，SMPS2 工作后开启 SMPS1
15	UGATE1	高端 MOSFET 驱动信号输出端
16	PHASE1	SMPS1 输出电感连接端
17	BOOT1	SMPS1 升压电容连接端
18	LGATE1	低端 MOSFET 驱动信号输出端
19	PVCC	5V 供电输入端
20	SECFB	（RT8206A）14V 升压反馈连接端；（RT8206B）空脚
21	GND	接地端
22	PGND	接地端
23	LGATE2	低端 MOSFET 驱动信号输出端
24	BOOT2	SMPS2 升压电容连接端
25	PHASE2	SMPS2 输出电感连接
26	UGATE2	高端 MOSFET 驱动信号输出端
27	EN2	SMPS2 使能信号输入端
28	PGOOD2	SMPS2 电源好信号输出端
29	$\overline{\text{SKIP}}$	SMPS 工作模式设置端。接地：自定义模式。接 REF：超声波模式。接 VCC：PWM 模式
30	VOUT2	SMPS2 输出电压检测
31	ILIM2	SMPS2 输出电流门限设置
32	FB2	SMPS2 反馈输入。连接 FB2 到 VCC 或地线时，SMPS2 为固定输出 3.3V 电压模式；连接 FB1 到 VOUT1 与地之间的电阻分压，可以设置输出电压为 2～5.5V

在 RT8206 的数据手册中对 ENx 和 ENLDO 阈值描述如图 9-35 所示。

ENx Input Voltage		Clear Fault Level / SMPS Off Level	--	--	0.8	V
		Delay Start	1.8	--	2.3	
		SMPS On Level	2.5	--	--	
ENLDO Input Voltage	V_{ENLDO}	Rising Edge	1.2	1.6	2.0	V
		Falling Edge	0.94	1	1.06	

图 9-35　RT8206 的 ENx 和 ENLDO 阈值的电气特性描述截图

解释如下。

ENx为0.8V以下时，关闭SMPS；1.8～2.3V期间是延时启动；2.5V以上时，开启SMPS。

ENLDO，上升沿（由低电平变为高电平）最小值1.2V，典型值1.6V，最大值2.0V。

ENLDO，下降沿（由高电平变为低电平）最小值0.94V，典型值1V，最大值1.06V。

2．控制时序

RT8206A/RT8206B的控制时序英文原表见表9-6。

表9-6 RT8206A/RT8206B的控制时序（英文原表）

ENLDO (V)	V_{EN1} (V)	V_{EN2} (V)	LDO	5V SMPS1	3V SMPS2
Low	X	X	Off	Off	Off
">2V" High	Low	Low	On (after REF powers up)	Off	Off
">2V" High	Low	REF	On (after REF powers up)	Off	Off
">2V" High	Low	High	On (after REF powers up)	Off	On
">2V" High	REF	Low	On (after REF powers up)	Off	Off
">2V" High	REF	REF	On (after REF powers up)	Off	Off
">2V" High	REF	High	On (after REF powers up)	On (after SMPS2 on)	On
">2V" High	High	Low	On (after REF powers up)	On	Off
">2V" High	High	REF	On (after REF powers up)	On	On (after SMPS1 on)
">2V" High	High	High	On (after REF powers up)	On	On

【解释】

当ENLDO为低时，不管EN1和EN2的状态，LDO和3V、5V开关电源全部关闭。

当ENLDO为大于2V的高电平，EN1、EN2都为低电平时，LDO在REF稳定后输出，5V、3V开关电源被关闭。

当ENLDO为大于2V的高电平，EN1为低，EN2接REF脚时，LDO在REF稳定后输出，5V、3V开关电源被关闭。

当ENLDO为大于2V的高电平，EN1为低，EN2为高时，LDO在REF稳定后输出，5V开关电源关闭，3V开关电源打开。

当ENLDO为大于2V的高电平，EN1接REF脚，EN2为低时，LDO在REF稳定后输出，5V、3V开关电源被关闭。

当ENLDO为大于2V的高电平，EN1接REF脚，EN2也接REF脚，LDO在REF稳定后输出，5V、3V开关电源被关闭。

当ENLDO为大于2V的高电平，EN1接REF脚，EN2为高时，LDO在REF稳定后输出，3V直接开启，5V在3V稳定后再输出。

当ENLDO为大于2V的高电平，EN1为高，EN2为低时，LDO在REF稳定后输出，5V开启，3V被关闭。

当ENLDO为大于2V的高电平，EN1为高，EN2接REF脚时，LDO在REF稳定后输出，5V直接开启，3V在5V稳定后再输出。

当 ENLDO 为大于 2V 的高电平，EN1 为高，EN2 也为高时，LDO 在 REF 稳定后输出，5V、3V 都会直接开启。

9.3 内存供电芯片分析

▷▷▷ 9.3.1 ISL88550A 分析

用于内存供电的电源芯片 ISL88550A，可以输出一路 PWM（内存主供电）和两路 LDO（内存 REF 供电和 VTT 供电）。

1. 引脚定义及常用引脚介绍

ISL88550A 引脚名称如图 9-36 所示。

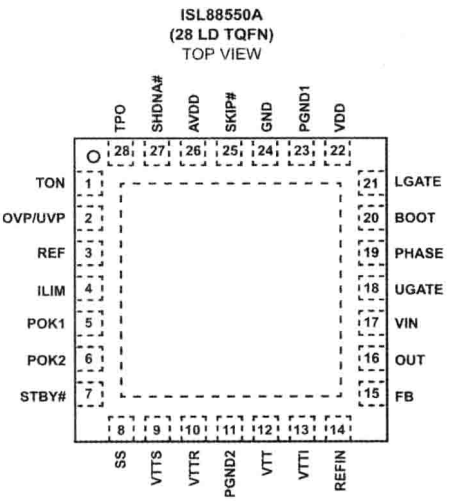


图 9-36 ISL88550A 引脚名称（顶视图）

ISL88550A 引脚功能定义见表 9-7。

表 9-7 ISL88550A 引脚定义表

脚 位	名 称	定 义
1	TON	频率选择：TON 连接 AVDD（200kHz），悬空时（300kHz），连接 REF（450kHz），接地（600kHz）
2	OVP/UVP	过压/欠压保护控制输入。连接 AVDD（开启过压保护和放电模式，开启欠压保护） 悬空时（开启过压保护和放电模式，关闭欠压保护），连接 REF（关闭过压保护和放电模式，开启欠压保护），接地（关闭过压保护和放电模式、关闭欠压保护）
3	REF	2V 基准电压输出
4	ILIM	极限电流设定
5	POK1	PWM 电源好

续表

脚　位	名　称	定　义
6	POK2	LDO 电源好
7	STBY#	当 STBY#为低时，VTT 会被关闭，呈高阻态
8	SS	软启动
9	VTTS	VTT 电压检测输入
10	VTTR	终端基准电压，值与 VTT 一样
11	PGND2	接地
12	VTT	终端电压输出，连接到 VTTS 使之保持为 VREFIN 的一半
13	VTTI	VTT 稳压器的输入电压，在内存供电应用中，通常会把它连接到 PWM 输出端
14	REFIN	外部基准电压输入，用于调节 VTT 和 VTTR，它们输出的电压为 REFIN 的一半
15	FB	PWM 的反馈。接 AVDD 时固定输出 1.8V，接地时固定输出 2.5V。通过电阻分压调节的话，可以输出 0.7～3.5V 之间的电压
16	OUT	PWM 的输出电压检测输入
17	VIN	主供电输入，2～25V 范围
18	UGATE	PWM 的上管驱动
19	PHASE	PWM 的相位脚。上管驱动回路以及电流检测作用
20	BOOT	自举升压端
21	LGATE	PWM 的下管驱动
22	VDD	芯片的供电，下管的驱动动力的来源
23	PGND1	接地
24	GND	接地
25	SKIP#	工作模式设定。连接 AVDD 时低噪声强制 PWM 模式，连接地时跳脉冲模式
26	AVDD	LDO 和 PWM 模块的主供电
27	SHDNA#	关断控制输入 A，上升沿清除故障锁存器，连接高电平开启芯片
28	TP0	测试脚

ISL88550 的 SHDNA#和 STBY#控制逻辑关系英文原表见表 9-8。

表 9-8　ISL88550 的开启信号控制关系（英文原表）

SHDNA#	STBY#	BUCK OUTPUT	VTT	VTTR
GND	X	OFF	OFF (Discharge to 0V)	OFF (Tracking ½ REFIN)
AV_{DD}	GND	ON	OFF (High Impedance)	ON
AV_{DD}	AV_{DD}	ON	ON	ON

【解释】

当 SHDNA#接地时，不管 STBY#的状态，PWM、VTTR 都关闭，VTT 也关闭（放电到

0V）。

当 SHDNA#接 AVDD，STBTY#接地时，PWM 和 VTTR 都打开，VTT 会关闭（高阻态）。

当 SHDNA#和 STBY#都接 AVDD 时，PWM、VTT、VTTR 全部打开。

2. 典型应用

ISL88550A 的典型应用如图 9-37 所示。

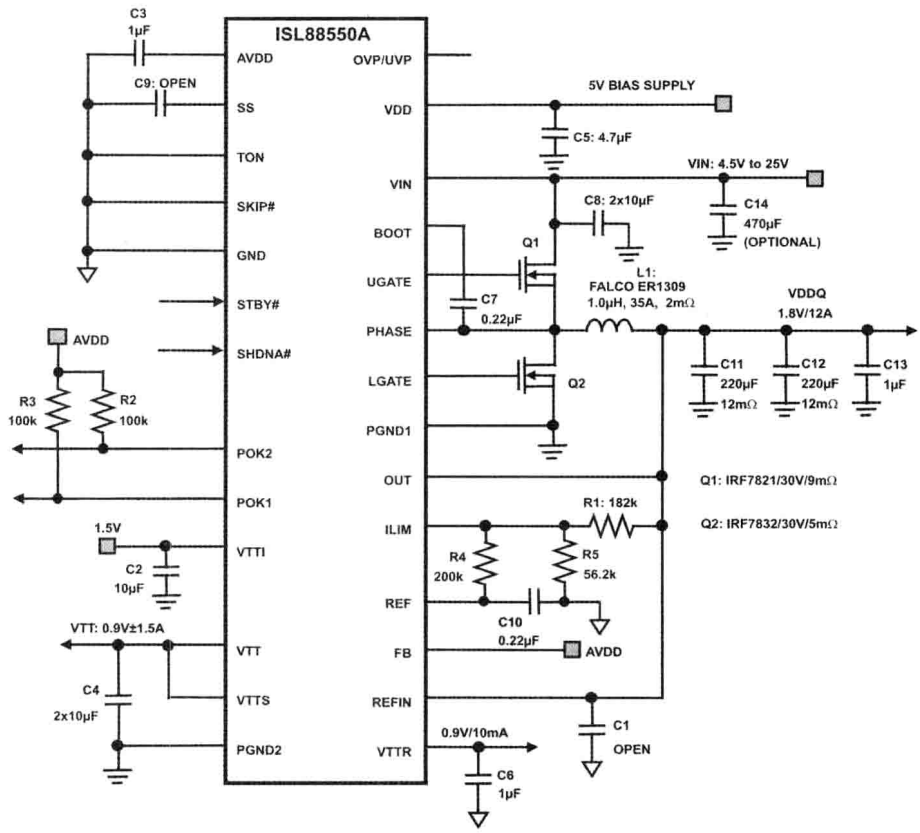


图 9-37　ISL88550A 典型应用图

具体工作流程：

① 5V 给 22 脚供电，4.5～25V 给 17 脚供电。

② 3 脚产生 2V 基准电压。

③ 南桥发出高电平的 SLP_S5#/SLP_S4#送到 27 脚 SHDNA#。

④ PWM 开启，输出 VDDQ，1.8V（FB 接 AVDD，设定为固定输出 1.8V）。

⑤ VDDQ 返回给 OUT 检测，芯片输出 POK1；同时 VDDQ 还给 REFIN 供电。

⑥ 输出 VTTR，电压为 REFIN 的一半，也就是 0.9V（如图 9-38 所示，REFIN 进入芯片后，经过两个 10kΩ 电阻串联分压成 0.9V，再经过电压跟随器输出 0.9V 的 VTTR）。同时，芯片输出 POK2。

⑦ 南桥发来高电平的SLP_S3#给STBY#脚。

⑧ 从外部再输入一个电压给13脚VTTI作为VTT稳压器的供电。

⑨ 输出VTT，电压为REFIN的一半，0.9V。

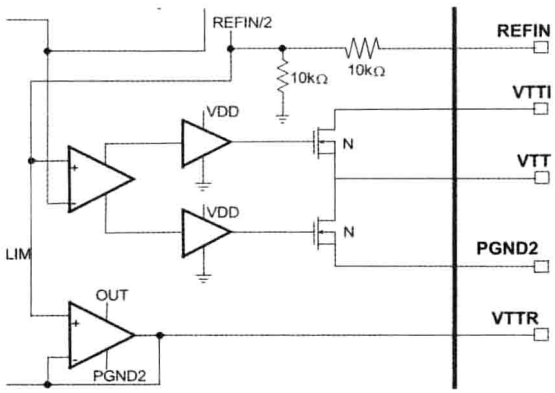


图9-38 ISL88550A的REFIN与VTT、VTTR内部关系截图

9.3.2 RT8207分析

另外一个常用的内存供电芯片RT8207，也是负责输出三路供电：内存主供电、内存REF电压、内存VTT电压，其引脚定义见表9-9。

表9-9 RT8207引脚定义

脚 位	名 称	定 义
1	VTTGND	内部集成的VTT稳压器的接地脚
2	VTTSNS	VTT输出的电压检测输入脚
3	GND	接地
4	MODE	输出放电模式设定脚。连接到VDDQ跟踪放电；连接到地，非跟踪放电；连接到VDD，不放电
5	VTTREF	VTTREF电压输出脚，给内存基准电压
6	DEM	二极管仿真模式开启脚。连接到VDD开启二极管仿真模式；连接到地，始终工作在强制CCM模式
7	NC	空脚
8	VDDQ	VTT和VTTREF的基准输入脚。VTT和VTTREF的输出电压是VDDQ的一半。如果FB接VDD或GND，VDDQ可以作为输出电压反馈输入脚
9	FB	VDDQ（PWM）输出电压设定脚。连接到GND，输出1.5V；连接到VDD，输出1.8V；通过电阻分压可以设定输出电压0.75～3.3V之间可调
10	S3	南桥发来的SLP_S3#，用于控制VTT的输出
11	S5	南桥发来的SLP_S5#，用于控制PWM和VTTREF的输出
12	TON	通过一个电阻连接到VIN，设定频率

续表

脚　位	名　称	定　义
13	PGOOD	电源好开漏输出脚，表示 PWM 控制输出 VDDQ 电压已经正常了
14	VDD	供电
15	VDDP	供电
16	CS	通过一个电阻连接到 VDD，设定极限电流
17	NC	空脚
18	PGND	接地（下管的驱动器的接地）
19	LGATE	下管驱动
20	PHASE	相位脚。可以作为电流检测脚：通过检测下管的导通压降检测电流
21	UGATE	上管驱动
22	BOOT	自举升压脚
23	VLDOIN	VTT 的稳压器的供电
24	VTT	VTT 的输出

RT8207 的典型应用如图 9-39 所示。

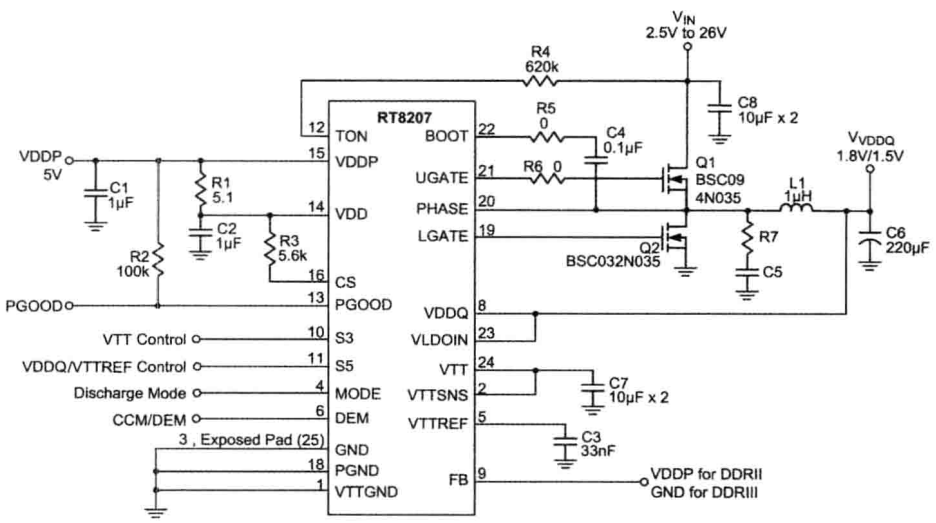


图 9-39　RT8207 典型应用图

RT8207 的 S3 和 S5 控制逻辑关系英文原表见表 9-9。

表 9-10　RT8207 的控制逻辑关系（英文原表）

STATE	S3	S5	VDDQ	VTTREF	VTT
S0	Hi	Hi	On	On	On
S3	Lo	Hi	On	On	Off (Hi-Z)
S4/S5	Lo	Lo	Off (Discharge)	Off (Discharge)	Off (Discharge)

【解释】

在 S0 状态下，S3 为高，S5 为高——VDDQ、VTTREF、VTT 都开启。

在S3状态下，S3为低，S5为高——VDDQ和VTTREF开启，VTT关闭（高阻态）。
在S4/S5状态下，S3和S5都为低——VDDQ、VTTREF、VTT都关闭（放电到地）。
RT8207工作流程如图9-40所示。

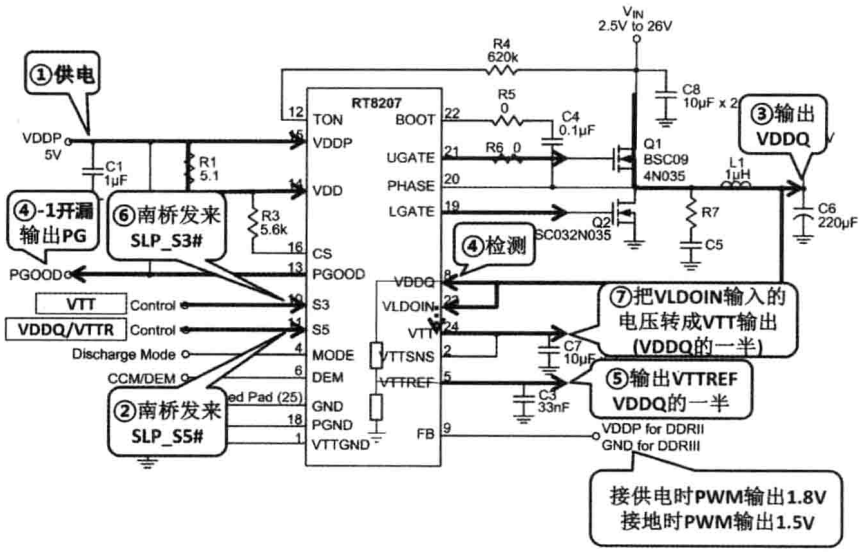


图9-40 RT8207的工作流程图

9.4 桥/总线供电芯片分析

桥供电和总线供电芯片比较简单，一般采用单PWM或者双PWM控制器。

▷▷▷ 9.4.1 单PWM控制器RT8209分析

常用的单PWM控制器RT8209可用于桥供电、总线供电、内存主供电等很多电路。注意：RT系列芯片本体一般都不会有真实型号，只有产品代号。例如，RT8209BGQW，芯片本体只有“A0=”字样，如图9-41所示。此类芯片的实际型号识别需要下载RT芯片的封装文件，目前最新流传出的最新版本是09年的，文件名为Richtek_Marking_Code_090424.PDF，可以在迅维网（www.chinafix.com）下载到。

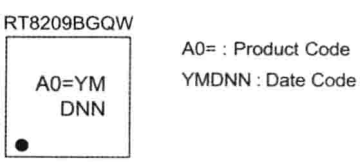


图9-41 RT8209系列芯片本体标示

RT8209系列芯片引脚定义如图9-42所示。

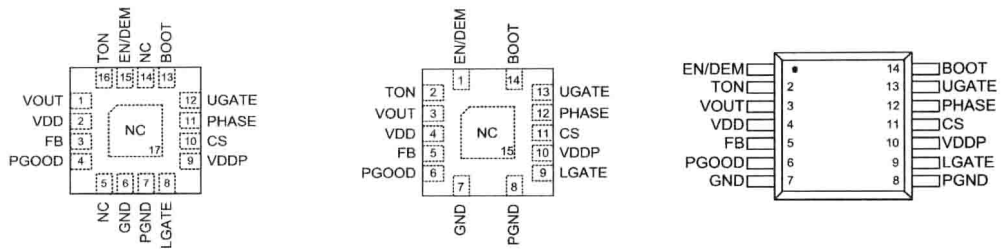


图 9-42　RT8209 系列芯片引脚定义（顶视图）

重要引脚：除了 PWM 相关引脚外，供电脚 VDD、VDDP 一般连接到 5V，CS 为极限电流设定，TON 为频率设定，开启脚 EN/DEM 的定义为启用/二极管仿真模式控制输入（RT8209 数据手册中 EN/DEM 的阈值描述见图 9-43）。连接到 VDD 为二极管仿真模式，连接到 GND 关闭芯片，悬空时 CCM（连续电流）模式。一般工作时，都为悬空状态，关闭时为接地状态。

EN/DEM Logic Input Voltage		EN/DEM Low	--	--	0.8	V
		EN/DEM High	2.9	--	--	
		EN/DEM float	--	2	--	

图 9-43　RT8209 数据手册中 EN/DEM 引脚阈值的电气特性描述截图

RT8209A/B/C 的应用如图 9-44 所示，工作流程简述如下。

① 供电输入 4.5～5.5V 到 VDD、VDDP 脚，通过电阻上拉 TON 脚设定频率，通过电阻下拉 CS 脚设定极限电流。

② EN 输入高电平，或者外接的电路断开，使其悬空。

③ 启动 PWM，输出 VOUT。

④ 从 VOUT 脚检测电压。

⑤ 开漏输出 PGOOD，由 VDDP 上拉为高电平。

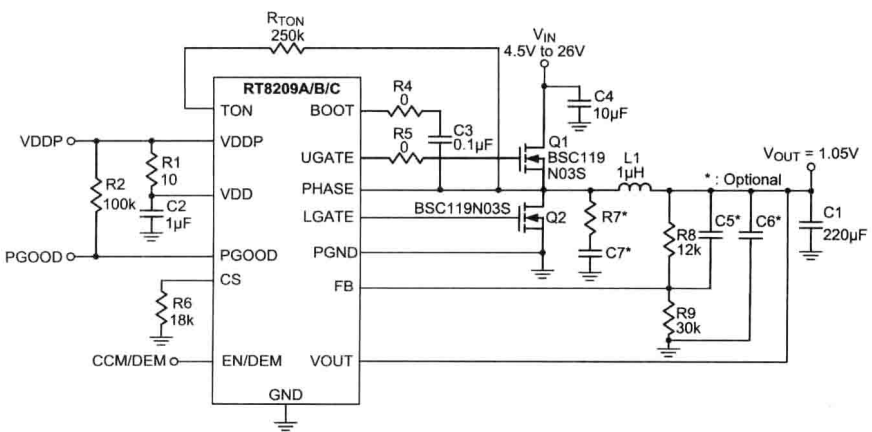


图 9-44　RT8209A/B/C 的应用图

▷▷▷ 9.4.2 双PWM控制器TPS51124分析

常用于桥供电和总线供电的双 PWM 供电芯片 TPS51124 有 3～28V 的输入电压范围，输出电压范围为 0.76～5.5V。

TPS51124 的引脚名称如图 9-45 所示。

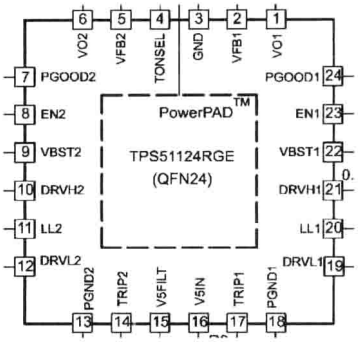


图 9-45 TPS51124 引脚名称（顶视图）

重要引脚解释：15、16 脚为供电，4 脚为频率选择，第 5～14 脚为第一路 PWM 供电控制，第 1、2、17～24 脚为第二路 PWM 供电控制，TRIP1/TRIP2 分别设定两路 PWM 的过流限值，EN1/EN2 分别开启两路 PWM。

TPS51124 数据手册中对 V5IN、V5FILT 的供电范围描述如图 9-46 所示：V5IN、V5FILT 的供电范围 4.5～5.5V。

		MIN	MAX	UNIT
Supply input voltage range	V5IN, V5FILT	4.5	5.5	V

图 9-46 TPS51124 数据手册中 V5IN、V5FILT 供电范围描述截图

TPS51124 数据手册中对 EN 的阈值描述如图 9-47 所示，EN 的阈值最低为 1V，一般为 1.3V，最高为 1.5V。

V_{EN}	ENx threshold	Wake up	1.0	1.3	1.5	V
		Hysteresis		0.2		V

图 9-47 TPS51124 数据手册中 EN 脚阈值的电气特性描述截图

TPS51124 数据手册中对频率设定的描述如图 9-48 所示。

TONSEL CONNECTION	SWITCHING FREQUENCY	
	CH1	CH2
GND	240 kHz	300 kHz
FLOAT (Open)	300 kHz	360 kHz
V5FILT	360 kHz	420 kHz

图 9-48 TPS51124 的频率设定描述截图

TONSEL 接地时，第一路 PWM 工作在 240kHz，第二路 PWM 工作在 300kHz。

TONSEL 悬空时，第一路 PWM 工作在 300kHz，第二路 PWM 工作在 360kHz。

TONSEL 接 V5FILT 时，第一路 PWM 工作在 360kHz，第二路 PWM 工作在 420kHz。

TPS51124 数据手册中对 FB 脚的电气特性描述如图 9-49 所示。FB 电压调节基准值 SKIP 模式为 764mV，PWM 模式为 758mV。25℃时，误差精度±0.9%，0～85℃时误差精度±1.3%，-40～85℃时误差精度±1.6%。

VFB VOLTAGE and DISCHARGE RESISTANCE					
V_{VFB}	VFB regulation voltage	FB voltage, skip mode (f_{PWM}/10)	764		mV
V_{VFB}	VFB regulation voltage tolerance	T_A = 25°C, bandgap initial accuracy	–0.9%	0.9%	
		T_A = 0°C to 85°C(1)	–1.3%	1.3%	
		T_A = –40°C to 85°C(1)	–1.6%	1.6%	
$V_{VFBSKIP}$	VFB regulation shift in continuous conduction	0.758-V target for resistor divider. See PWM Operation of Detailed Description(1)	758		mV

图 9-49 TPS51124 数据手册中 FB 脚基准值电气特性描述截图

TPS51124 典型应用如图 9-50 所示。

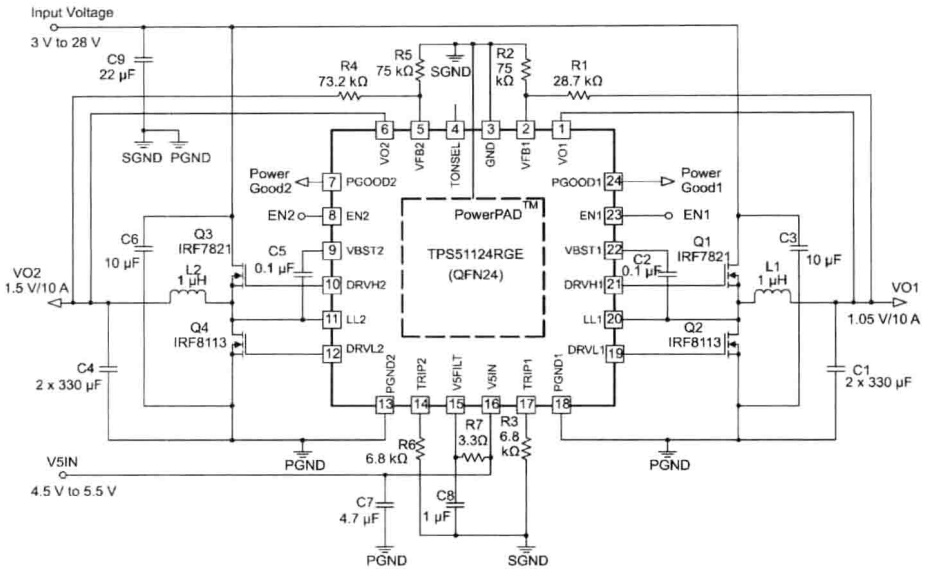


图 9-50　TPS51124 典型应用图

简述工作流程如下。

① 供电输入 4.5～5.5V 到 15、16 脚。

② EN1 或者 EN2 输入。

③ 启动第一路或者第二路 PWM。

④ 从 VO1 或者 VO2 检测电压。

⑤ 开漏输出 PGOOD1 或者 PGOOD2。

9.5　CPU 核心供电分析

CPU 一般需要的供电有多个，如 478 的 CPU 需要 3 种供电，一代 I3/I5/I7 需要 5 个供电等，但只有其 VCC 脚才是核心供电。本节主要讲解几种常见的 CPU 核心供电芯片工作原理。

▷▷▷ 9.5.1　CPU VCORE 供电的特点

多相输出是将多个电流源的输出连接在一起，同时为 CPU 供电，以满足 CPU 大电流需求。两相 CPU 供电实物如图 9-51 所示。

由于 CPU 在不同时刻需要的工作电压是不同的，所以需要一种控制方式来自动适应不同的 CPU 对电压的要求，即输出电压的 VID 控制。

VID（Voltage Identification，电压识别）是一种电压识别技术，装上不同的 CPU，会产生不同的电压。

VID 可分为 PVID（并行 VID）和 SVID（串行 VID）。

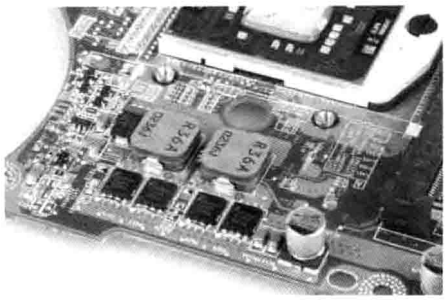


图 9-51 两相 CPU 供电实物图

AMD 早期和 Intel 5 系列芯片组（HM55 等）之前，都是属于 PVID。其基本原理就是在 CPU 上设置了 4～8 个 VID 识别脚，并通过预设在这些识别脚上的高低电平值，形成一组 VID 识别信号，当 VID 识别脚上为高电平时，则为二进制的 1 状态，当 VID 识别脚上为低电平时，则为二进制的 0 状态。根据这些 1 与 0 的组合，就形成了一组最基本的机器语言信号，并由 CPU 传输到 CPU 供电电路中的电源管理芯片，电源管理芯片根据所得到的 VID 信号，调整输出脉冲信号的占空比，迫使 CPU 供电电路输出的直流电压与预设的 VID 所代表的值一致。

Intel 公司为其不同时间生产的各款 CPU 制定了相应的电压调节模块（Voltage Regulation Model，VRM）设计规范，从 Prescott 核心微处理器开始，电压调节规范改用 VRD（Voltage Regulation Down）来命名，在笔记本电脑中，使用的是移动电压配置 IMVP（Intel Mobile Voltage Positioning），各版本供电设计规范中的 VID 位数、电压调节精度和电压调节范围都各不相同。

这种模式的 VID，可以通过装入假负载把 CPU 电压“骗”出来。当装上假负载后，将 VID0～VID7 其中的一个或多个 VID 信号接地，此时电源 IC 的 VID0～VID7 引脚上就得到了新的电压组合，电源 IC 会根据这个不同的组合，控制发出相应的电压。也就是说，让 CPU 供电芯片误以为是真 CPU 装入。

AMD 从 AM2+ CPU 开始，CPU 包含着两部分电压（AMD 称之为 Dual-Plane），一个是 CPU 的核心电压，一个是 CPU 内集成的北桥的电压。一组并行 VID 控制模块无法在同一时间内异步控制这两种电压，除非再提供一组并行 VID 控制 CPU 中的北桥电压，但这样会显得比较复杂。于是 AMD 率先推出新一代电压调节模块规范，采用串行 VID（SVID）模式来解决这一问题。串行 VID 是一种总线类型的协议。从硬件上来看，所需要的外部接口由以前的 VID0～VID5 共 6 个变成 SVC（串行时钟）、SVD（串行数据）两个，可以说是简单了很多。不过，由于串行 VID 是一种总线工作模式，所以需要软件的配合，但同时也意味着后期调整的可操作性会更强。前期大部分 AMD 主板为了兼容 AM2/AM2+/AM3，采用了 PVI/SVI 兼容的 PWM 控制器。

Intel 在 5 系列平台搭配的 Core i3/i5/i7 CPU 集成了显示核心，为了更好地控制这两组电源，因此提供了两组 PVID 接口以分别控制 CPU 的核心电压和显示核心电压，这两组电压都符合 Intel VRD11.1 的规范，这显然是稍显复杂了一些。

Intel 从 6 系列平台开始，导入 VRD12 规范，也就是串行 VID 模式，和 AMD SVI 模式如出一辙。Intel 平台的 SVID 有三根线：SVD（串行 VID 数据）、（SVC 串行 VID 时钟）、ALERT#（警示信号）。

▷▷▷ 9.5.2 MAX8770 分析

MAX8770 是 MAXIM 公司生产的用于 CPU 核心供电的控制芯片，符合 IMVP-6 规范，主要特点如下。

- 支持两相 CPU 供电。
- 支持 7 位 VID，输出电压 0～1.5000V 可调。
- 支持动态相位调整和休眠。
- 集成驱动芯片。
- 具备电源就绪（PWRGD）输出和时钟使能（CLKEN#）输出。
- 有电源监控和过热保护。
- 支持 4～26V 输入电压范围。
- 输出过压保护。

MAX8770 引脚名称如图 9-52 所示，MAX8770 的实物如图 9-53 所示。

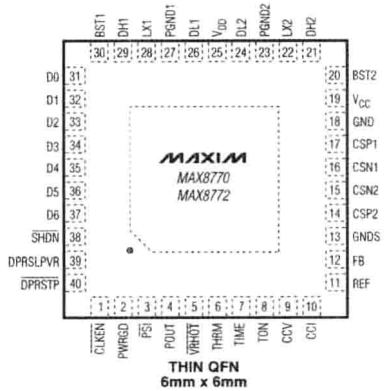


图 9-52 MAX8770 引脚名称（顶视图）

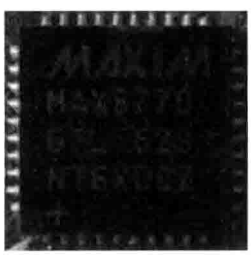


图 9-53 MAX8770 实物图

MAX8770 的引脚定义见表 9-11。

表 9-11 MAX8770 引脚定义

脚　位	名　称	定　义
1	$\overline{\text{CLKEN}}$	时钟使能逻辑信号的输出。当从 FB 脚检测到的输出电压达到规定值时，该脚输出有效逻辑低电平
2	PWRGD	漏极开路输出的电源好信号。当从 FB 脚检测到的输出电压达到规定值时，该脚开漏输出高电平
3	$\overline{\text{PSI}}$	该低电压逻辑信号与 DPRSLPVR 共同设置电源模式。若 PSI#为低，则进入 *N*-1 相位的 PWM 模式。当 PSI#为高时恢复 *N* 相位 PWM 模式
4	POUT	电源监控输出
5	$\overline{\text{VRHOT}}$	内部比较器的漏极开路输出脚。当 THRM 端电压低于 1.5V（30%VCC）时，VRHOT#拉低。关机时为高阻
6	THRM	内部比较器输入端。将一个热敏电阻（通常是 NTC）一端接地，另一端接 THRM，同时通过一个电阻接到 VCC。通过选择适当的器件，使得在需要的温度以上，THRM 端的电压降至 1.5V 以下
7	TIME	电压摆率（电压摆率就是电压摆动的速率）调节引脚。TIME 对地接一只电阻，用于设置内部摆率。电压摆率的应用含：芯片进入或退出脉冲间隔模式、芯片从 BOOT MODE 进入 VID MODE。对于软启动和关断过程，芯片自动将摆率降至 1/8
8	TON	开关频率设置脚。由一个电阻连接电源端与 TON 端来设置开关频率

续表

脚　位	名　称	定　义
9	CCV	电压积分器电容连接端
10	CCI	电流平衡补偿
11	REF	2.0V 基准电压输出，通过一个最大 1μF 电容旁路至地。REF 可为外部负载提供 500μA 电流
12	FB	反馈输入。其外接阻容元件用于检测输出电压
13	GNDS	反馈旁路感应器输入端的负极。通常连接至负载端的 GND
14	CSP2	第 2 相输出电流检测正极输入端。该引脚须连接至输出电流检测电阻的正极。将此 PIN 脚接 VCC，第 2 相关闭
15	CSN2	第 2 相输出电流检测负极输入端。该引脚须连接至输出电流检测电阻的负极。在输出电感的直流感抗被用作输出电流检测电阻的情况下，该引脚接至输出滤波电容
16	CSN1	第 2 相输出电流检测负极输入端。该引脚须连接至输出电流检测电阻的负极。在输出电感的直流感抗被用作输出电流检测电阻的情况下，该引脚接至输出滤波电容
17	CSP1	第 1 相输出电流检测正极输入端。该引脚须连接至输出电流检测电阻的正极。将此 PIN 脚接 VCC，第 1 相关闭
18	GND	模拟地
19	V_{CC}	控制器供电脚。连接 4.5～5.5V 的电压端，通过最小 1μF 的旁路电容接地
20	BST2	第 2 相升压电阻连接端。通过该信号可在 DH1 上为上管建立开启信号，当下管开启时，在 VDD 与 BST1 之间的内部开关为升压电容充电
21	DH2	第 2 相上管驱动信号输出端。其电压值在 LX1 与 BST1 之间切换。关机时为低
22	LX2	第 2 相输出电感连接端。在 DH1 上为上管建立开启电压，同时也作为第 2 相过零点比较器的输入端
23	PGND2	第 2 相电源地。为 DL2 的地端。同时也作为第 1 相过零点比较器的输入端
24	DL2	第 2 相下管驱动信号输出端。其电压值在 VDD 与 GND 中切换。DL1 在关机时为高。在输出电压异常时一直强制为高。在小负载模式下也为低，直到检测到电感电流（PGND1-LX1）过零点
25	V_{DD}	各相位下管驱动的供电脚。同时也作为各相升压电容的充电电源。该引脚接至 4.5～5.5V 的电压源
26	DL1	第 1 相下管驱动信号输出端。其电压值在 VDD 与 GND 中切换。DL1 在关机时为高。在输出电压异常时一直强制为高。在小负载模式下也为低，直到检测到电感电流（PGND1-LX1）过零点
27	PGND1	第 1 相电源地。为 DL1 的地端。同时也作为第 1 相过零点比较器的输入端
28	LX1	第 1 相输出电感连接端。在 DH1 上为上管建立开启电压，同时也作为第 1 相过零点比较器的输入端
29	DH1	第 1 相上管驱动信号输出端。其电压值在 LX1 与 BST1 之间切换。关机时为低。
30	BST1	第 1 相升压电阻连接端。通过该信号可在 DH1 上为上管建立开启信号，当下管开启时，在 VDD 与 BST1 之间的内部开关为升压电容充电
31～37	D0～D6	低压 VID 数字信号输入端。D0～D6 在 IC 内部没有上拉。该数字逻辑信号直接与 CPU 相应接口连接。输出电压由 VID 控制。VID 全高时关机。当 VID 由全高变为其他值时，IC 随即开始启动时序
38	$\overline{SHDN}$	电压开启信号。接 VCC 时使用默认操作模式。接 GND 时芯片进入关闭模式。启动过程中，输出电压缓慢斜线上升至启动电压（电压摆率为 1/8）。电压关闭时，使用同样电压摆率下降。SHDN#脚电压不能大于 13V，此时芯片内部 OVP 及 UVP 保护均关闭
39	DPRSLPVR	深度休眠控制输入端。该信号与 PSI#信号共同设置电源模式
40	$\overline{DPRSTP}$	深度休眠唤醒信号。该信号为低时代表 CPU 处于深度休眠状态

MAX8770 芯片中，DPRSLPVR 和 PSI#组合设置电源模式如图 9-54 所示。

DPRSLPVR	PSI	Mode
1	0	Very low current (1-phase skip)
1	1	Low current (approximately 3A) (1-phase skip)
0	0	Intermediate power potential (1-phase PWM)
0	1	Max power potential (2- or 1-phase PWM as configured at CSP2)

图 9-54　MAX8770 芯片资料中对 DPRSLRVR 和 RSI#组合设置的原文截图

当 DPRSLPVR 为高，PSI#为低时，芯片工作模式为电流非常小，1 相跳脉冲。

当 DPRSLPVR 为高，PSI#为高时，芯片工作在 3A 小电流模式，1 相跳脉冲。

当 DPRSLPVR 为低，PSI#为低时，芯片工作在 1 相 PWM 模式，电流适中。

当 DPRSLPVR 为低，PSI#为高时，芯片工作在满相 PWM 模式，最大电流输出。

过压保护：IC 会实时检测输出电压是否达到 OVP 标准。当输出电压高于当前 VID 对应输出电压值 300mV 时（典型值，见图 9-55），或在脉冲间隔模式下（DPRSLPVR 为高）高于 1.8V 时，IC 启动 OVP 保护。当在多相模式下（DPRSLPVR 为低 PSI#为高）检测到 OVP 时，IC 立即将 DL1、DL2 拉高，DH1、DH2 拉低。这样使得下管驱动信号占空比为 100%，下管迅速放空输出电容，使用输出电压拉低。

Output Overvoltage Protection Threshold (MAX8770/MAX8771 Only)	V_{OVP}	Measured at FB with respect to unloaded output voltage; rising edge; PWM mode or skip mode after output reaches the regulation voltage		250	300	350	mV
		Measured at FB; rising edge	Skip mode and output have not reached the regulation voltage	1.75	1.80	1.85	V
			Minimum OVP threshold		0.8		

图 9-55　MAX8770 数据手册中过压保护阈值的电气特性描述截图

欠压保护：当输出电压低于 VID 对应输出电压值 400mV 时（典型值，见图 9-56），IC 启动 SHUTDOWN 时序并设置故障锁存，直至输出电压低至 0V。IC 此时会强制拉高 DL1、DL2，拉低 DH1、DH2。将 SHDN#电压钳位或将 VCC 电压拉低至 0.5V 以下以清除故障锁存，重新激活 IC。

Output Undervoltage Protection Threshold	V_{UVP}	Measured at FB with respect to unloaded output voltage	-450	-400	-350	mV
Output Undervoltage Propagation Delay	t_{UVP}	FB forced 25mV below trip threshold		10		µs

图 9-56　MAX8770 数据手册中欠压保护阈值的电气特性描述截图

VCC、VDD 工作电压范围如图 9-57 所示。

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
PWM CONTROLLER						
Input Voltage Range		V_{CC}, V_{DD}	4.5		5.5	V

图 9-57　MAX8770 数据手册中 VCC、VDD 脚阈值的电气特性描述截图

如图 9-58 所示为 MAX8770 的关键信号阈值的电气特性描述截图，$\overline{SHDN}$、DPRSLPVR 超过 2.3V 为高电平（最大值），VID0～VID6、$\overline{PSI}$、$\overline{DPRSTP}$ 超过 0.67V 为高电平（最小值），低于 0.33V 为低电平（最大值）。

Logic Input High Voltage	V_{IH}	$\overline{SHDN}$, DPRSLPVR, rising edge, hysteresis = 200mV	1.2	1.7	2.3	V
$\overline{SHDN}$ No-Fault Level		To enable no-fault mode	11		13	V
Low-Voltage Logic Input High Voltage	V_{IHLV}	D0–D6, $\overline{PSI}$, $\overline{DRPSTP}$	0.67			V
Low-Voltage Logic Input Low Voltage	V_{ILLV}	D0–D6, $\overline{PSI}$, $\overline{DRPSTP}$			0.33	V

图 9-58　MAX8770 数据手册中关键信号阈值的电气特性描述截图

IMVP-6 规范的 VID 电压对应见表 9-12。

举例：当 D6～D0 都为低电平时，输出电压为 1.5000V；当 D6 为低电平，D5～D0 为高电平时，输出电压为 0.7125V；当 D6～D0 都为高电平时，输出电压为 0V。

表 9-12 IMVP-6 的 VID 对应表 1

D6	D5	D4	D3	D2	D1	D0	输出电压（V）	D6	D5	D4	D3	D2	D1	D0	输出电压（V）
0	0	0	0	0	0	0	1.5000	1	0	0	0	0	0	0	0.7000
0	0	0	0	0	0	1	1.4875	1	0	0	0	0	0	1	0.6875
0	0	0	0	0	1	0	1.4750	1	0	0	0	0	1	0	0.6750
0	0	0	0	0	1	1	1.4625	1	0	0	0	0	1	1	0.6625
0	0	0	0	1	0	0	1.4500	1	0	0	0	1	0	0	0.6500
0	0	0	0	1	0	1	1.4375	1	0	0	0	1	0	1	0.6375
0	0	0	0	1	1	0	1.4250	1	0	0	0	1	1	0	0.6250
0	0	0	0	1	1	1	1.4125	1	0	0	0	1	1	1	0.6125
0	0	0	1	0	0	0	1.4000	1	0	0	1	0	0	0	0.6000
0	0	0	1	0	0	1	1.3875	1	0	0	1	0	0	1	0.5875
0	0	0	1	0	1	0	1.3750	1	0	0	1	0	1	0	0.5750
0	0	0	1	0	1	1	1.3625	1	0	0	1	0	1	1	0.5625
0	0	0	1	1	0	0	1.3500	1	0	0	1	1	0	0	0.5500
0	0	0	1	1	0	1	1.3375	1	0	0	1	1	0	1	0.5375
0	0	0	1	1	1	0	1.3250	1	0	0	1	1	1	0	0.5250
0	0	0	1	1	1	1	1.3125	1	0	0	1	1	1	1	0.5125
0	0	1	0	0	0	0	1.3000	1	0	1	0	0	0	0	0.5000
0	0	1	0	0	0	1	1.2875	1	0	1	0	0	0	1	0.4875
0	0	1	0	0	1	0	1.2750	1	0	1	0	0	1	0	0.4750
0	0	1	0	0	1	1	1.2625	1	0	1	0	0	1	1	0.4625
0	0	1	0	1	0	0	1.2500	1	0	1	0	1	0	0	0.4500
0	0	1	0	1	0	1	1.2375	1	0	1	0	1	0	1	0.4375
0	0	1	0	1	1	0	1.2250	1	0	1	0	1	1	0	0.4250
0	0	1	0	1	1	1	1.2125	1	0	1	0	1	1	1	0.4125
0	0	1	1	0	0	0	1.2000	1	0	1	1	0	0	0	0.4000
0	0	1	1	0	0	1	1.1875	1	0	1	1	0	0	1	0.3875
0	0	1	1	0	1	0	1.1750	1	0	1	1	0	1	0	0.3750
0	0	1	1	0	1	1	1.1625	1	0	1	1	0	1	1	0.3625
0	0	1	1	1	0	0	1.1500	1	0	1	1	1	0	0	0.3500
0	0	1	1	1	0	1	1.1375	1	0	1	1	1	0	1	0.3375
0	0	1	1	1	1	0	1.1250	1	0	1	1	1	1	0	0.3250
0	0	1	1	1	1	1	1.1125	1	0	1	1	1	1	1	0.3125
0	1	0	0	0	0	0	1.1000	1	1	0	0	0	0	0	0.3000
0	1	0	0	0	0	1	1.0875	1	1	0	0	0	0	1	0.2875
0	1	0	0	0	1	0	1.0750	1	1	0	0	0	1	0	0.2750
0	1	0	0	0	1	1	1.0625	1	1	0	0	0	1	1	0.2625
0	1	0	0	1	0	0	1.0500	1	1	0	0	1	0	0	0.2500
0	1	0	0	1	0	1	1.0375	1	1	0	0	1	0	1	0.2375
0	1	0	0	1	1	0	1.0250	1	1	0	0	1	1	0	0.2250
0	1	0	0	1	1	1	1.0125	1	1	0	0	1	1	1	0.2125
0	1	0	1	0	0	0	1.0000	1	1	0	1	0	0	0	0.2000
0	1	0	1	0	0	1	0.9875	1	1	0	1	0	0	1	0.1875
0	1	0	1	0	1	0	0.9750	1	1	0	1	0	1	0	0.1750
0	1	0	1	0	1	1	0.9625	1	1	0	1	0	1	1	0.1625
0	1	0	1	1	0	0	0.9500	1	1	0	1	1	0	0	0.1500
0	1	0	1	1	0	1	0.9375	1	1	0	1	1	0	1	0.1375
0	1	0	1	1	1	0	0.9250	1	1	0	1	1	1	0	0.1250
0	1	0	1	1	1	1	0.9125	1	1	0	1	1	1	1	0.1125
0	1	1	0	0	0	0	0.9000	1	1	1	0	0	0	0	0.1000
0	1	1	0	0	0	1	0.8875	1	1	1	0	0	0	1	0.0875
0	1	1	0	0	1	0	0.8750	1	1	1	0	0	1	0	0.0750
0	1	1	0	0	1	1	0.8625	1	1	1	0	0	1	1	0.0625
0	1	1	0	1	0	0	0.8500	1	1	1	0	1	0	0	0.0500
0	1	1	0	1	0	1	0.8375	1	1	1	0	1	0	1	0.0375

续表

D6	D5	D4	D3	D2	D1	D0	输出电压（V）	D6	D5	D4	D3	D2	D1	D0	输出电压（V）
0	1	1	0	1	1	0	0.8250	1	1	1	0	1	1	0	0.0250
0	1	1	0	1	1	1	0.8125	1	1	1	0	1	1	1	0.0125
0	1	1	1	0	0	0	0.8000	1	1	1	1	0	0	0	0
0	1	1	1	0	0	1	0.7875	1	1	1	1	0	0	1	0
0	1	1	1	0	1	0	0.7750	1	1	1	1	0	1	0	0
0	1	1	1	0	1	1	0.7625	1	1	1	1	0	1	1	0
0	1	1	1	1	0	0	0.7500	1	1	1	1	1	0	0	0
0	1	1	1	1	0	1	0.7375	1	1	1	1	1	0	1	0
0	1	1	1	1	1	0	0.7250	1	1	1	1	1	1	0	0
0	1	1	1	1	1	1	0.7125	1	1	1	1	1	1	1	0

MAX8770 的应用电路如图 9-59 所示，图中标出了几个关键工作条件：

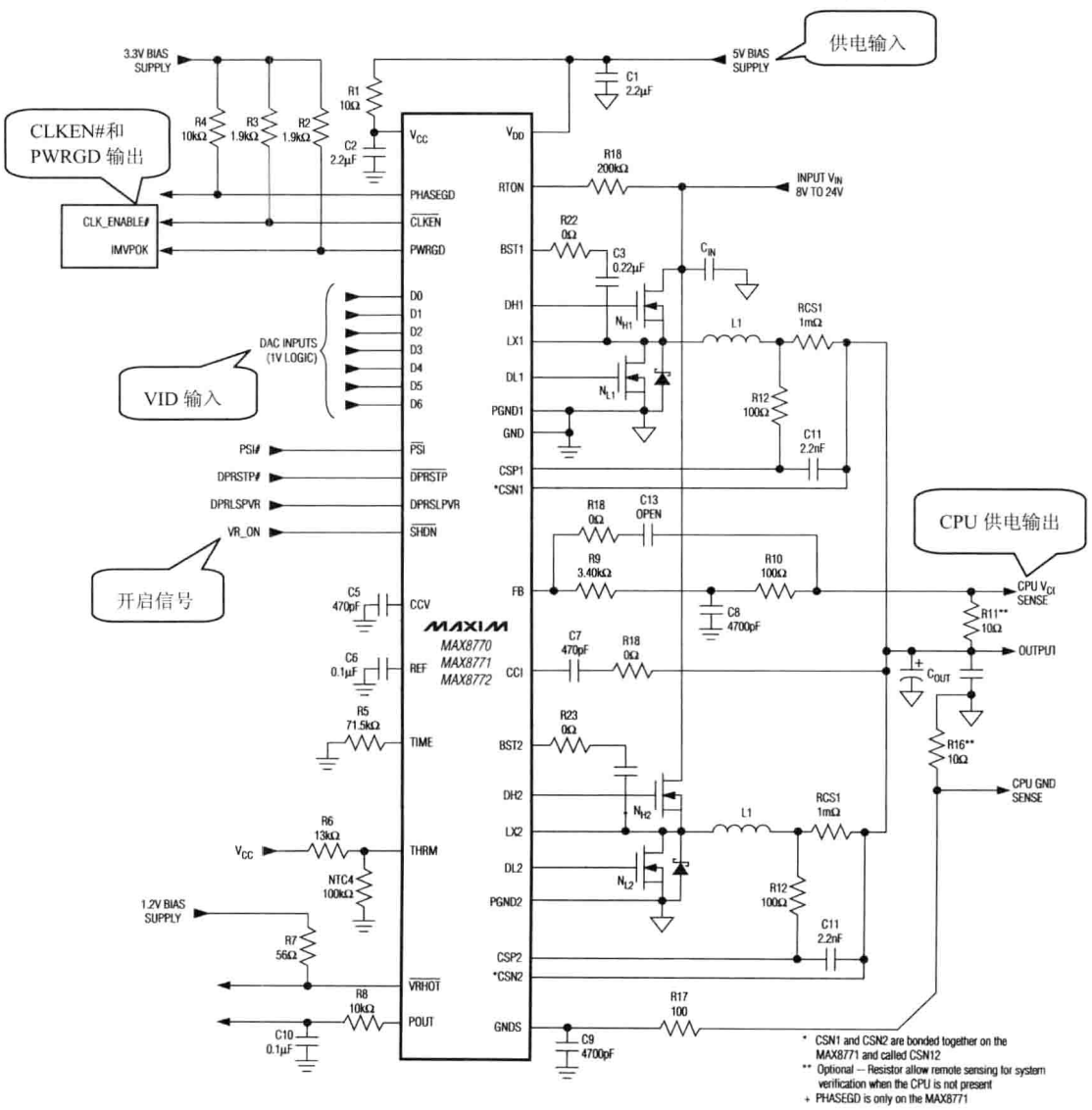


图 9-59　MAX8770 典型应用图

MAX8770 启动和关闭时序如图 9-60 所示。

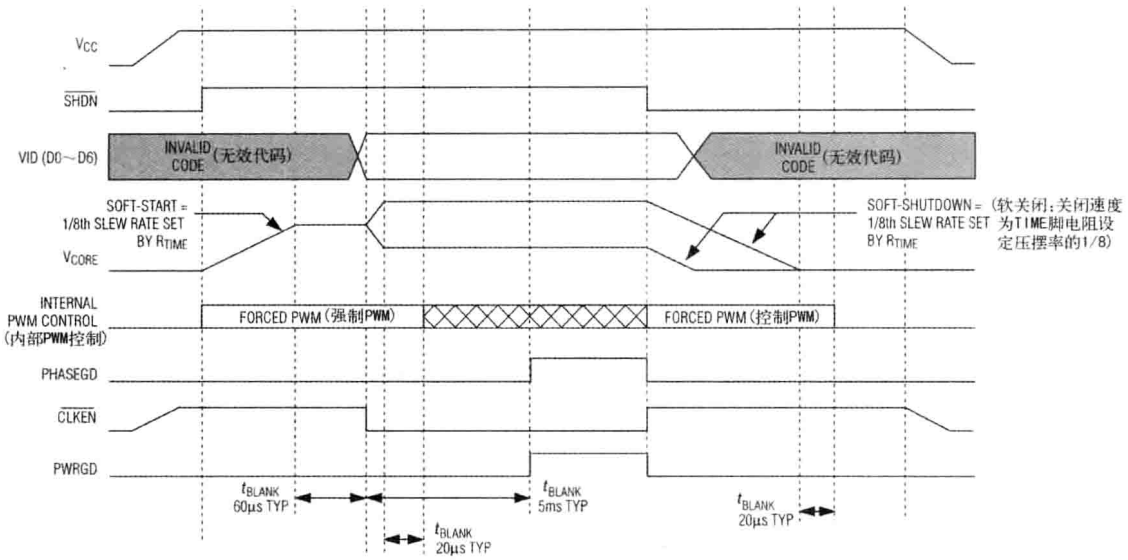


图 9-60 MAX8770 启动和关闭时序

① 首先芯片得到供电，内部会上拉 CLKEN#为高电平。

② 然后外部发来高电平的开启信号 SHDN#。

③ VCORE 先软启动至一定电压幅度（启动速度为 TIME 脚电阻设定压摆率的八分之一），强制 PWM 模式。

④ 芯片开始解码 CPU 送来的 VID 信号。

⑤ VCORE 启动到 VID 设定的相应电压。

⑥ CPU 软启动正常后，延时 60µs 置低 CLKEN#。

⑦ CPU 供电达到 VID 设定的电压后，延时 5ms 置高 PWRGD（MAX8770 没有 PHASEGD 信号）。

⑧ SHDN#变为低电平。

⑨ VCORE、CLKEN#、PWRGD 全部转为无效状态，PWM 恢复强制 PWM 模式，VID 停止解码。

⑩ 当 VCC 没有后，CLKEN#也变为低电平了，芯片断电了。

▷▷▷ 9.5.3 ISL6260 分析

ISL6260 是一个符合 IMVP-6 规范的 CPU 供电芯片，其主要特点如下。

- 精确多相内核稳压，支持三相供电，可编程；
- 7 位 VID 输入识别；
- 支持多种电流检测方法；
- 支持 PSI#；
- 温度监控；

● 不集成驱动芯片。

ISL6260 引脚名称如图 9-61 所示。

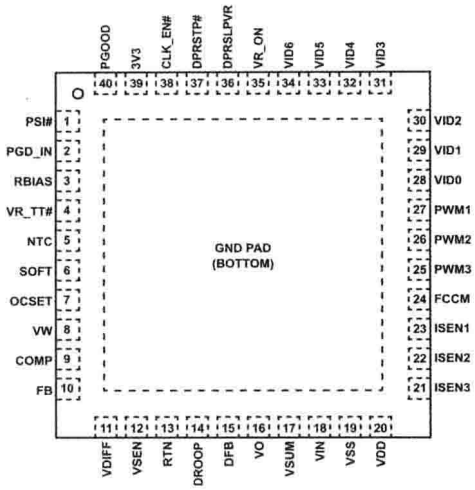


图 9-61　ISL6260 引脚名称（顶视图）

ISL6260 引脚定义见表 9-13。

表 9-13　ISL6260 引脚定义

脚　位	名　称	定　义
1	PSI#	低负载电流输入指示，低电平有效。ISL6260B 可用于关闭 PWM2
2	PGD_IN	高电平输入表示 VCCP 和 VCC_MCH 已经正常，此信号是 ISL6260 发出 CLK_EN#和 PGOOD 的前提条件
3	RBIAS	通过 147kΩ偏置电阻接地，设定内部基准电流
4	VR_TT#	过热指示输出，低电平有效
5	NTC	连接负温度系数热敏电阻，作为 VR_TT#电路一部分
6	SOFT	通过一颗电容设定最大的电压转换速率（压摆率，1μs 时间里电压升高的幅度，就是方波来测量时就是电压由波谷升到波峰所需时间，单位通常有 V/s、V/ms 和 V/μs 三种）
7	OCSET	过流设定输入脚
8	VW	通过电阻连接 COMP 设定开关频率
9	COMP	误差补偿，连接内部误差放大器的输出端
10	FB	反馈脚，连接内部误差放大器的反相输入端
11	VDIFF	微分放大器的输出端
12	VSEN	电压检测，正端
13	RTN	电压检测，负端
14	DROOP	内部衰减放大器输出端
15	DFB	内部衰减放大器反相输入端
16	VO	输出电压检测输入端
17	VSUM	总电流检测

续表

脚　位	名　称	定　义
18	VIN	供电输入
19	VSS	接地
20	VDD	5V 供电输入
21	ISEN3	第三相电流检测
22	ISEN2	第二相电流检测
23	ISEN1	第一相电流检测
24	FCCM	驱动芯片的强制连续传导模式使能引脚（强制 PWM 模式）
25	PWM3	第三相 PWM 输出
26	PWM2	第二相 PWM 输出
27	PWM1	第一相 PWM 输出
28～34	VID0～VID6	电压识别输入脚
35	VR_ON	开启信号，高电平有效
36	DPRSLPVR	高电平表示处于深度睡眠模式
37	DPRSTP#	低电平指示处于深度睡眠模式
38	CLK_EN#	时钟芯片开启信号，低电平有效。它需要 PGD_IN 和 VCORE 都正常后才输出
39	3V3	CLK_EN#电路的 3.3V 供电
40	PGOOD	电源好。开漏输出，需要外部上拉

ISL6260 的几个关键信号阈值的电气特性描述原文截图如图 9-62 所示，VR_ON、DPRSLPVR、PGD_IN 上升沿阈值最小为 2.3V，下降沿阈值最大为 1V；VID0～VID6、PSI#、DPRSTP#上升沿阈值最小为 0.7V，下降沿阈值最大为 0.3V。

LOGIC THRESHOLDS						
VR_ON, DPRSLPVR and PGD_IN Input Low	$V_{IL(3.3V)}$				1.0	V
VR_ON, DPRSLPVR and PGD_IN Input High	$V_{IH(3.3V)}$		2.3			V
VID0-VID6, PSI#, DPRSTP# Input Low	$V_{IL(1.0V)}$				0.3	V
VID0-VID6, PSI#, DPRSTP# Input High	$V_{IH(1.0V)}$		0.7			V

图 9-62　ISL6260 的 VR_ON 等关键脚位阈值的电气特性描述原文截图

如图 9-63 所示，ISL6260 的 VID 全为 0 时，VCC_CORE 最大输出电压 1.5V；VID 为 1100000 时，VCC_CORE 输出电压 0.3V，当 VID 全为 1 时，VCC_CORE 输出 0V。

Maximum Output Voltage	$V_{CC_CORE(max)}$	VID = [0000000]		1.500		V
Minimum Output Voltage	$V_{CC_CORE(min)}$	VID = [1100000]		0.300		V
VID Off State		VID = [1111111]		0.0		V

图 9-63　ISL6260VID 解码范围原文截图

PGD_IN 主要控制 PGOOD 逻辑电路，如图 9-64 所示，CPU 供电正常后，PGOOD 的逻辑电路需要收到 PGD_IN 才会发出 PGOOD，同时给到 CLK_EN#的逻辑电路，CLK_EN#的电路必须收到 3V3 的供电，才会发出 CLK_EN#。所以，无 PGD_IN 不会导致无 CPU 供电，只会导致无 PGOOD 的输出，没有 3V3 不会导致 PGOOD 不输出，只会导致 CLK_EN#不输出低电平。

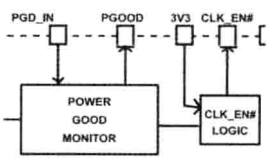


图 9-64　ISL6260 的 PGOOD 和 CLK_EN#内部逻辑图

ISL6260 的简化应用图和关键引脚如图 9-65 所示。

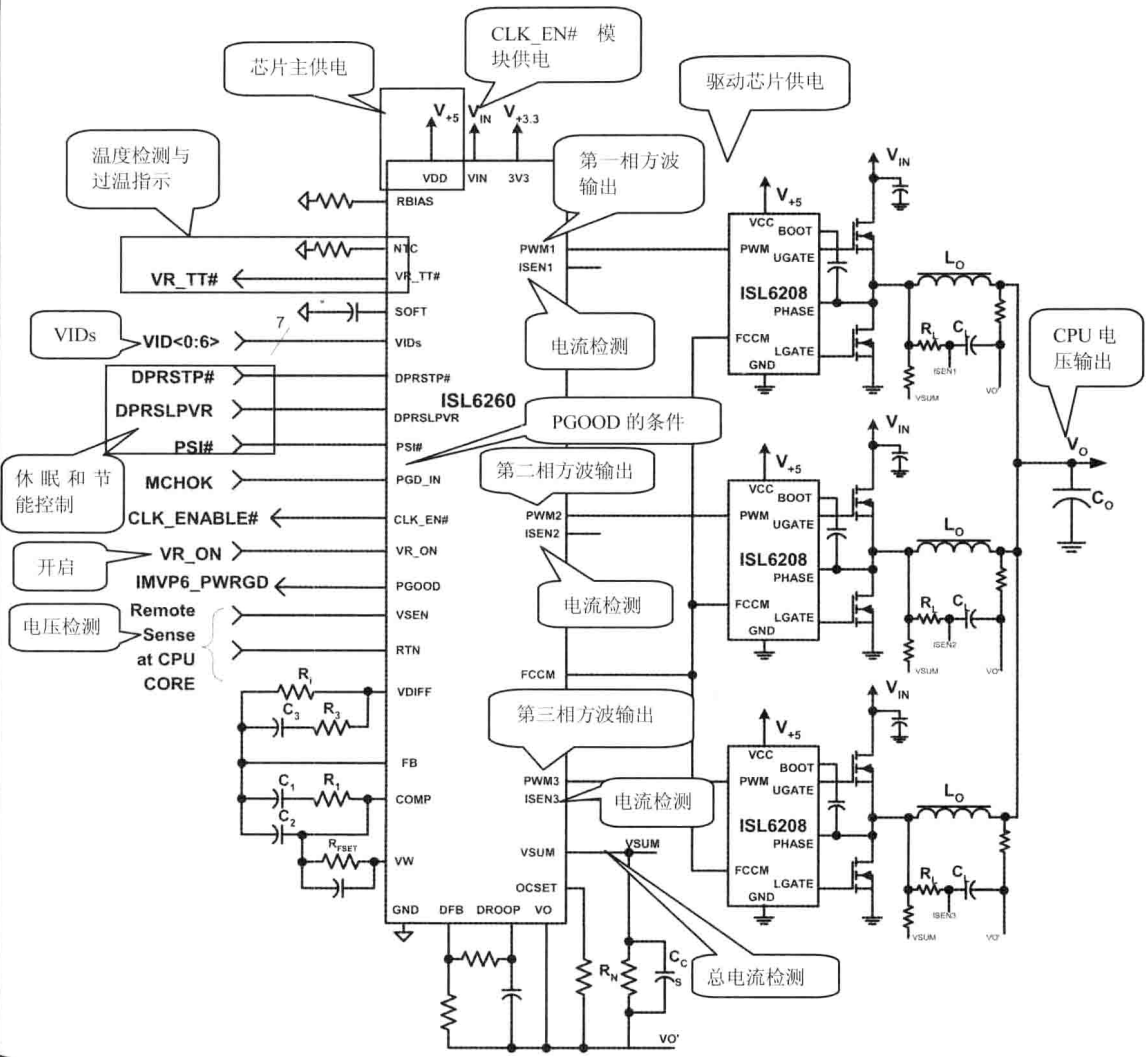


图 9-65　ISL6260 的简化应用图和关键引脚

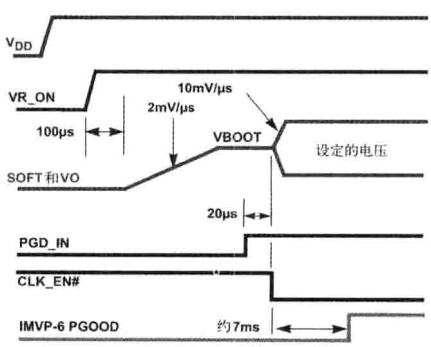


图 9-66　ISL6260 启动时序图

ISL6260 启动时序如图 9-66 所示。

① 芯片先得到供电，包括 VDD 和 VIN。

② 外部送来高电平的 VR_ON。

③ 延时 100μs 后，芯片开始软启动 VCORE 到 1.2V，启动速度为 2mV/μs。

④ VCORE 启动到 1.2V 后，且 PGD_IN 为高，芯片将会发出低电平的 CLK_EN#。

⑤ 芯片解码 VID，按照 IMVP-6 标准将 VCORE 驱动到 VID 设定的电压，启动速度为 10mV/μs。

⑥ 7ms 后，芯片输出 PGOOD。

9.5.4 HM65 主板常用芯片 ISL95831 分析

ISL95831 是一个支持 3 相 CPU 核心供电和 1 相集成显卡供电的控制器，主要用于 Intel 的 HM6x 及以上平台，符合 IMVP-7/VR12 规范，TQFN 封装，48 脚。其主要特点如下。

- 支持双输出：第一路电压调节器可配置为 3 相、2 相、单相；第二路电压调节器支持单相输出。
- 两路输出共享 SVID 控制。
- 集成三个驱动芯片（第一路两个，第二路一个）。
- 支持多种测量电流的方法。
- 支持过热、过流保护。

ISL95831 引脚名称如图 9-67 所示。

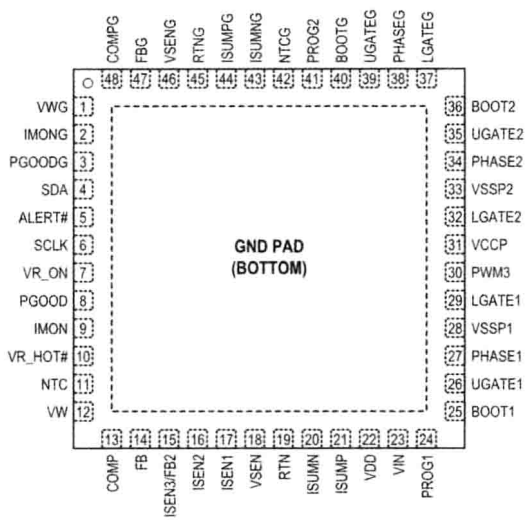


图 9-67 ISL95831 引脚名称（顶视图）

ISL95831 引脚定义见表 9-14。

表 9-14 ISL95831 引脚定义

脚 位	名 称	定 义
1	VWG	通过一个电阻把这个脚连接到 COMPG 用于设置电压调节器 2 的开关频率（8kΩ 电阻大概 300kHz）
2	IMONG	模拟输出。输出的电流与电压调节器 2 的电流成一定比例
3	PGOODG	电源好开漏输出脚。指示电压调节器 2 已经正常。外部需电阻上拉
4	SDA	CPU 和电源管理芯片之间的通信总线，串行 VID 总线
5	ALERT#	
6	SCLK	
7	VR_ON	控制器的使能脚。高电平开启
8	PGOOD	电源好开漏输出脚。指示电压调节器 1 已经正常。外部需电阻上拉

续表

脚　位	名　称	定　义
9	IMON	模拟输出。输出的电流与电压调节器 1 的电流成一定比例
10	VR_HOT#	过热指示信号
11	NTC	通过一个负温度系数热敏电阻接地，用于监控电压调节器 2 的温度
12	VW	通过一个电阻把这个脚连接到 COMP 用于设置电压调节器 1 的开关频率（8kΩ 电阻大概 300kHz）
13	COMP	第一路电压调节的误差放大器输出端
14	FB	电压调节器 1 的误差放大器反相输入端
15	ISEN3/FB2	当电压调节器 1 配置为 3 相时用于检测第三相的电流。当配置为 2 相时，内部连接 FB2 和 FB 脚的开关用于调节补偿电压调节器 1 的精度。当配置为 1 相时，开关无效
16	ISEN2	电压调节器 1 的第二相电流检测
17	ISEN1	电压调节器 1 的第一相电流检测
18	VSEN	电压调节器 1 的电压检测输入端
19	RTN	电压调节器 1 的电压检测回路端
20	ISUMN	第一路调节器下垂电流检测输入脚
21	ISUMP	
22	VDD	5V 供电
23	VIN	供电
24	PROG1	通过一个电阻连接到地配置电压调节器 1 的最大输出电流，以及两路调节器的 VBOOT 电压
25	BOOT1	电压调节器 1 的第一相自举升压脚。通过一个电容连接第一相的 PHASE 脚
26	UGATE1	电压调节器 1 的第一相上管驱动信号
27	PHASE1	电压调节器 1 的第一相上管驱动器回路，连接上管 S 极、下管 D 极和输出电感
28	VSSP1	电压调节器 1 的第一相下管驱动器回路，连接到下管的 S 极
29	LGATE1	电压调节器 1 的第一相下管驱动信号
30	PWM3	电压调节器 1 的第三相方波输出。当连接到 5V 时，禁用第三相
31	VCCP	内部驱动芯片的供电，连接到+5V，至少要有 1μF 去耦电容
32	LGATE2	电压调节器 1 的第二相下管驱动信号
33	VSSP2	电压调节器 1 的第二相下管驱动器回路，连接到下管的 S 极
34	PHASE2	电压调节器 1 的第二相上管驱动器回路，连接上管 S 极、下管 D 极和输出电感
35	UGATE2	电压调节器 1 的第二相上管驱动信号
36	BOOT2	电压调节器 1 的第二相自举升压脚。通过一个电容连接第二相的 PHASE 脚
37	LGATEG	电压调节器 2 的下管驱动信号
38	PHASEG	电压调节器 2 的上管驱动器回路，连接上管 S 极、下管 D 极和输出电感
39	UGATEG	电压调节器 2 的上管驱动信号
40	BOOTG	电压调节器 2 的自举升压脚。通过一个电容连接 PHASEG 脚
41	PROG2	通过一个电阻接地配置电压调节器 2 的最大输出电流，以及两个调节器的最高限定温度
42	NTCG	通过一个负温度系数热敏电阻接地，用于监控电压调节器 2 的温度
43	ISUMNG	第二路调节器下垂电流检测输入脚，当把 ISUMNG 接到 5V，将禁用第 2 路电压调节器
44	ISUMPG	
45	RTNG	电压调节器 2 的电压检测回路端
46	VSENG	电压调节器 2 的电压检测输入端
47	FBG	电压调节器 2 的误差放大器反相输入端
48	COMPG	第二路电压调节的误差放大器输出端

ISL95831 数据手册中对 VR_ON 输入电平阈值描述截图如图 9-68 所示，VR_ON 为低电平的最大值为 0.3V，ISL95831HRTZ 中 VR_ON 为高电平的最小值为 0.7V，ISL95831IRTZ

中 VR_ON 为高电平的最小值为 0.75V。

LOGIC THRESHOLDS						
VR_ON Input Low	V_{IL}				0.3	V
VR_ON Input High	V_{IH}	HRTZ	0.7			V
	V_{IH}	IRTZ	0.75			V

图 9-68 ISL95831 数据手册中 VR_ON 阈值的电气特性描述截图

ISL95831 的简化应用电路如图 9-69 所示。

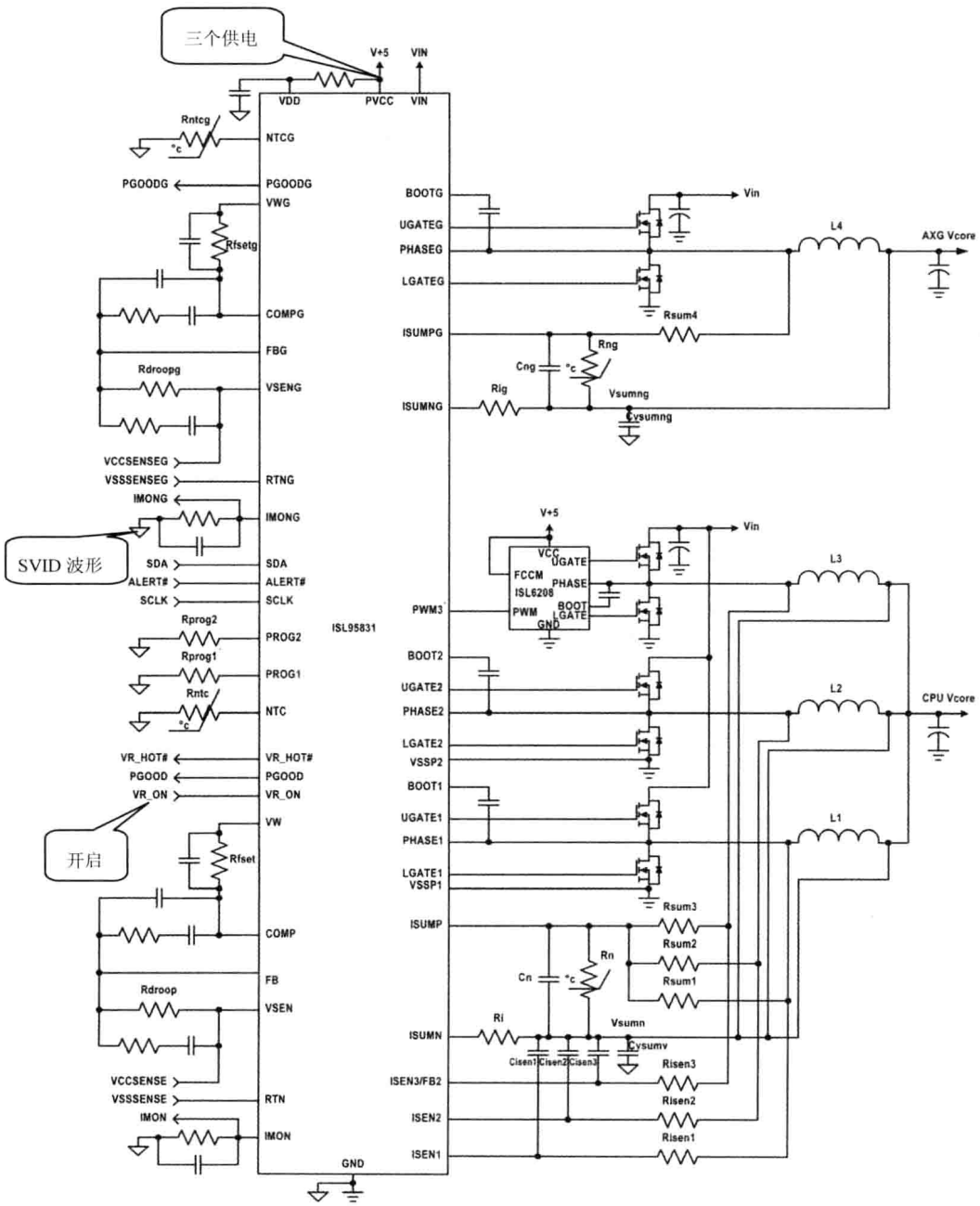


图 9-69 ISL95831 简化应用图

ISL95831 的 PROG1 脚配置见表 9-15。

表 9-15　ISL95831 数据手册中 PROG1 配置（英文原表）

RPROG1 (kohm)			V_{BOOT} (V)	VR1 ICCMAX (A) With POWER-UP CONFIGURATION		
Min. (-3%)	Typ.	Max. (+3%)		3-PH	2-PH	1-PH
	0		0	99	66	33
0.57	0.59	0.61	0	93	62	31
1.07	1.1	1.13	0	87	58	29
1.64	1.69	1.74	0	81	54	27
2.19	2.26	2.33	0	75	50	25
3.07	3.16	3.25	0	69	46	23
4.19	4.32	4.45	0	63	42	21
5.33	5.49	5.65	0	57	38	19
6.45	6.65	6.85	1.1	57	38	19
7.63	7.87	8.11	1.1	63	42	21
9.03	9.31	9.59	1.1	69	46	23
11.16	11.5	11.85	1.1	75	50	25
13.29	13.7	14.11	1.1	81	54	27
15.71	16.2	16.69	1.1	87	58	29
18.14	18.7	19.26	1.1	93	62	31
24.15	24.9	open	1.1	99	66	33

举例解释：

当把 PROG1 脚通过 0Ω电阻接地时，V_{BOOT} 电压为 0V，CPU 供电输出三相、两相、一相时最大电流分别为 99A、66A、33A。

当把 PROG1 脚通过 24.15kΩ——无穷大的电阻接地时，V_{BOOT} 电压 1.1V，CPU 供电输出三相、两相、一相时最大电流分别为 99A、66A、33A。

ISL95831 的 PROG2 脚配置见表 9-16。

举例解释：

当把 PROG2 脚通过 0Ω电阻接地时，芯片的过温保护值为 120℃，第二路电压调节器输出电流最大 33A。

当把 PROG2 脚通过 24.15kΩ——无穷大的电阻接地时，芯片的过温保护值为 95℃，第二路电压调节器输出电流最大 33A。

SVID 波形如图 9-70 所示，通道 1 为 SCK，通道 2 为 SVD。

表 9-16 ISL95831 数据手册中 PROG2 脚配置

RPROG2 (kΩ)			TMAX (°C)	VR2 ICCMAX (A)
Min.(-3%)	Typ.	Max.(+3%)		
	0		120	33
0.57	0.59	0.61	120	29
1.07	1.1	1.13	120	25
1.64	1.69	1.74	120	21
2.19	2.26	2.33	110	21
3.07	3.16	3.25	110	25
4.19	4.32	4.45	110	29
5.33	5.49	5.65	110	33
6.45	6.65	6.85	105	33
7.63	7.87	8.11	105	29
9.03	9.31	9.59	105	25
11.16	11.5	11.85	105	21
13.29	13.7	14.11	95	21
15.71	16.2	16.69	95	25
18.14	18.7	19.26	95	29
24.15	24.9	open	95	33

ISL95831 启动时序如图 9-71 所示。

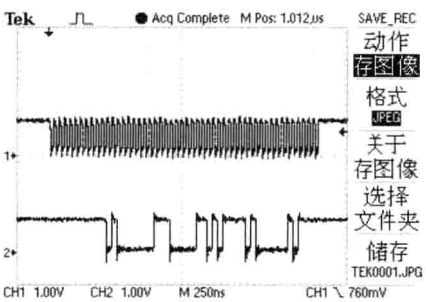


图 9-70 SVID 波形

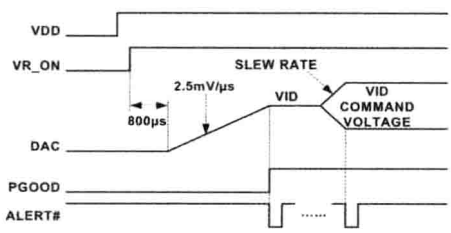


图 9-71 ISL95831 启动时序

ISL95831 启动过程：

① ISL95831 得到 VDD 和 VIN，芯片上电自复位（POR），进入到待机状态。VDD 的阈值为 4.5V（最大值），VIN 的阈值为 4.35V（最大值）。

② ISL95831 得到开启信号 VR_ON，当此脚电压值达到 0.7V（ISL95831HRTZ 的最小值）时，开始软启动。

③ 内部 DAC 电压开始按 2.5mV/µs 的斜率上升。

④ 当 DAC 电压上升到 RPROG1 电阻设定的值时，软启动结束。

⑤ ISL95831 开漏输出 PGOOD，并拉低 ALERT#发送给 CPU。

⑥ CPU 发出串行 VID 信号给 ISL95831。

⑦ ISL95831 根据串行 VID 信号的设定，调整并输出 CPU 核心供电到相应的值（VID 设定见表 9-17）。

⑧ 核心电压正常后，ISL95831 再次拉低 ALERT#，表示电压已达到正常。

⑨ 当芯片再次接收到相应的控制第二路供电输出的 SVID 信号后，芯片输出集显供电。

表 9-17　ISL95831 的串行 VID 解码标准表（英文原表）

VID								Hex		V_O (V)
7	6	5	4	3	2	1	0			
0	0	0	0	0	0	0	0	0	0	0.00000
0	0	0	0	0	0	0	1	0	1	0.25000
0	0	0	0	0	0	1	0	0	2	0.25500
0	0	0	0	0	0	1	1	0	3	0.26000
0	0	0	0	0	1	0	0	0	4	0.26500
0	0	0	0	0	1	0	1	0	5	0.27000
0	0	0	0	0	1	1	0	0	6	0.27500
0	0	0	0	0	1	1	1	0	7	0.28000
0	0	0	0	1	0	0	0	0	8	0.28500
0	0	0	0	1	0	0	1	0	9	0.29000
0	0	0	0	1	0	1	0	0	A	0.29500
0	0	0	0	1	0	1	1	0	B	0.30000
0	0	0	0	1	1	0	0	0	C	0.30500
0	0	0	0	1	1	0	1	0	D	0.31000
0	0	0	0	1	1	1	0	0	E	0.31500
0	0	0	0	1	1	1	1	0	F	0.32000
0	0	0	1	0	0	0	0	1	0	0.32500
0	0	0	1	0	0	0	1	1	1	0.33000
0	0	0	1	0	0	1	0	1	2	0.33500
0	0	0	1	0	0	1	1	1	3	0.34000
0	0	0	1	0	1	0	0	1	4	0.34500
0	0	0	1	0	1	0	1	1	5	0.35000
0	0	0	1	0	1	1	0	1	6	0.35500
0	0	0	1	0	1	1	1	1	7	0.36000
0	0	0	1	1	0	0	0	1	8	0.36500
0	0	0	1	1	0	0	1	1	9	0.37000
0	0	0	1	1	0	1	0	1	A	0.37500
0	0	0	1	1	0	1	1	1	B	0.38000
0	0	0	1	1	1	0	0	1	C	0.38500
0	0	0	1	1	1	0	1	1	D	0.39000
0	0	0	1	1	1	1	0	1	E	0.39500
0	0	0	1	1	1	1	1	1	F	0.40000
0	0	1	0	0	0	0	0	2	0	0.40500
0	0	1	0	0	0	0	1	2	1	0.41000
0	0	1	0	0	0	1	0	2	2	0.41500
0	0	1	0	0	0	1	1	2	3	0.42000
0	0	1	0	0	1	0	0	2	4	0.42500
0	0	1	0	0	1	0	1	2	5	0.43000
0	0	1	0	0	1	1	0	2	6	0.43500
0	0	1	0	0	1	1	1	2	7	0.44000
0	0	1	0	1	0	0	0	2	8	0.44500
0	0	1	0	1	0	0	1	2	9	0.45000
0	0	1	0	1	0	1	0	2	A	0.45500
0	0	1	0	1	0	1	1	2	B	0.46000
0	0	1	0	1	1	0	0	2	C	0.46500
0	0	1	0	1	1	0	1	2	D	0.47000
0	0	1	0	1	1	1	0	2	E	0.47500
0	0	1	0	1	1	1	1	2	F	0.48000
0	0	1	1	0	0	0	0	3	0	0.48500
0	0	1	1	0	0	0	1	3	1	0.49000
0	0	1	1	0	0	1	0	3	2	0.49500
0	0	1	1	0	0	1	1	3	3	0.50000
0	0	1	1	0	1	0	0	3	4	0.50500
0	0	1	1	0	1	0	1	3	5	0.51000
0	0	1	1	0	1	1	0	3	6	0.51500
0	0	1	1	0	1	1	1	3	7	0.52000
0	0	1	1	1	0	0	0	3	8	0.52500
0	0	1	1	1	0	0	1	3	9	0.53000
0	0	1	1	1	0	1	0	3	A	0.53500
0	0	1	1	1	0	1	1	3	B	0.54000
0	0	1	1	1	1	0	0	3	C	0.54500
0	0	1	1	1	1	0	1	3	D	0.55000
0	0	1	1	1	1	1	0	3	E	0.55500
0	0	1	1	1	1	1	1	3	F	0.56000
0	1	0	0	0	0	0	0	4	0	0.56500
0	1	0	0	0	0	0	1	4	1	0.57000
0	1	0	0	0	0	1	0	4	2	0.57500
0	1	0	0	0	0	1	1	4	3	0.58000
0	1	0	0	0	1	0	0	4	4	0.58500
0	1	0	0	0	1	0	1	4	5	0.59000
0	1	0	0	0	1	1	0	4	6	0.59500
0	1	0	0	0	1	1	1	4	7	0.60000
0	1	0	0	1	0	0	0	4	8	0.60500
0	1	0	0	1	0	0	1	4	9	0.61000
0	1	0	0	1	0	1	0	4	A	0.61500
0	1	0	0	1	0	1	1	4	B	0.62000
0	1	0	0	1	1	0	0	4	C	0.62500
0	1	0	0	1	1	0	1	4	D	0.63000
0	1	0	0	1	1	1	0	4	E	0.63500
0	1	0	0	1	1	1	1	4	F	0.64000
0	1	0	1	0	0	0	0	5	0	0.64500
0	1	0	1	0	0	0	1	5	1	0.65000
0	1	0	1	0	0	1	0	5	2	0.65500
0	1	0	1	0	0	1	1	5	3	0.66000
0	1	0	1	0	1	0	0	5	4	0.66500
0	1	0	1	0	1	0	1	5	5	0.67000
0	1	0	1	0	1	1	0	5	6	0.67500
0	1	0	1	0	1	1	1	5	7	0.68000
0	1	0	1	1	0	0	0	5	8	0.68500
0	1	0	1	1	0	0	1	5	9	0.69000
0	1	0	1	1	0	1	0	5	A	0.69500
0	1	0	1	1	0	1	1	5	B	0.70000
0	1	0	1	1	1	0	0	5	C	0.70500
0	1	0	1	1	1	0	1	5	D	0.71000
0	1	0	1	1	1	1	0	5	E	0.71500
0	1	0	1	1	1	1	1	5	F	0.72000
0	1	1	0	0	0	0	0	6	0	0.72500
0	1	1	0	0	0	0	1	6	1	0.73000
0	1	1	0	0	0	1	0	6	2	0.73500
0	1	1	0	0	0	1	1	6	3	0.74000
0	1	1	0	0	1	0	0	6	4	0.74500
0	1	1	0	0	1	0	1	6	5	0.75000
0	1	1	0	0	1	1	0	6	6	0.75500
0	1	1	0	0	1	1	1	6	7	0.76000
0	1	1	0	1	0	0	0	6	8	0.76500
0	1	1	0	1	0	0	1	6	9	0.77000
0	1	1	0	1	0	1	0	6	A	0.77500
0	1	1	0	1	0	1	1	6	B	0.78000
0	1	1	0	1	1	0	0	6	C	0.78500
0	1	1	0	1	1	0	1	6	D	0.79000
0	1	1	0	1	1	1	0	6	E	0.79500
0	1	1	0	1	1	1	1	6	F	0.80000
0	1	1	1	0	0	0	0	7	0	0.80500
0	1	1	1	0	0	0	1	7	1	0.81000
0	1	1	1	0	0	1	0	7	2	0.81500
0	1	1	1	0	0	1	1	7	3	0.82000
0	1	1	1	0	1	0	0	7	4	0.82500
0	1	1	1	0	1	0	1	7	5	0.83000
0	1	1	1	0	1	1	0	7	6	0.83500
0	1	1	1	0	1	1	1	7	7	0.84000
0	1	1	1	1	0	0	0	7	8	0.84500
0	1	1	1	1	0	0	1	7	9	0.85000
0	1	1	1	1	0	1	0	7	A	0.85500
0	1	1	1	1	0	1	1	7	B	0.86000
0	1	1	1	1	1	0	0	7	C	0.86500
0	1	1	1	1	1	0	1	7	D	0.87000
0	1	1	1	1	1	1	0	7	E	0.87500
0	1	1	1	1	1	1	1	7	F	0.88000
1	0	0	0	0	0	0	0	8	0	0.88500
1	0	0	0	0	0	0	1	8	1	0.89000
1	0	0	0	0	0	1	0	8	2	0.89500
1	0	0	0	0	0	1	1	8	3	0.90000

续表

VID								Hex		V_O (V)
7	6	5	4	3	2	1	0			
1	0	0	0	0	1	0	0	8	4	0.90500
1	0	0	0	0	1	0	1	8	5	0.91000
1	0	0	0	0	1	1	0	8	6	0.91500
1	0	0	0	0	1	1	1	8	7	0.92000
1	0	0	0	1	0	0	0	8	8	0.92500
1	0	0	0	1	0	0	1	8	9	0.93000
1	0	0	0	1	0	1	0	8	A	0.93500
1	0	0	0	1	0	1	1	8	B	0.94000
1	0	0	0	1	1	0	0	8	C	0.94500
1	0	0	0	1	1	0	1	8	D	0.95000
1	0	0	0	1	1	1	0	8	E	0.95500
1	0	0	0	1	1	1	1	8	F	0.96000
1	0	0	1	0	0	0	0	9	0	0.96500
1	0	0	1	0	0	0	1	9	1	0.97000
1	0	0	1	0	0	1	0	9	2	0.97500
1	0	0	1	0	0	1	1	9	3	0.98000
1	0	0	1	0	1	0	0	9	4	0.98500
1	0	0	1	0	1	0	1	9	5	0.99000
1	0	0	1	0	1	1	0	9	6	0.99500
1	0	0	1	0	1	1	1	9	7	1.00000
1	0	0	1	1	0	0	0	9	8	1.00500
1	0	0	1	1	0	0	1	9	9	1.01000
1	0	0	1	1	0	1	0	9	A	1.01500
1	0	0	1	1	0	1	1	9	B	1.02000
1	0	0	1	1	1	0	0	9	C	1.02500
1	0	0	1	1	1	0	1	9	D	1.03000
1	0	0	1	1	1	1	0	9	E	1.03500
1	0	0	1	1	1	1	1	9	F	1.04000
1	0	1	0	0	0	0	0	A	0	1.04500
1	0	1	0	0	0	0	1	A	1	1.05000
1	0	1	0	0	0	1	0	A	2	1.05500
1	0	1	0	0	0	1	1	A	3	1.06000
1	0	1	0	0	1	0	0	A	4	1.06500
1	0	1	0	0	1	0	1	A	5	1.07000
1	0	1	0	0	1	1	0	A	6	1.07500
1	0	1	0	0	1	1	1	A	7	1.08000
1	0	1	0	1	0	0	0	A	8	1.08500
1	0	1	0	1	0	0	1	A	9	1.09000
1	0	1	0	1	0	1	0	A	A	1.09500
1	0	1	0	1	0	1	1	A	B	1.10000
1	0	1	0	1	1	0	0	A	C	1.10500
1	0	1	0	1	1	0	1	A	D	1.11000
1	0	1	0	1	1	1	0	A	E	1.11500
1	0	1	0	1	1	1	1	A	F	1.12000
1	0	1	1	0	0	0	0	B	0	1.12500
1	0	1	1	0	0	0	1	B	1	1.13000
1	0	1	1	0	0	1	0	B	2	1.13500
1	0	1	1	0	0	1	1	B	3	1.14000
1	0	1	1	0	1	0	0	B	4	1.14500
1	0	1	1	0	1	0	1	B	5	1.15000
1	0	1	1	0	1	1	0	B	6	1.15500
1	0	1	1	0	1	1	1	B	7	1.16000
1	0	1	1	1	0	0	0	B	8	1.16500
1	0	1	1	1	0	0	1	B	9	1.17000
1	0	1	1	1	0	1	0	B	A	1.17500
1	0	1	1	1	0	1	1	B	B	1.18000
1	0	1	1	1	1	0	0	B	C	1.18500
1	0	1	1	1	1	0	1	B	D	1.19000
1	0	1	1	1	1	1	0	B	E	1.19500
1	0	1	1	1	1	1	1	B	F	1.20000
1	1	0	0	0	0	0	0	C	0	1.20500
1	1	0	0	0	0	0	1	C	1	1.21000

VID								Hex		V_O (V)
7	6	5	4	3	2	1	0			
1	1	0	0	0	0	1	0	C	2	1.21500
1	1	0	0	0	0	1	1	C	3	1.22000
1	1	0	0	0	1	0	0	C	4	1.22500
1	1	0	0	0	1	0	1	C	5	1.23000
1	1	0	0	0	1	1	0	C	6	1.23500
1	1	0	0	0	1	1	1	C	7	1.24000
1	1	0	0	1	0	0	0	C	8	1.24500
1	1	0	0	1	0	0	1	C	9	1.25000
1	1	0	0	1	0	1	0	C	A	1.25500
1	1	0	0	1	0	1	1	C	B	1.26000
1	1	0	0	1	1	0	0	C	C	1.26500
1	1	0	0	1	1	0	1	C	D	1.27000
1	1	0	0	1	1	1	0	C	E	1.27500
1	1	0	0	1	1	1	1	C	F	1.28000
1	1	0	1	0	0	0	0	D	0	1.28500
1	1	0	1	0	0	0	1	D	1	1.29000
1	1	0	1	0	0	1	0	D	2	1.29500
1	1	0	1	0	0	1	1	D	3	1.30000
1	1	0	1	0	1	0	0	D	4	1.30500
1	1	0	1	0	1	0	1	D	5	1.31000
1	1	0	1	0	1	1	0	D	6	1.31500
1	1	0	1	0	1	1	1	D	7	1.32000
1	1	0	1	1	0	0	0	D	8	1.32500
1	1	0	1	1	0	0	1	D	9	1.33000
1	1	0	1	1	0	1	0	D	A	1.33500
1	1	0	1	1	0	1	1	D	B	1.34000
1	1	0	1	1	1	0	0	D	C	1.34500
1	1	0	1	1	1	0	1	D	D	1.35000
1	1	0	1	1	1	1	0	D	E	1.35500
1	1	0	1	1	1	1	1	D	F	1.36000
1	1	1	0	0	0	0	0	E	0	1.36500
1	1	1	0	0	0	0	1	E	1	1.37000
1	1	1	0	0	0	1	0	E	2	1.37500
1	1	1	0	0	0	1	1	E	3	1.38000
1	1	1	0	0	1	0	0	E	4	1.38500
1	1	1	0	0	1	0	1	E	5	1.39000
1	1	1	0	0	1	1	0	E	6	1.39500
1	1	1	0	0	1	1	1	E	7	1.40000
1	1	1	0	1	0	0	0	E	8	1.40500
1	1	1	0	1	0	0	1	E	9	1.41000
1	1	1	0	1	0	1	0	E	A	1.41500
1	1	1	0	1	0	1	1	E	B	1.42000
1	1	1	0	1	1	0	0	E	C	1.42500
1	1	1	0	1	1	0	1	E	D	1.43000
1	1	1	0	1	1	1	0	E	E	1.43500
1	1	1	0	1	1	1	1	E	F	1.44000
1	1	1	1	0	0	0	0	F	0	1.44500
1	1	1	1	0	0	0	1	F	1	1.45000
1	1	1	1	0	0	1	0	F	2	1.45500
1	1	1	1	0	0	1	1	F	3	1.46000
1	1	1	1	0	1	0	0	F	4	1.46500
1	1	1	1	0	1	0	1	F	5	1.47000
1	1	1	1	0	1	1	0	F	6	1.47500
1	1	1	1	0	1	1	1	F	7	1.48000
1	1	1	1	1	0	0	0	F	8	1.48500
1	1	1	1	1	0	0	1	F	9	1.49000
1	1	1	1	1	0	1	0	F	A	1.49500
1	1	1	1	1	0	1	1	F	B	1.50000
1	1	1	1	1	1	0	0	F	C	1.50500
1	1	1	1	1	1	0	1	F	D	1.51000
1	1	1	1	1	1	1	0	F	E	1.51500
1	1	1	1	1	1	1	1	F	F	1.52000

▷▷▷ 9.5.5 AMD 平台常用芯片 ISL6265 分析

ISL6265 常用在 AMD CPU 的主板中，作为 CPU 核心供电与 VDDNB 供电的输出控

制。芯片尺寸 6mm×6mm，QFN48 封装。

ISL6265 引脚名称如图 9-72 所示。

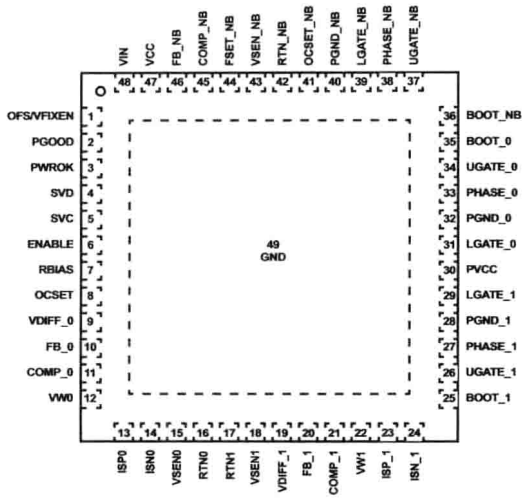


图 9-72　ISL6265 引脚名称（顶视图）

ISL6265 的引脚定义见表 9-18。

表 9-18　ISL6265 引脚定义

引　脚	名　称	定　义
1	OFS/VFIXEN	外部连接电阻到地编程 DC 电流源。如果此脚为 1.2V，VFIX 模式被关闭；如果此脚被上拉为 3.3V，VFIX 模式开启，DAC 解码器解析 SVC、SVD 的输入信息，OFS 功能关闭；如果此脚被上拉为 5V，OFS 和 VFIX 都被关闭
2	PGOOD	电源好信号，开漏输出，需要外部上拉才为高电平
3	PWROK	系统电源好信号输入。当此引脚为高，SVID 界面是活动的，I²C 协议运行。当这脚为低，SVC、SVD 和 VFIXEN 的输入状态决定 PRE-PWROK METAL VID 或 VFIX 模式电压。在 ISL6265 发出高电平的 PGOOD 之前，该引脚必须是低
4	SVD	串行 VID 识别引脚数据信号，与 AMD 处理器连接
5	SVC	串行 VID 识别引脚时钟引脚，与 AMD 处理器连接
6	ENABLE	使能信号输入，高电平时，ISL6265 开启
7	RBIAS	连接 117kΩ 电阻到地，设定内部基准电流
8	OCSET	CORE_0 和 CORE_1 过流保护设置信号输入
9	VDIFF_0	CORE_0 差分放大输出
10	FB_0	CORE_0 反馈输入，到内部 CORE_0 误差放大器的输入端
11	COMP_0	CORE_0 控制器误差放大输出
12	VW0	从这个针脚连接电阻到 COMP0 用来设置开关频率，如 6.81kΩ为 300kHz
13	ISP0	CORE_0 电流检测正输入
14	ISN0	CORE_0 电流检测负输入
15	VSEN0	CORE_0 电压检测输入
16	RTN0	CORE_0 电压检测输入回路
17	RTN1	CORE_1 电压检测输入回路

续表

引 脚	名 称	定 义
18	VSEN1	CORE_1 电压检测输入
19	VDIFF_1	CORE_1 差分放大输出
20	FB_1	CORE_1 反馈输入，到内部 CORE_1 误差放大器的输入端
21	COMP_1	CORE_1 控制器误差放大输出
22	VW1	从这个针脚连接电阻到 COMP1 用来设置芯片开关频率，如 6.81kΩ为 300kHz
23	ISP_1	CORE_1 电流检测正输入
24	ISN_1	CORE_1 电流检测负输入
25	BOOT_1	CORE_1 自举升压端
26	UGATE_1	CORE_1 高端 MOSFET 驱动信号输出
27	PHASE_1	CORE_1 相位脚，连接输出电感。此脚是高端管驱动信号的回路
28	PGND_1	接地端
29	LGATE_1	CORE_1 低端 MOSFET 驱动信号输出
30	PVCC	内部 MOSFET 驱动器供电，连接外部 5V 供电电压输入
31	LGATE_0	CORE_0 低端 MOSFET 驱动信号输出
32	PGND_0	接地端
33	PHASE_0	CORE_0 相位脚，连接输出电感。此脚是高端管驱动信号的回路
34	UGATE_0	CORE_0 高端 MOSFET 驱动信号输出
35	BOOT_0	CORE_0 自举升压端
36	BOOT_NB	NB 供电自举升压端
37	UGATE_NB	NB 供电高端 MOSFET 驱动信号输出
38	PHASE_NB	NB 供电相位脚，连接输出电感。此脚是高端管驱动信号的回路
39	LGATE_NB	NB 供电低端 MOSFET 驱动信号输出
40	PGND_NB	接地端
41	OCSET_NB	NB 供电过流保护设置
42	RTN_NB	NB 供电电压反馈
43	VSEN_NB	NB 供电电压反馈输入
44	FSET_NB	NB 供电开关频率设置端，如 22.1kΩ设定为 260kHz
45	COMP_NB	NB 供电误差放大输入
46	FB_NB	NB 供电反馈输入
47	VCC	5V 供电输入，外接一个 0.1μF 的去耦电容
48	VIN	芯片供电输入脚，用于提升瞬态性能

ISL6265 的重要引脚阈值电压：

当 VCC 输入电压超过 4.35V（典型值）后，如图 9-73 所示，芯片执行 POR（Power-On Reset 上电自复位）。当 VCC 输入电压低于 4.1V（典型值）时，芯片停止工作。

POR (Power-On Reset) Threshold	VCC POR_r	V_{CC} Rising	-	4.35	4.5	V
	VCC POR_f	V_{CC} Falling	3.9	4.1	-	V

图 9-73 ISL6265 数据手册中 VCC 阈值的电气特性描述截图

ISL6265 的 EN 引脚的低电平阈值典型值为 1.35V，高电平阈值为 2V（典型值），如图 9-74 所示。

ENABLE Low Threshold	$V_{IL(3.3V)}$		-	1.35	0.9	V
ENABLE High Threshold	$V_{IH(3.3V)}$		2.0	1.6	-	V

图 9-74　ISL6265 数据手册中 EN 阈值的电气特性描述截图

ISL6265 的 PWROK 脚输入低电平阈值一般为 0.65V，高电平阈值一般为 0.9V，如图 9-75 所示。

PWROK Input Low Threshold			-	0.65	0.8	V
PWROK Input High Threshold (Note 3)			-	0.9	-	V

图 9-75　ISL6265 数据手册中 PWROK 阈值的电气特性描述截图

ISL6265 芯片在 PWROK 为低电平时，并不执行 SVID 指令，而是依据 VFIXEN 设定的状态，执行相应电压：VFIXEN 连接到 1.2V 以下或者 5V 左右时执行 PRE-PWROK METAL VID 模式，VID 配置的电压见表 9-19，这种工作模式下，SVC 和 SVD 都为低电平时，输出电压为 1.1V；SVC 和 SVD 都为高电平时，输出电压为 0.8V。

ISL6265 的 VFIXEN 连接到 3.3V 时执行 VFIX 模式，VID 配置的电压见表 9-20，在这种模式下，SVC 和 SVD 都为低电平时，输出电压 1.4V；SVC 和 SVD 都为高电平时，输出电压为 0.8V。

表 9-19　ISL6265 的 PRE-PWROK METAL VID 模式解码

SVC	SVD	输出电压
0	0	1.1
0	1	1.0
1	0	0.9
1	1	0.8

表 9-20　VFIX 模式解码表

SVC	SVD	输出电压
0	0	1.4
0	1	1.2
1	0	1.0
1	1	0.8

图 9-76 为 ISL6265 的典型应用图。

ISL6265 的工作流程如图 9-77 所示。

横向的数字表示时间，竖向的信号会随时间的推移，高低变化。具体如下：

时间 1-2：VCC 输入，并越过 POR（4.3V），完成芯片自复位。

时间 2-3：SVC 和 SVD 通过外部上拉或下拉，设定 pre_Metal VID 代码。

时间 3-4：EN 变为高电平后，VDD 和 VDDNB 开启启动，上升到 pre_Metal VID 模式设定的值。

时间 4-5：VDDPWRGD 变为高电平，指示 CPU 供电已正常。

时间 5-6：PWROK 输入高电平，指示芯片准备接收 SVI 代码。

时间 6-7：CPU 驱动 SVD、SVC 开始传输 SVI 指令。

时间 7-8：ISL6265 响应 SVI 代码指令。

时间 8-9：若 PWROK 变为低，芯片马上停止 SVI 解码，并驱动 CPU 电压到 Pre_PWROK Metal VID 设定的值。

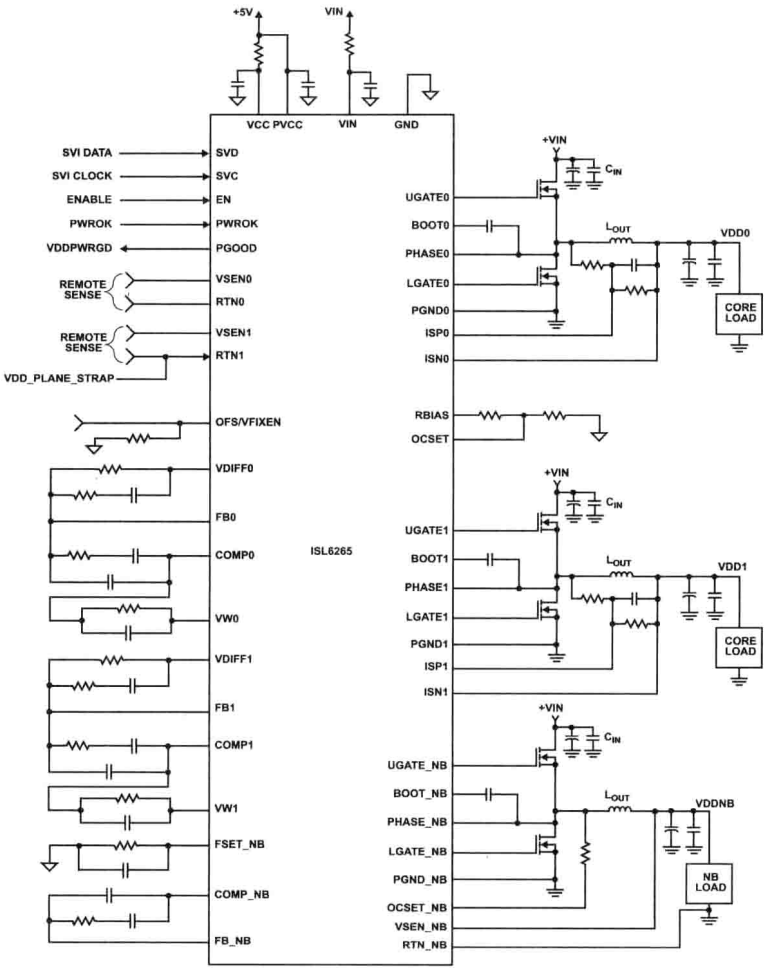


图 9-76 ISL6265 典型应用图

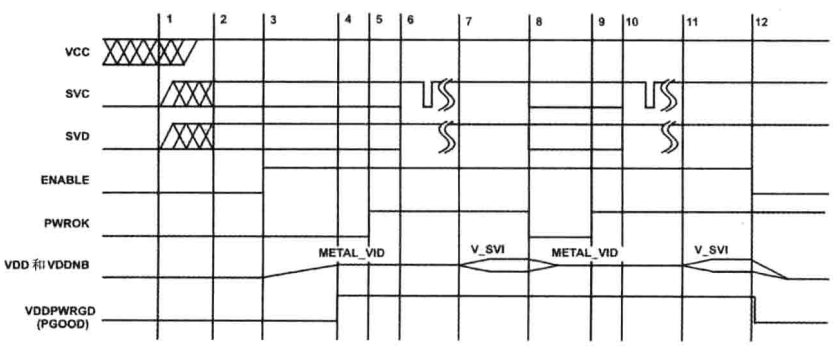


图 9-77 ISL6265 工作时序图

时间 9-10：PWROK 变为高，指示芯片准备再次接收 SVI 指令。

时间 10-11：SVC、SVD 传输新的 VID 代码。

时间 11-12：ISL6265 驱动 CPU 供电电压到 SVI 设定的新值。

第 10 章
广达代工笔记本电脑电路分析

广达的保护隔离电路常见的有三种，而 RTC 电路、待机电路和后续触发上电等时序基本一致。本章主要以广达 CT6 为例讲解 RTC 电路、保护隔离电路和完整的上电时序。另外，讲解 ZQ5 的保护隔离电路以及 AX1 的保护隔离电路。

10.1 广达 CT6 RTC 电路分析

广达 CT6 的 RTC 电路主要包含如下几个电压和信号：VCCRTC、RTCRST#、32.768kHz、INTVRMEN。

1. VCCRTC

南桥的 VCCRTC 来源名称依旧是 VCCRTC，如图 10-1 所示。

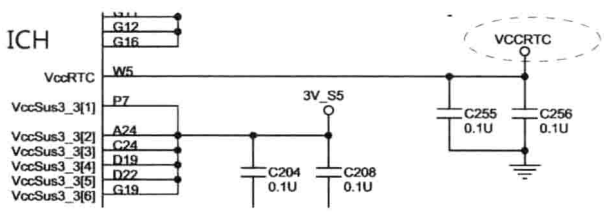


图 10-1　南桥的 VCCRTC 供电截图

VCCRTC 这个电压的来源，如图 10-2 所示，没有外接电源时，由 3V 的 CMOS 电池 BT1 经过 R196、D5 产生；当 3VPCU 产生之后（产生原理参见 10.3 章节），3.3V 的 3VPCU 经过 D4 加到 VCCRTC，因二极管特性，D5 将会截止，CMOS 电池可省电。另外此电路中 CMOS 电池为可充电电池：5VPCU 经过 R201 和 R203 分压产生 3.8V 电压给 Q18 的 B 极，三极管 Q18 将会把 3 脚输入的电压转成 1 脚输出，电压为 3.1V 左右，此 3.1V 直接给 BT1 充电。

2. RCTRST#

图 10-2 中，也显示了 RTCRST#的来源，即 VCCRTC 正常后，经过 R198、C220 延时产生。G1 为短接点，可实现 CMOS 放电。

3. 32.768kHz 晶振

图 10-2 中，32.768kHz 晶振，即南桥通过 RTXC1、RTCX2 引脚连接晶振 Y2，获得 32.768kHz 频率。

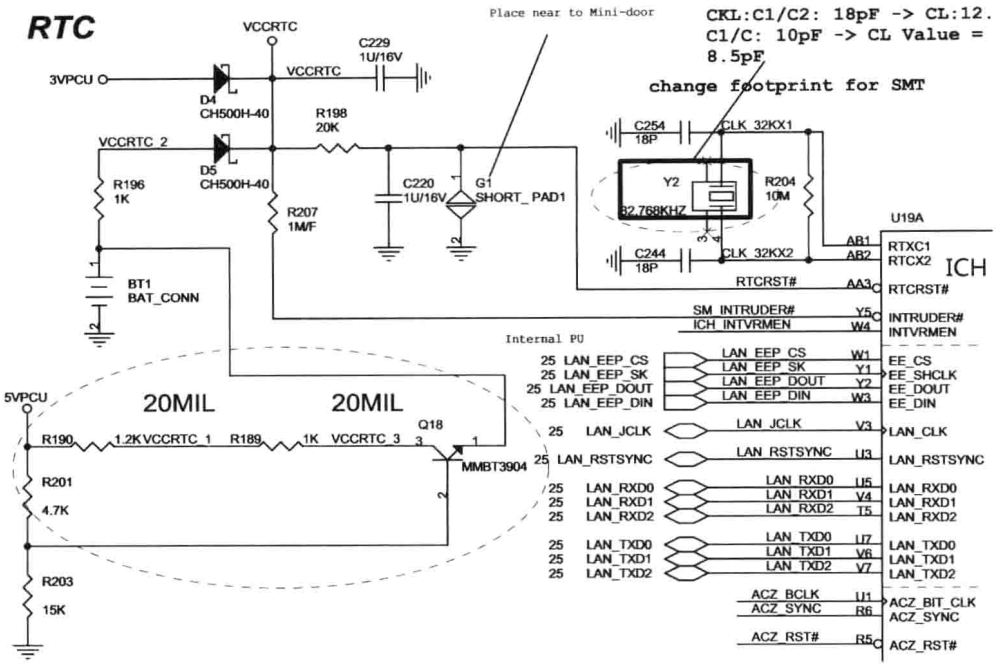


图 10-2　RTC 电路截图

4. INTVRMEN

南桥的另外一个重点的 RTC 信号——INTVRMEN，容易被很多人忽略，此信号在 ICH7 内部的定义为：Internal Voltage Regulator Enable: This signal enables the internal 1.05 V Suspend regulator when connected to VccRTC. When connected to Vss, the internal regulator is disabled.（内部电压调节使能：当这个信号连接到 VCCRTC，可用于开启内部的 1.05V 待机电压。当这个信号连接到地，内部稳压器会被禁用。）如果南桥缺少这个信号，将会导致不触发故障。此信号在 CT6 中的来源，如图 10-3 所示，图中 R205 没有安装，INTVRMEN 通过 R206 被 VCCRTC 上拉为高，设定为开启南桥内部的稳压器。

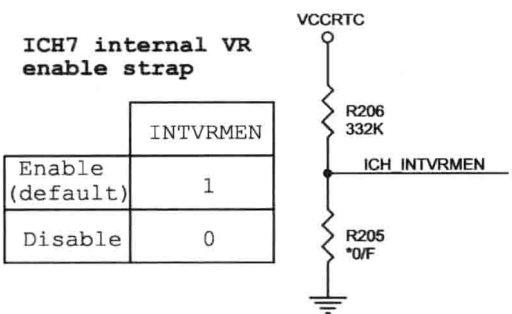


图 10-3　INTVRMEN 电路截图

10.2　广达 CT6 保护隔离电路分析

先来看看广达 CT6 的保护隔离和充电电路全图，如图 10-4 所示。

图 10-4 中，公共点电压（注：电池和适配器共同经过此点后给系统供电，此点就叫公

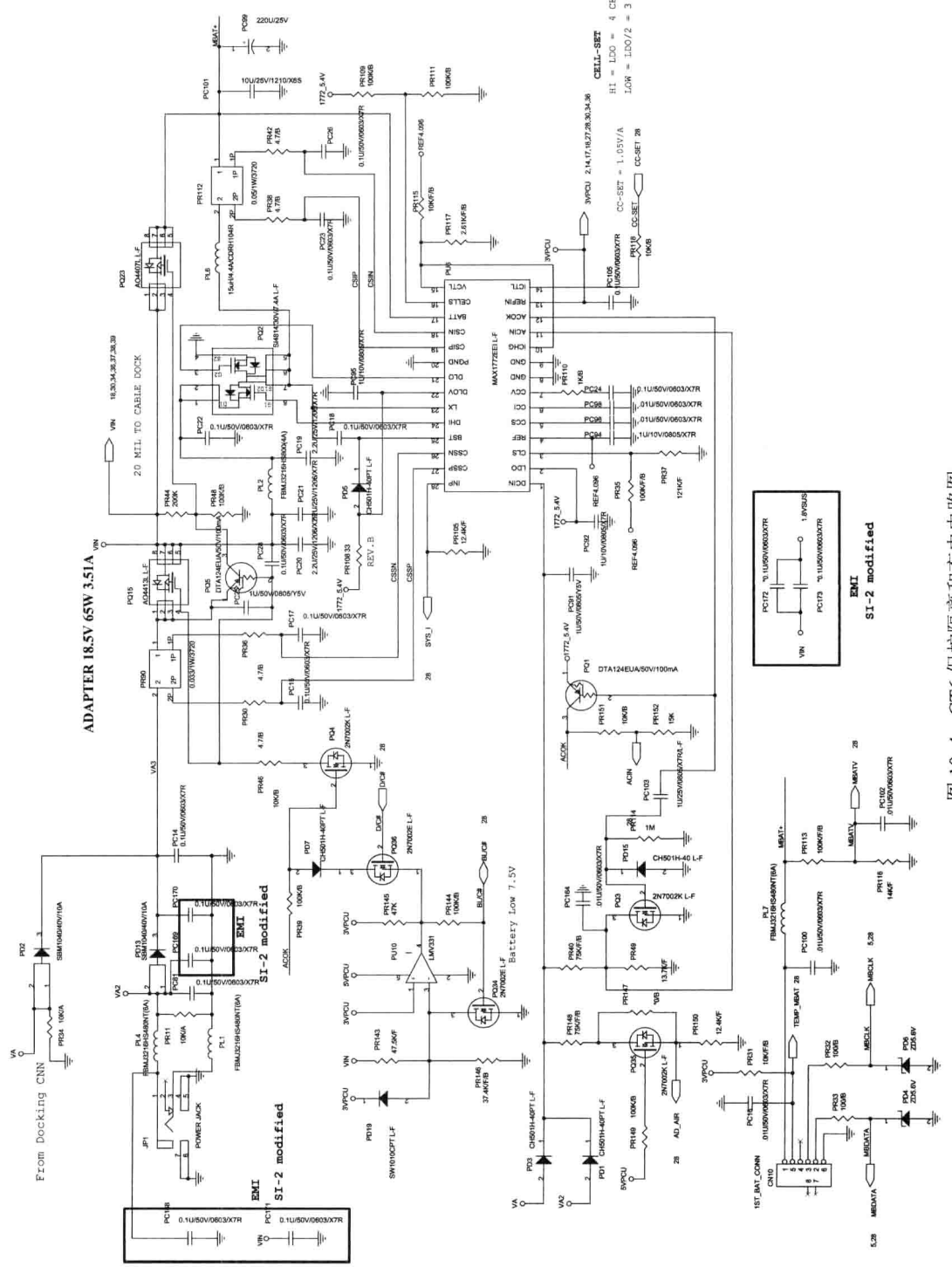


图 10-4　CT6 保护隔离和充电电路图

共点）VIN 的产生，需经过 PQ15，此 P 沟道管要导通，受控于 PQ4，而 PQ4 又受控于高电平的 ACOK，如图 10-5 所示。

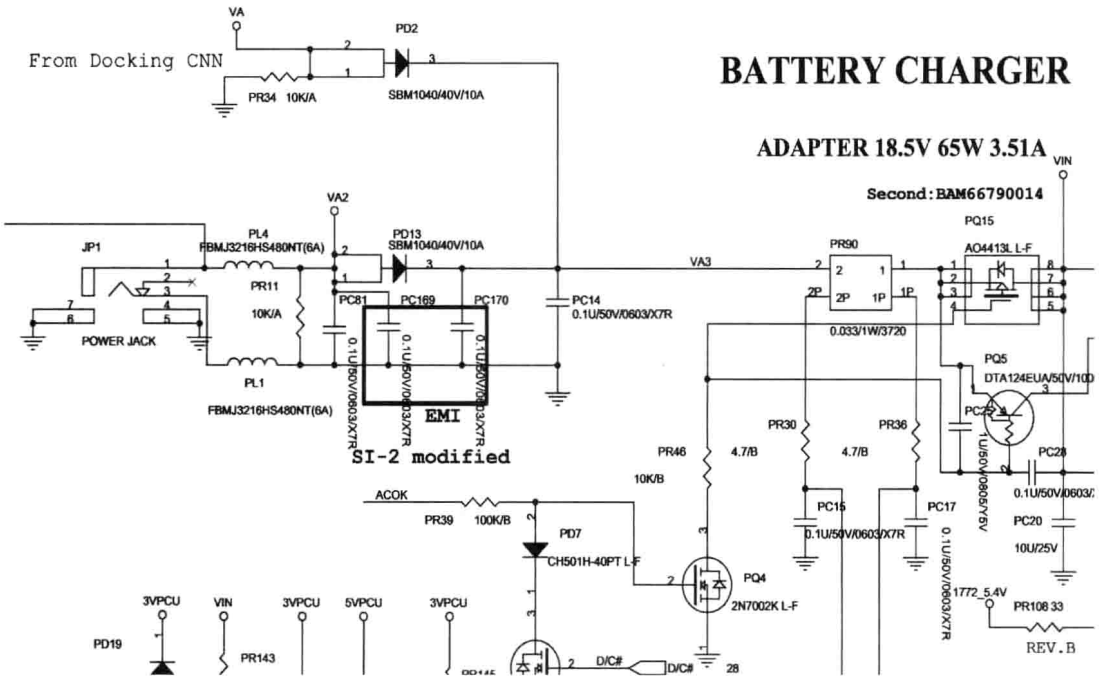


图 10-5　PQ4 所在电路

接下来一起来看 ACOK 的产生：如图 10-6 所示，扩展坞电压 VA 及适配器接口电压 VA2 一路供给 MAX1772 的供电脚 DCIN，MAX1772 内部产生 LDO 电压 5.4V 和 4.096V 的基准电压（见图 10-7）；另一路经 PR40 和 PR49 分压后，送给 MAX1772 的 ACIN 脚。

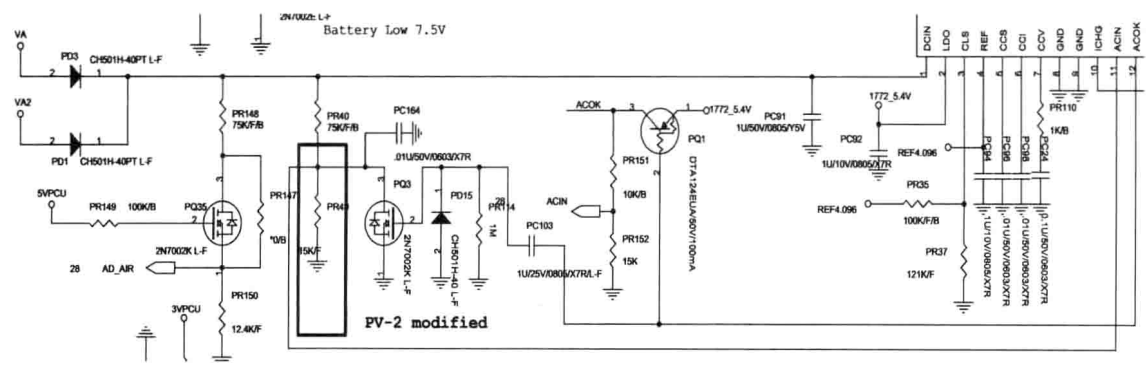


图 10-6　MAX1772 的 DCIN 和 ACIN 电路图

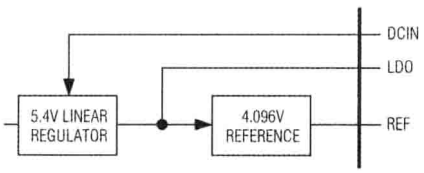


图 10-7　MAX1772 的 LDO 产生内部框图

MAX177 数据手册中 ACIN 和 ACOK 的详细引脚定义原文如下。

ACIN：AC Detect Input. Detects when the AC adapter voltage is available for charging.

ACOK：AC Detect Output. Open-drain output is high when ACIN is less than REF/2.

根据 MAX1772 的数据手册中 ACIN 和 ACOK 的引脚定义可知，当 ACIN 输入电压高于 REF 的一半时，芯片会从 ACOK 脚输出低电平信号。如图 10-6 所示，ACIN 由 VA/VA2 经过二极管后分压而来，经过计算可知，只要二极管负极大于 13.26V，即可使得 ACIN 大于 2.048V，产生低电平的 ACOK，此信号送至 PQ1 的 B 极，PQ1 的 E 极有 5.4V 线性电压，于是 PQ1 导通，产生 5V 的 ACOK 信号。

如图 10-8 所示，5V 的 ACOK 送到 PQ4，使之导通，3 脚接地，VA3 电压过 PQ5 内部电阻、PR46 实现分压，分压后 PQ15 的导通条件满压，产生公共点电压 VIN。

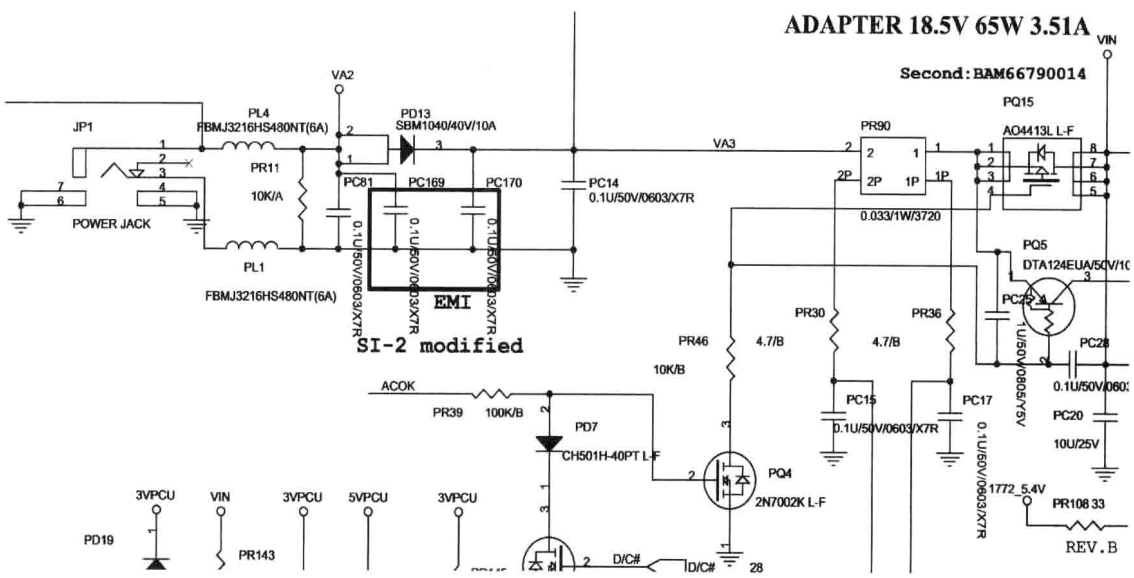


图 10-8　VIN 的产生电路

提示：这里有个电路要注意，如图 10-9 所示，这个电路只在电池模式下有效，为电池欠压保护电路。笔者个人的测试结论是：

这个电路中的 BL/C#和 D/C#是结合使用。

适配器模式下，BL/C#被 EC 驱动为高，PQ34 始终导通，比较器 PU10 的 1 脚大于 3

脚，4 脚开漏输出由 3VPCU 上拉为高电平，加到 PQ36 的 S 极。此时不管 D/C#为低或是为高，PQ36 都不会导通。

电池模式下，BL/C#不被 EC 定义，初始为低电平。当 VIN 电压正常时，经过 PR143 和 PR146 串联分压和 PD19 的钳位后，还是会大于比较器 1 脚的电压，比较器 4 脚输出低电平，此时 D/C#会被 EC 驱动为高电平驱动 PD7 导通，拉低 PQ4 的 G 极，截止 PQ4，关闭适配器端的隔离电路。同时 EC 收到低电平的 BL/C#，表示电池电压足够。

电池模式下当 VIN 电压跌落到 7.5V 以下时，比较器 1 脚会大于 3 脚，4 脚输出高电平，经过 PR144 后产生高电平的 BL/C#（高电平时 Battery Low 有效），通知 EC 执行断电。并且高电平的 BL/C#会控制 PQ34 导通，持续拉低比较器 3 脚，保持比较器+端大于−端的情况，始终输出高电平的 BL/C#，这个自锁电路可以实现电池欠压保护功能。只有当适配器再次插入，才能解锁。

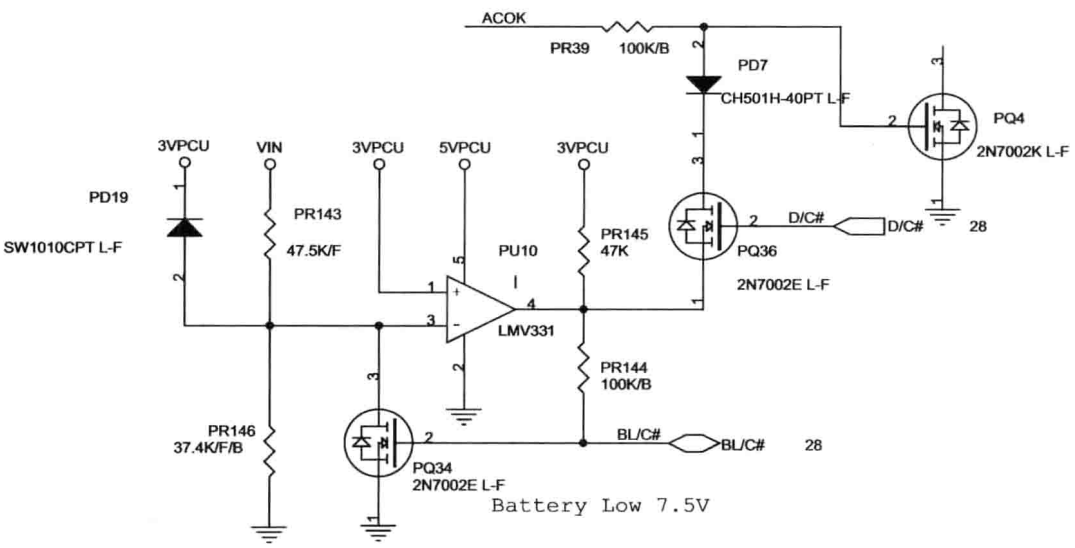


图 10-9　电池模式下欠压保护电路图

10.3 广达 CT6 上电时序电路分析

公共点 VIN 供给 MAX1999，经过 PR79、PR80 分压给 SHDN#，如图 10-10 所示。根据 MAX1999 的工作原理，MAX1999 从 LDO3 脚和 LDO5 脚分别输出 3V_AL、5V_AL。其中，5V_AL 又送到芯片的 VCC 脚，以及 ON3、ON5。VCC 正常后，产生 2V 基准电压，ON3、ON5 正常后，MAX1999 控制两路 PWM 工作，分别产生 3VPCU、5VPCU。芯片工作正常后，开漏输出 PGOOD，连接到 HWPG。

5VPCU 经过 PD11、PC63 与 1999_DL3 叠加，经过 PD11、PC59 整流后输出+10V。+10V 再经过 PD10、PC62、PC61 电路产生+15V。

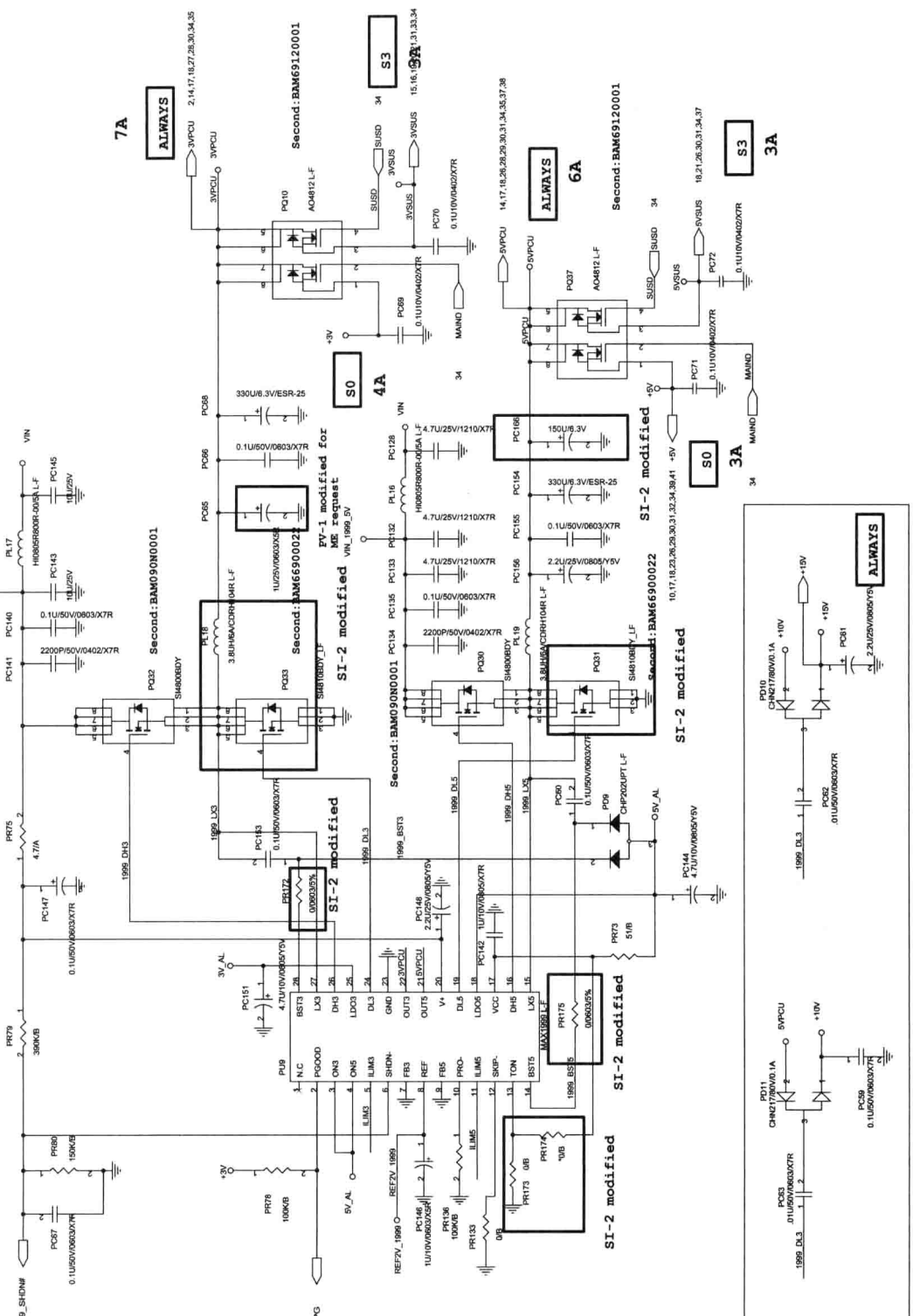


图 10-10 MAX1999 待机电路

产生的 5VPCU 送给了南桥的 V5REF_SUS，如图 10-11 所示。

3VPCU 电压供给 EC，作为 EC（U23）待机电压，如图 10-12 所示。

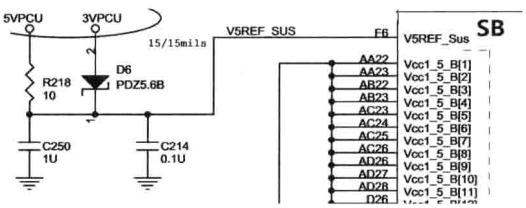


图 10-11　南桥的 V5REF_SUS 供电

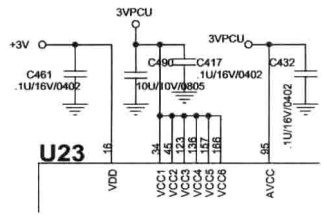


图 10-12　EC 的待机供电

EC 外接 32.768kHz 晶振起振，为 EC 提供待机时的时钟，如图 10-13 所示。

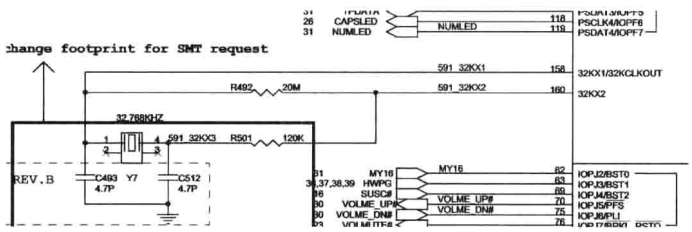


图 10-13　EC 的待机时钟

3VPCU 经过电阻、电容延时，为 EC PC87541 提供待机时的复位，如图 10-14 所示。

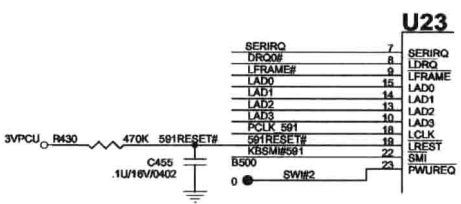


图 10-14　EC 的待机复位

EC 通过 X-BUS 总线读取 BIOS 芯片中存储的 EC 代码并配置 GPIO 脚，如图 10-15、图 10-16 所示。BIOS 的供电也是 3VPCU。

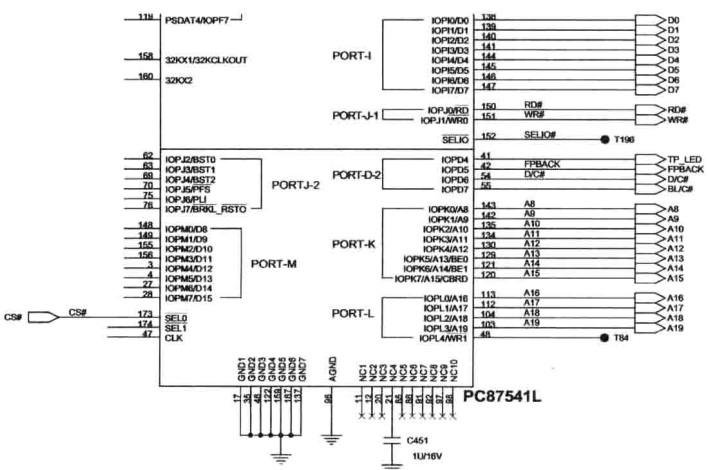


图 10-15　EC 的 X-BUS 总线

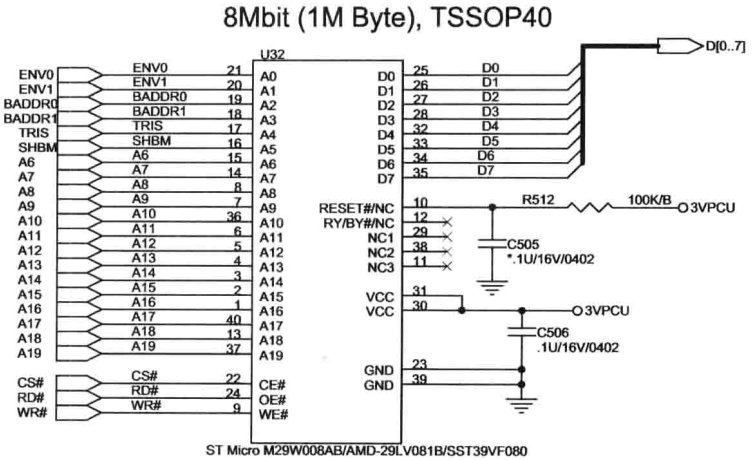


图 10-16　BIOS 芯片

按开机键产生开机触发 NBSWON#至 EC，如图 10-17 所示。

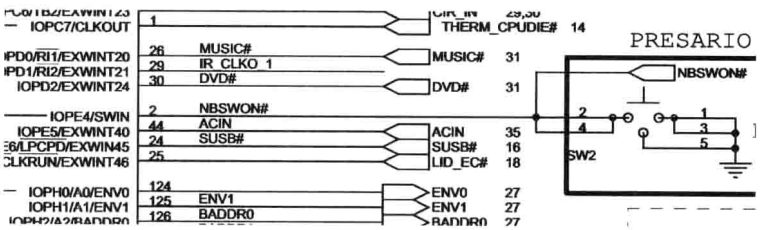


图 10-17　EC 收到开关信号

EC 发出 S5_ON 通过图 10-18 所示电路产生 3V_S5，最终送给了南桥的 VCCSUS3_3。

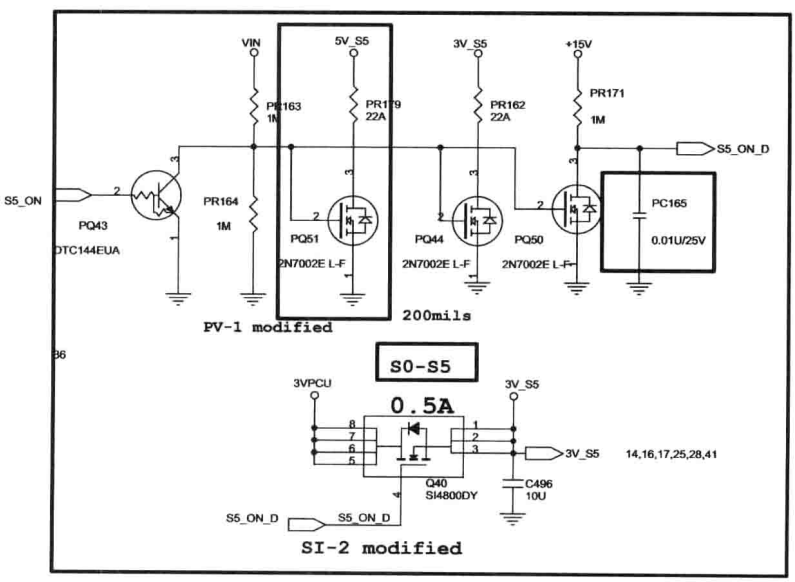


图 10-18　S5_ON 控制电路

接下来，EC 延时发出 RSMRST#至南桥，如图 10-19 所示。

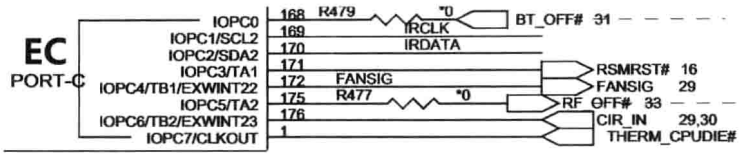


图 10-19　EC 发出 RSMRST#

RSMRST#送给了南桥，接着，EC 在满足 ACIN、LID_EC#为高（见图 10-20：SW1 未合上时，LID_EC#由 3VPCU 上拉成高电平）的条件后，发出“高-低-高”电平的脉冲 DNBSWON#591，通过 D20 转换为 DNBSWON#送给了南桥的 PWRBTN#，如图 10-21 所示。

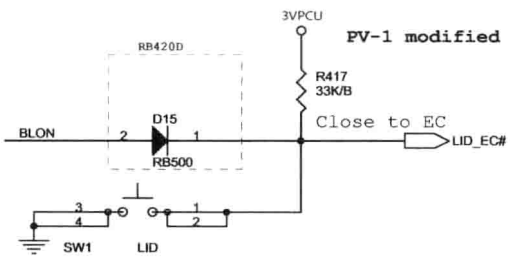


图 10-20　SW1 电路

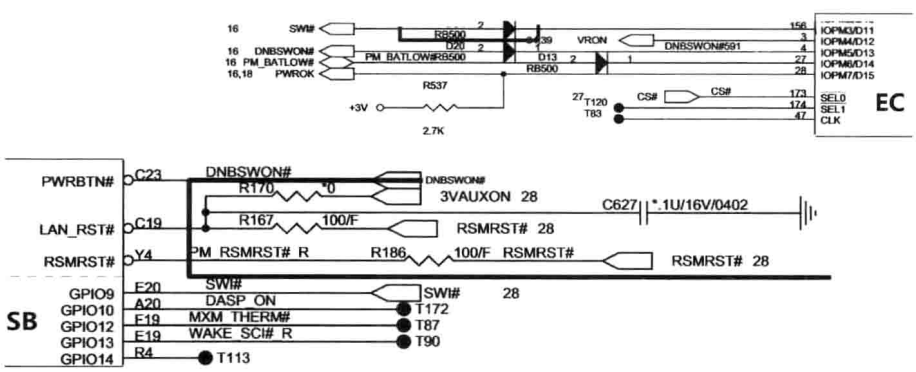


图 10-21　EC 发出 DNBSWON#591

南桥的待机条件 RTC 电路、VCCSUS3_3、RSMRST#全部正常，且收到 PWRBTN#后，先后发出 SLP_S5#、SLP_S4#、SLP_S3#，其中 SLP_S5#未采用。SLP_S4#经过电阻 R347 更名为 SUSC#，SLP_S3#经过电阻 R342 更名为 SUSB#，如图 10-22 所示。



图 10-22　南桥发出各路 SLP_S*#

SUSB#、SUSC#这两个信号都送往 EC，EC 在收到了 SUSC#和 SUSB#后，先后发出 SUSON 和 MAINON。SUSON 一路送往 PU3，PU3 满足了 14、19、22 脚的供电、23 脚的开启后，输出内存主供电+1.8VSUS，内存主供电正常后，开漏输出 POK，连接到 HWPG 了，如图 10-23 所示。

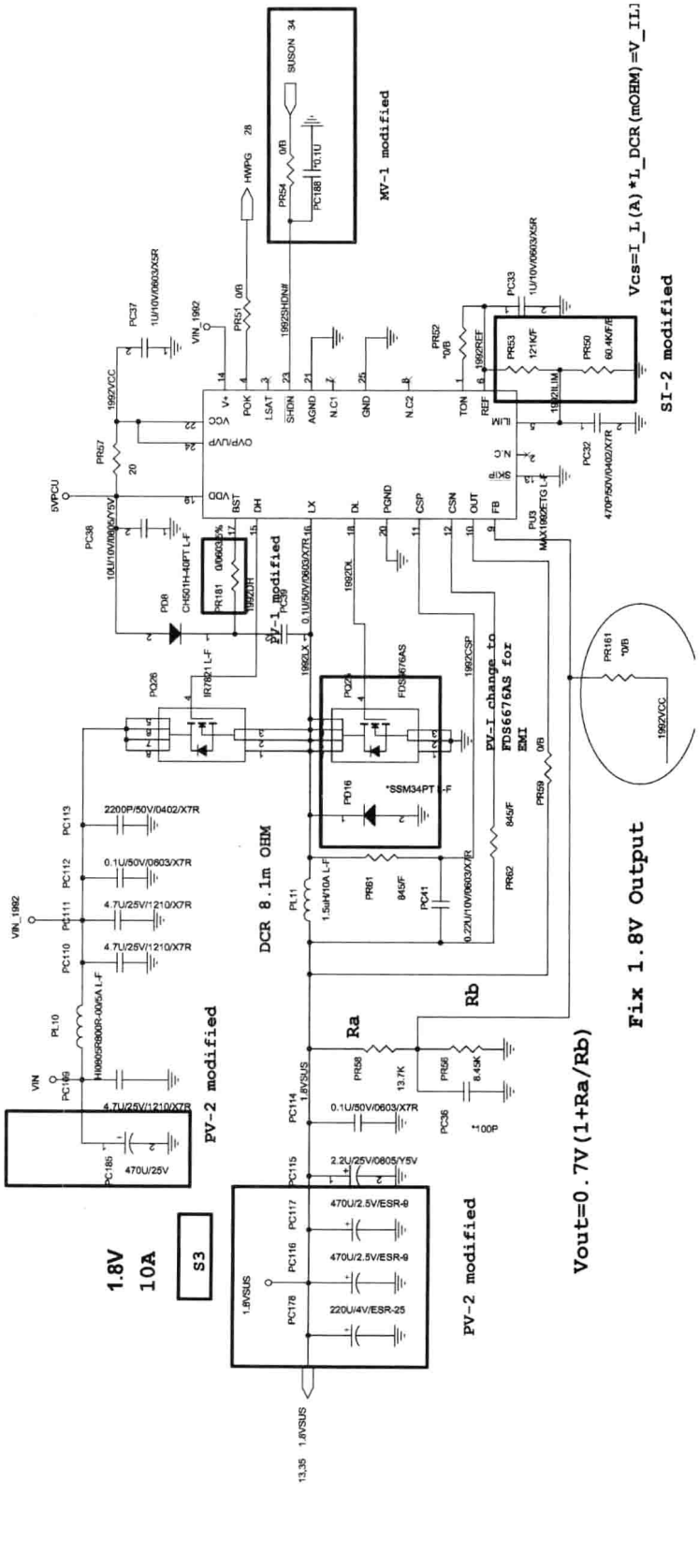


图 10-23　内存主供电的产生电路

SUSON 另一路将 PQ41 导通，PQ39 截止，产生高电平 15V 的 SUSD，如图 10-24 所示。

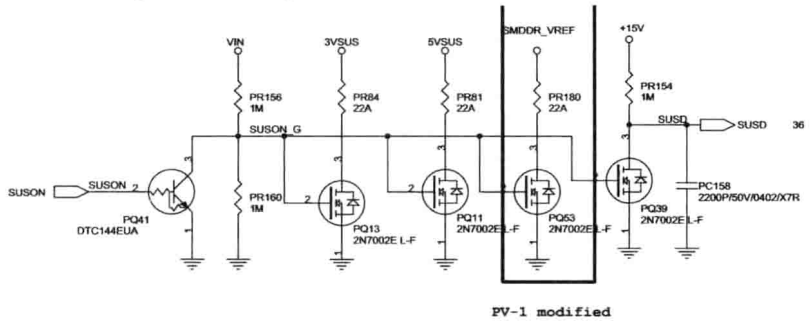


图 10-24　SUSON 控制产生 SUSD

SUSD 用来控制 PQ37 和 PQ10 导通，产生 5VSUS 和 3VSUS，如图 10-25 所示。

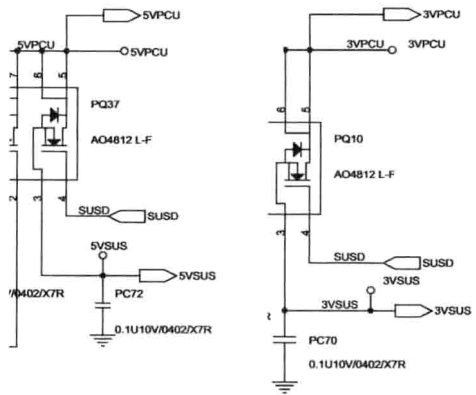


图 10-25　5VSUS、3VSUS 的产生

MAINON 用来开启如下电压：

① MAINON 控制产生内存负载供电（内存总线终结电压 SMDDR_VTERM），如图 10-26 所示。这是一个内存负载供电和基准电压的产生芯片，其得到 VIN 和 VCDDSSNS 以及 S5 后就会输出 VTTREF；得到 VLDOIN、S3 后输出 VTT，通过 VTTSNS 检测 VTT 的电压。

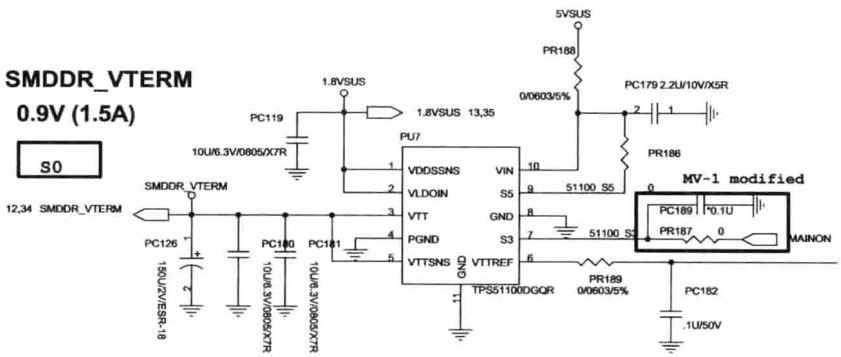


图 10-26　内存负载供电的产生

② MAINON 送给 MAX1540 的 ON1、ON2，控制产生+1.5V 的南桥主供电和+1.05V 的前端总线电压，如图 10-27 所示。这是一个双路 PWM 供电芯片，主供电 V+，开启信号 ON1、ON2。两路供电正常后，开漏输出 PGOOD1、PGOOD2，都连接到了 HWPG。

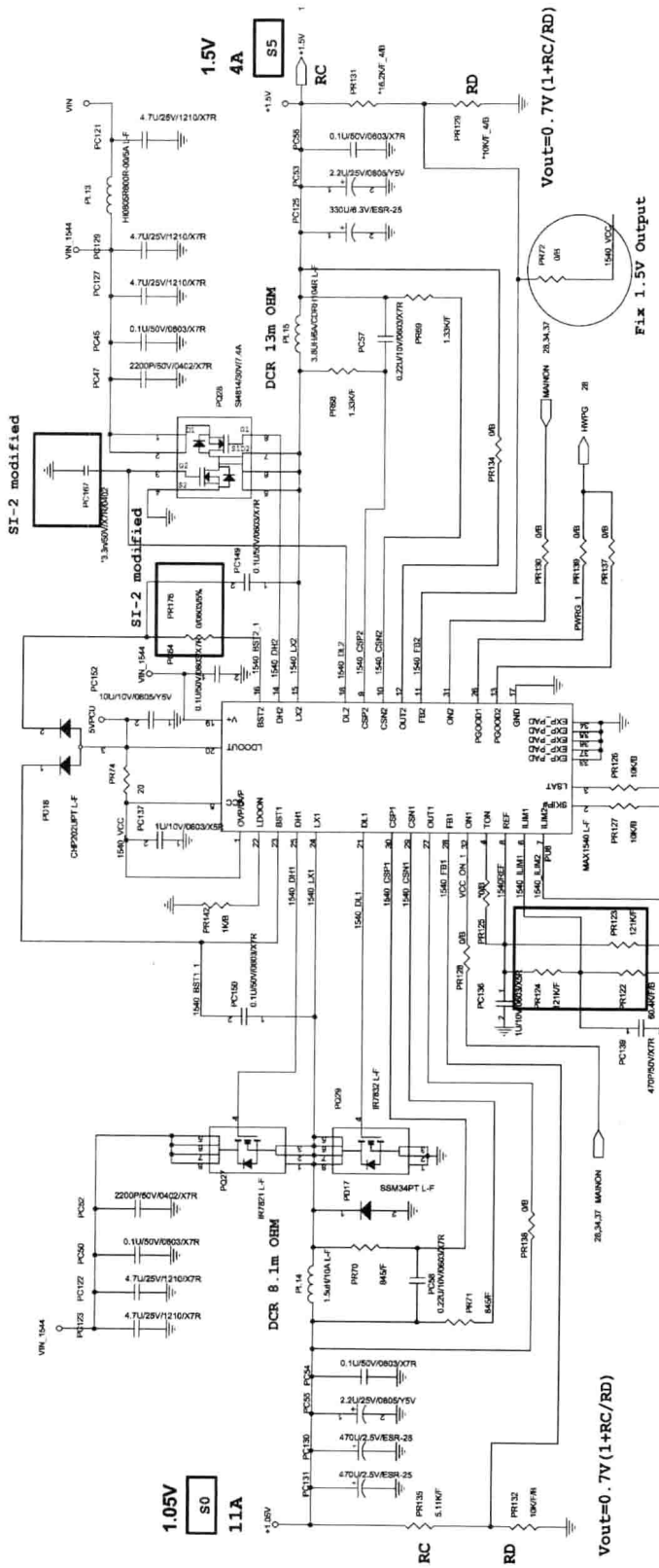


图 10-27　+1.5V 和+1.05V 的产生电路

③ MAINON 经过如图 10-28 所示电路产生 MAIND。

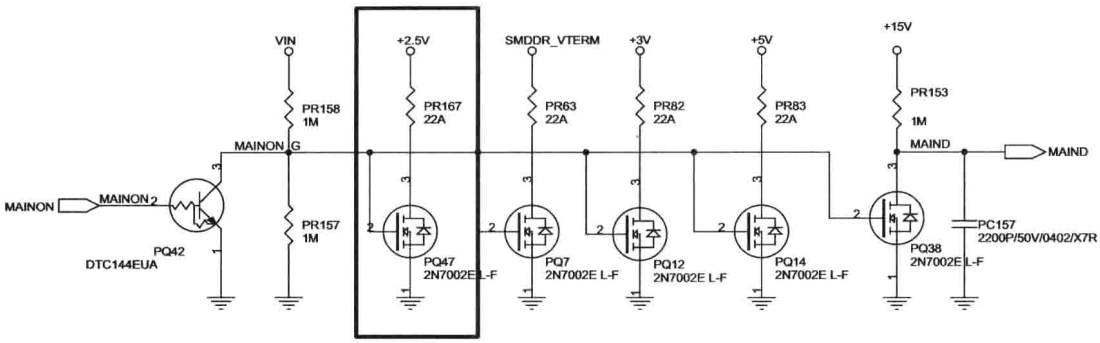


图 10-28　MAIND 的产生

MAIND 用于开启 S0 状态的+5V 和+3V，如图 10-29 所示。

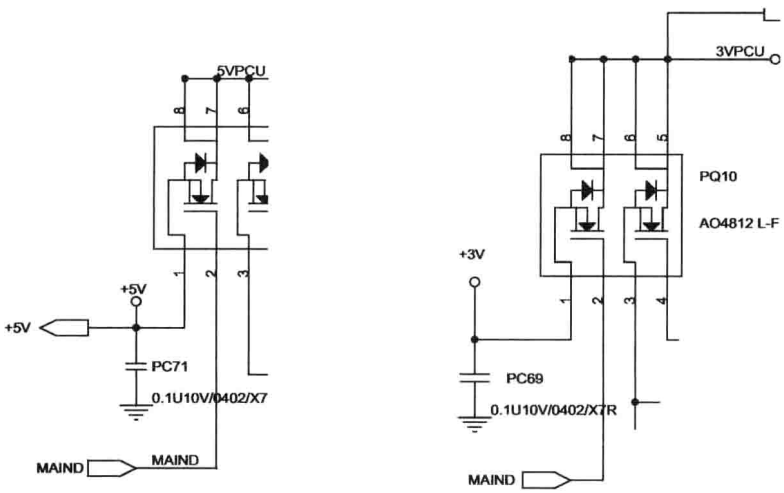


图 10-29　MAID 控制电路

来自于 PCU 待机供电芯片、内存供电芯片、南桥主供电和前端总线供电芯片的 PG 信号通过电阻连接在一起形成 HWPG，送往 EC 的 63 脚，如图 10-30 所示。EC 若收不到此信号，将会导致广达主板很常见的掉电故障。

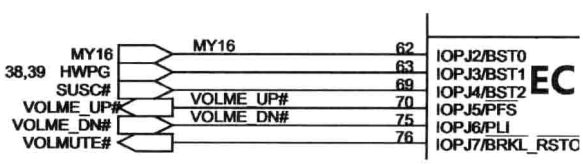


图 10-30　EC 收到 HWPG

EC 收到 HWPG 后，延时发出 VR_ON 给 CPU 供电芯片 35 脚，用来开启 CPU 供电 VCC_CORE，CPU 供电正常后，发出低电平的 VR_PWRGD_CK410#和高电平的 DELAY_VR_PWRGOOD，如图 10-31 所示。

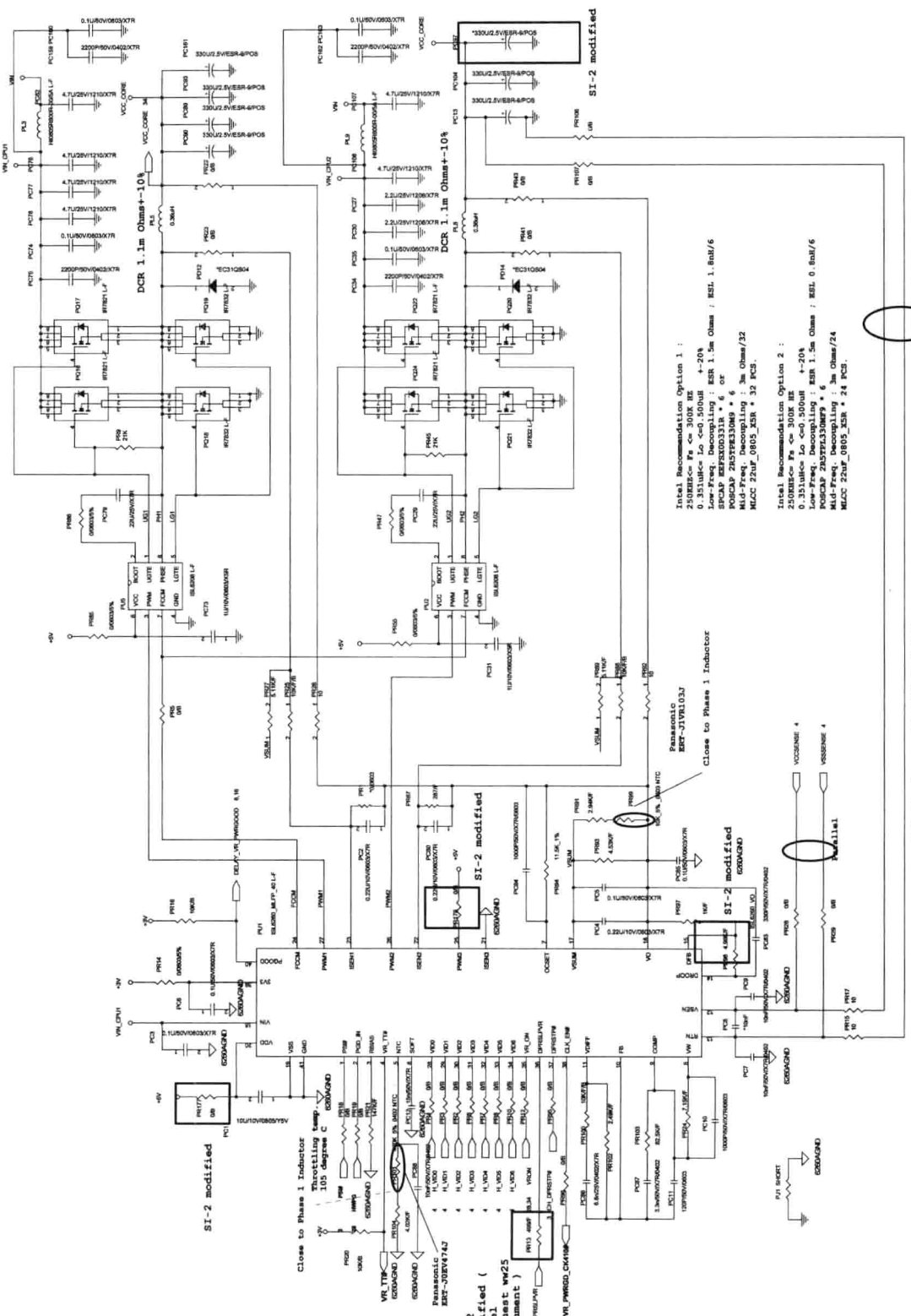


图 10-31 CPU 供电电路

VR_PWRGD_CK410#去开启时钟芯片，时钟芯片发出各路时钟，如图 10-32 所示。

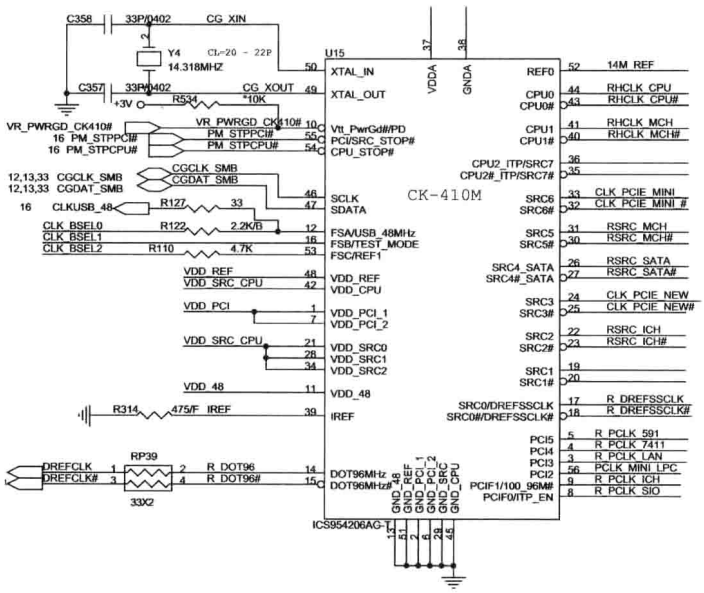


图 10-32 时钟芯片电路

VR_PWRGD_CK410#同时通过 U42 反相后送往南桥的 VRMPWRGD 脚，通知南桥此时 CPU 供电已经正常，如图 10-33 所示。

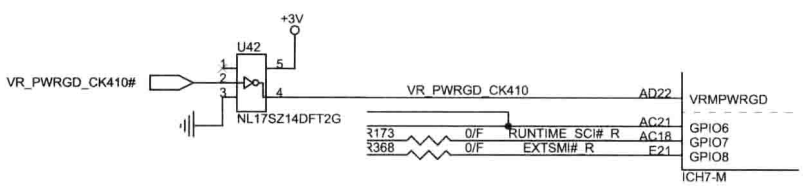


图 10-33 南桥收到 VRMPWRGD

CPU 供电芯片发出的 DELAY_VR_PWRGOOD 送给了 U29，与 EC 收到 HWPG 后延时发出的 PWROK 相与，输出 ICH_PWROK 送至南桥的 PWROK 脚，如图 10-34 所示。

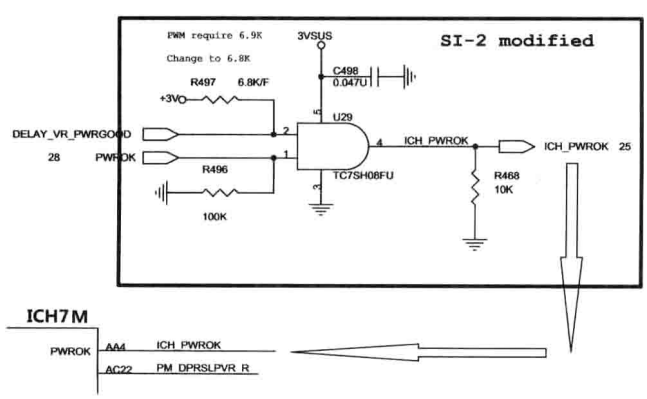


图 10-34 南桥收到 PWROK

最后，南桥从 CPUPWRGD 脚发出 H_PWRGD 给 CPU，如图 10-35 所示。

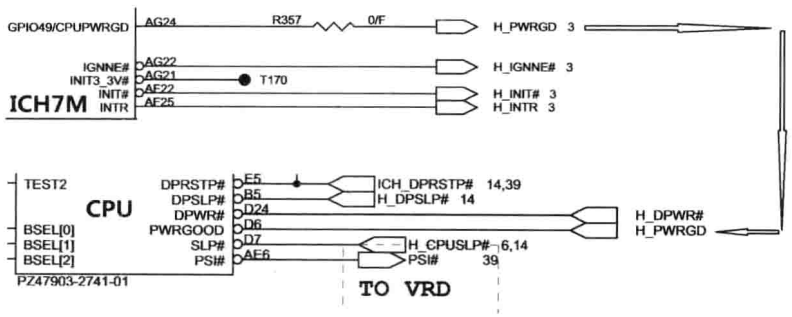


图 10-35　CPU 得到 PWRGOOD

南桥发出 PLTRST#和 PCI_RST#给各个板载芯片和插槽，如图 10-36 所示。

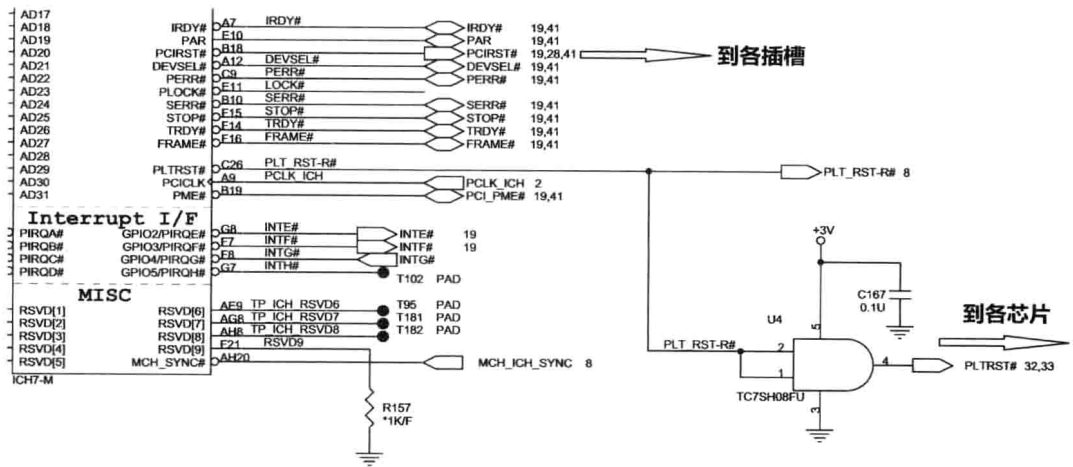


图 10-36　南桥发出 PLTRST#和 PCIRST#

PLTRST#其中有一路送给了北桥的 RSTIN#脚，DELAY_VR_PWRGOOD 也送给了北桥，如图 10-37 所示。

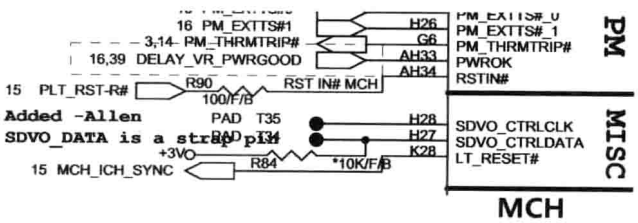


图 10-37　北桥收到 PG 和复位

最后，北桥发出 H_CPURST#给 CPU，如图 10-38 所示。CPU 得到复位后，从 H1 脚发出 H_ADS#到北桥的 E8 脚。我们若可以从 T4 这个测试点上抓到此信号，表明主板硬启动完成，CPU 已开始寻址。

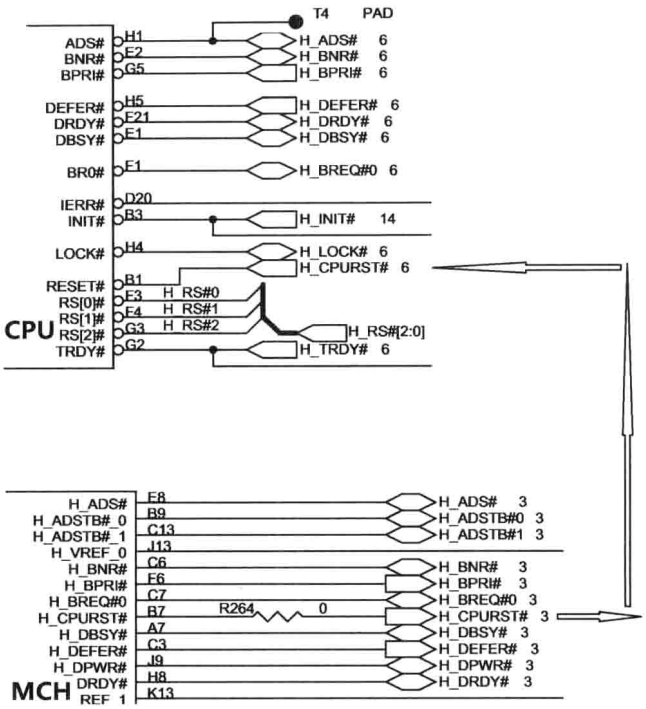


图 10-38　北桥发出 CPURST#

10.4　广达 ZQ5（宏碁 as4733z）保护隔离电路分析

首先，适配器电压经过 PL12 产生 VA1，如图 10-39 所示。

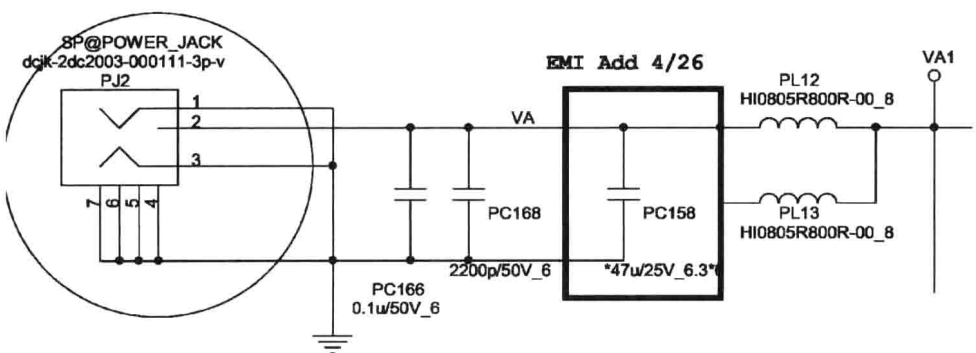


图 10-39　插入适配器产生 VA1

VA1 通过 PD10 和 PQ56 才能到达公共点 VIN，如图 10-40 所示。PQ56 的导通条件是，G 极电压要相对低电平，也就是说 PQ5 的 1 脚和 6 脚要截止，VA2 通过 PR19 和 PR17 分压为 9.5V 左右。

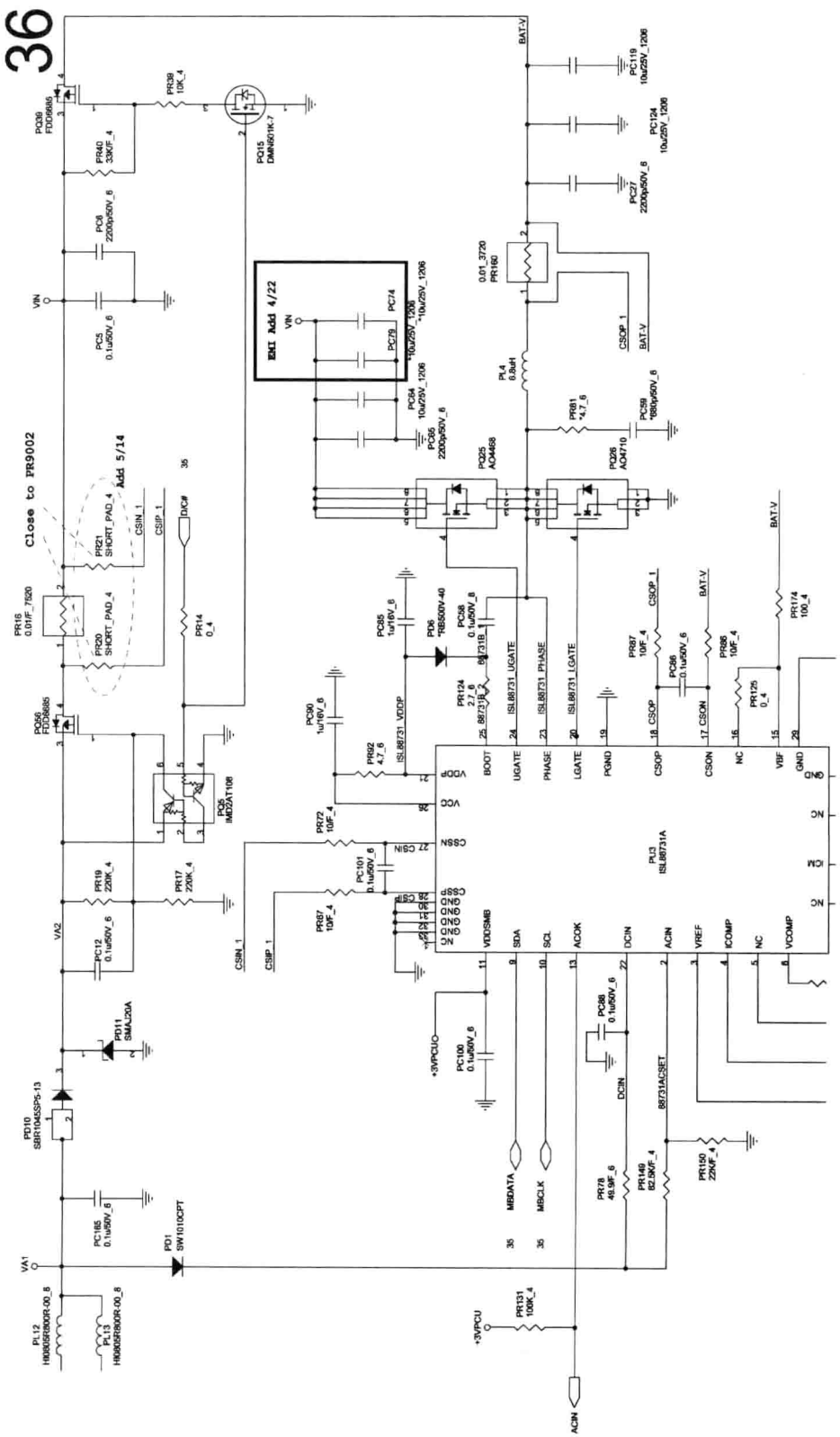


图 10-40　VIN 的产生电路图

PQ5 的 1 脚和 6 脚截止条件是 2 脚要为高电平（PNP 三极管），2 脚直接连接 3 脚，也就可以理解为 3 脚和 4 脚一定要截止（NPN 三极管），所以 5 脚 D/C#要为低电平。D/C#来自于 EC，单用适配器时，由于系统刚接上电源，后级供电都未产生，EC 无供电，D/C#为低电平。所以 VIN 可以直接出来。

D/C#的意思：高电平时 DISCHARGE，低电平时 CHARGE。此板只有 D/C#，而无 BL/C#，根据实际测量，适配器检测到后 D/C#为低，电池模式下为高。接下来分析 EC 的适配器检测电路。

VA1 经过 PD1 和 PR78 给 ISL88731 的 DCIN 供电，如图 10-41 所示。

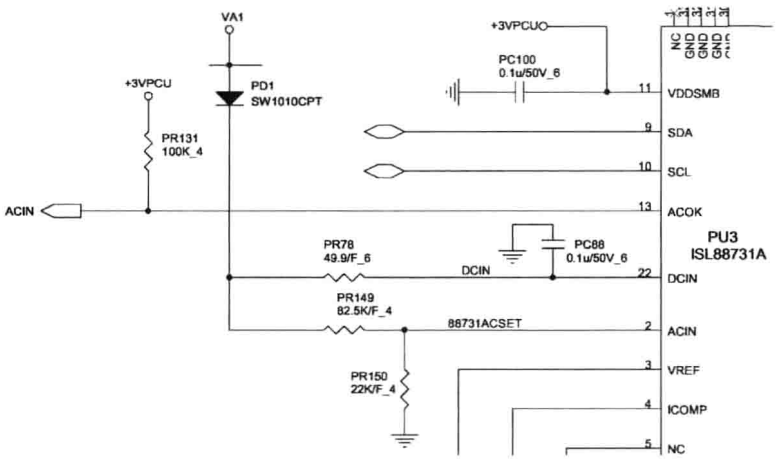


图 10-41　VA1 给 ISL88731 的 DCIN 供电

根据 ISL88731 的内部框图（见图 10-42），ISL88731 将会产生 VDDP 和 VREF，VDDP 和 VREF 输出电压的阈值在数据手册中的电气特性描述如图 10-43 所示，VDDP 输出电压标准值为 5.1V，VDDP 负载电流小于 30mA 时，输出电压只有 35mV 误差；VREF 输出电压为 3.2V（标准值）。

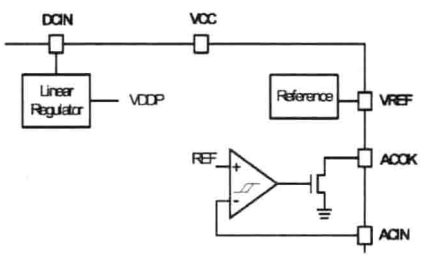


图 10-42　ISL88731 的适配器检测部分内部原理截图

再来看 ACIN 和 ACOK 的引脚定义

ACINL：AC Adapter Detection Input. Connect to a resistor divider from the AC adapter output.

ACOK：AC Detect Output. This open drain output is high impedance when ACIN is greater than 3.2V. The ACOK output remains low when the ISL88731 is powered down. Connect a 10k pull-up resistor from ACOK to VDDSMB.

VDDP Output Voltage	8.0V < V_{DCIN} < 28V, no load	5.0	5.1	5.23	V
VDDP Load Regulation	0 < I_{VDDP} < 30mA		35	100	mV
V REFERENCE					
VREF Output Voltage	0 < I_{VREF} < 300μA	3.168	3.2	3.232	V

图 10-43　VDDP 和 VREF 电压输出电压阈值的电气特性描述原文截图

意思是，AC 是适配器检测输入脚。ACOK 是适配器检测输出脚。当 ACIN 电压高于 3.2V 的基准电压后，ACOK 开漏输出，可通过 10kΩ电阻把 ACOK 连接到 VDDSMB 脚。

VA1 经过 PD1 后由 PR149 和 PR150 串联分压后送给 ACIN，计算可知 VA1 过二极管 PD1 后电压最低不能低于 15.2V，分压计算如图 10-44 所示。

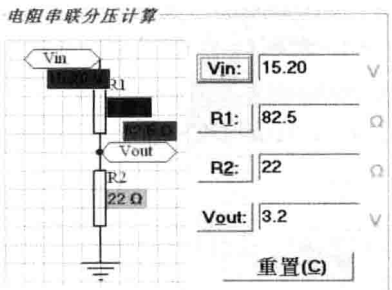


图 10-44　串联分压计算

如果 VA1 电压没有低于限定值，ACOK 将会开漏输出，由 3VPCU 经过 PR131 上拉成 3.3V，送给 EC。EC 收到此信号后，可以保持 D/C#为低电平。PQ15 截止，PQ39 的 G 极由 VIN 直接经过 PR40 上拉成高电平，PQ39 截止，电池被隔离，如图 10-45 所示。电池模式下，BAT 经过 PQ39 体二极管产生小电流 VIN，再后续产生 EC 的供电，EC 检测到不到适配器发出高电平的 D/C#，使 PQ15 导通，VIN 经过 PR40 和 PR39 分压，PQ39 完全导通。

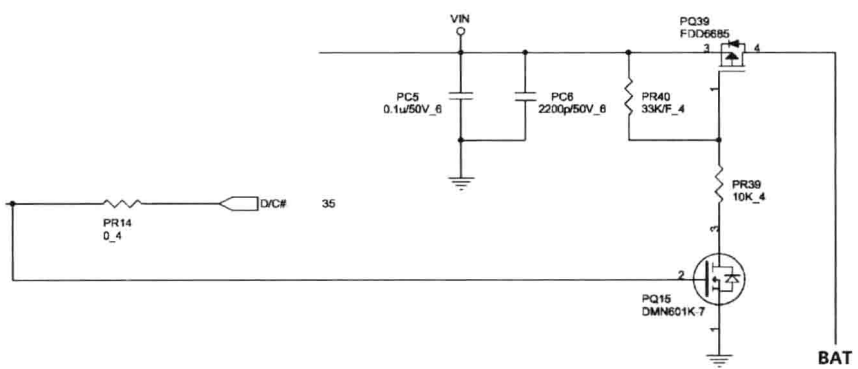


图 10-45　电池的隔离和放电

10.5　广达 AX1 保护隔离电路分析

从适配器 CN17 到公共点 VIN 需要经过 PD20、PQ52；从电池 CN16 到公共点需要经过 PQ55，如图 10-46 所示。PQ52 和 PQ55 的 G 极连接在一起，都是 BATDIS_G。如果 BATDIS_G 为高电平时，PQ52 会导通，PQ55 会截止；反之 PQ52 截止，PQ55 导通。如果需要适配器给系统供电，BATDIS_G 必须为高电平，并且电压要足够高（超过 23.5V）。

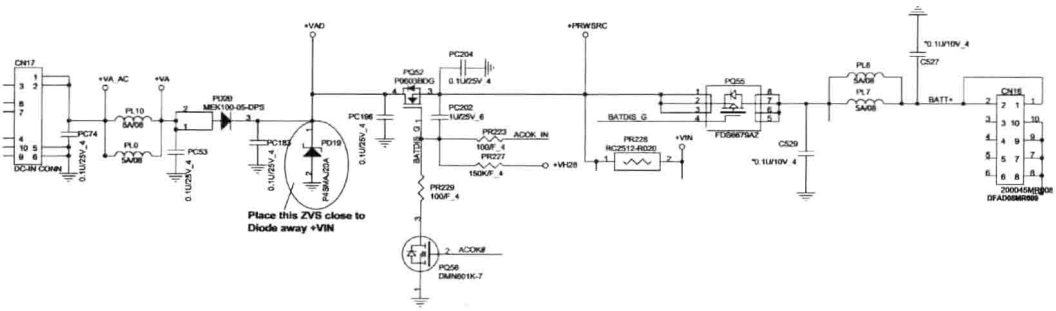


图 10-46　VIN 产生电路

放大 PQ52 部分电路，如图 10-47 所示，BATDIS_G 为高电平的条件有三个：

①上拉电压+VH28；②ACOK#必须为低电平，PQ56 截止，PR229 不参与分压；③ACOK_IN 不能接地。

图 10-47 中，若 ACOK#为高，或者 ACOK_IN 为低，都会导致+VH28 分压形成 BATDIS_G，电压只有 0.019V。具体计算如图 10-48 所示。

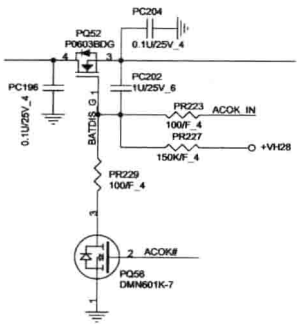


图 10-47　PQ52 电路

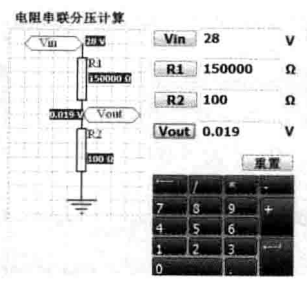


图 10-48　分压计算

接下来逐步分析这三个条件：

条件①：+VH28 来源于 PU2（P2805MF），如图 10-49 所示，这是一个内部集成了升压电路的升压芯片。19V 的 VA 经过 PD0 到+VAD_1，供给 PU2，PU2 内部升压产生+VH28。当升压成功后，芯片开漏输出 6251ACIN。

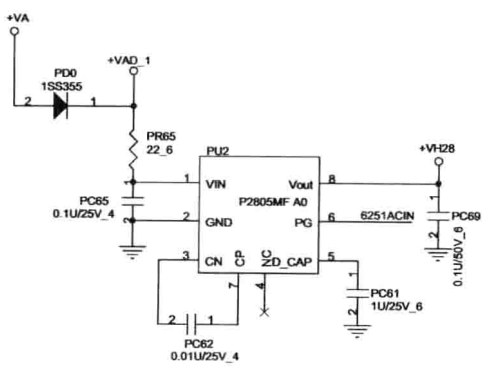


图 10-49　+VH28 的产生

条件②：ACOK#由 ISL6251 的 ACPRN 输出，如图 10-50 所示。

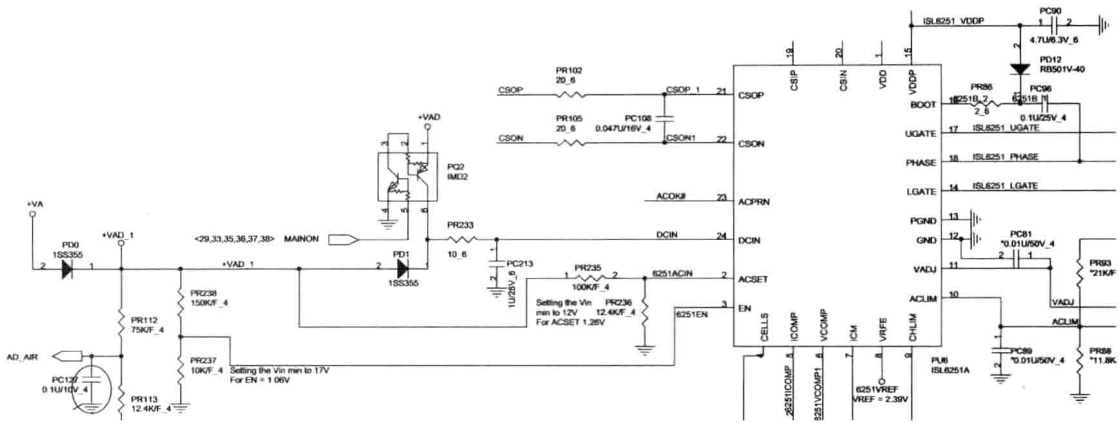


图 10-50　ACOK#的来源

查 ISL6251 的数据手册可知 ACPRN 的引脚定义：Open-drain output signals AC adapter is present. ACPRN pulls low when ACSET is higher than 1.26V; and pulled high when ACSET is lower than 1.26V.

翻译：当 ACSET 大于 1.26V，ACPRN 被拉低；当 ACSET 低于 1.26V，ACPRN 被拉高。

从图 10-50 中可看出，+VA 经过 PD0 产生+VAD_1，一路经过 PD1 给 ISL6251 的 DCIN 供电，另一路经过 PR235、PR236 分压给 ACSET。ISL6251 得到 DCIN 后从 VDD 脚输出 ISL6251_VDDP，电压为 5.07V（典型值），如图 10-51 所示。

VDD Output Voltage/Regulation	7V ≤ DCIN ≤ 25V, 0 ≤ I_{VDD} ≤ 30mA	4.925	5.075	5.225	V

图 10-51　ISL6251 数据手册中 VDD 输出阈值的电气特性描述截图

内部原理如图 10-52 所示，DCIN 输入后，就会输出 VDD。

图 10-50 中，ISL6251 得到 ACSET 后，会与内部的 1.26V 比较，如果 ACSET 高于 1.26V，比较器输出高电平，场效应管导通把 ACPRN 拉低，如图 10-53 所示。

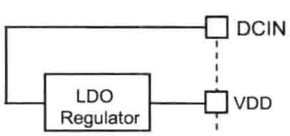


图 10-52　ISL6251 的 VDD 输出内部原理图

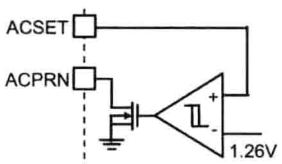


图 10-53　ISL6251 的 ACSET 内部原理图

经过计算可得+VAD_1 电压必须高于 11.4V。

（图 10-49、图 10-59 中显示，ACSET 脚的 6251ACIN 信号同时连接到升压芯片 PU2 的 PG，如果 PU2 不能成功升压，6251ACIN 同样会被拉低。）

条件③：ACOK_IN 连接到 PQ9，如图 10-54 所示。要想保持 ACOK_IN 不接地，PQ9 必须截止，那么必须有低电平的 D/C#。

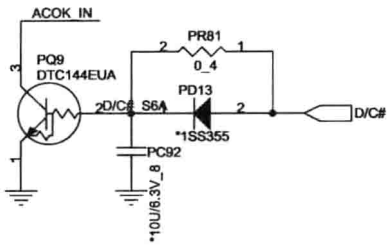


图 10-54　ACOK_IN 连接电路

D/C#来自于 EC，如图 10-55 所示，在公共点还没产生之前，待机芯片都不工作，EC 没有电压，也不会工作，所以 D/C#不会为高电平；在 EC 得到供电后，EC 必须检测到适配器存在（ACIN 为高），才会保持 D/C#为低。如果 EC 检测不到适配器，D/C#会被 EC 置高。

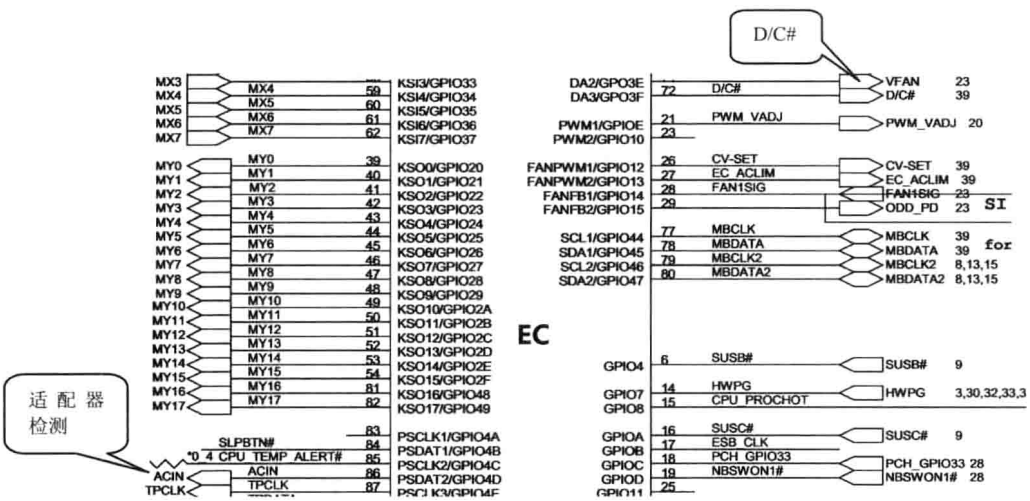


图 10-55　EC 的 D/C#和 ACIN 截图

EC 的适配器检测信号来源如图 10-56 所示，低电平的 ACOK#控制 PQ10 导通，把+ISL6251_VDD 转换出 ACOK，再经过 PR84、PR85 分压，产生 ACIN 给 EC 作为适配器检测信号。

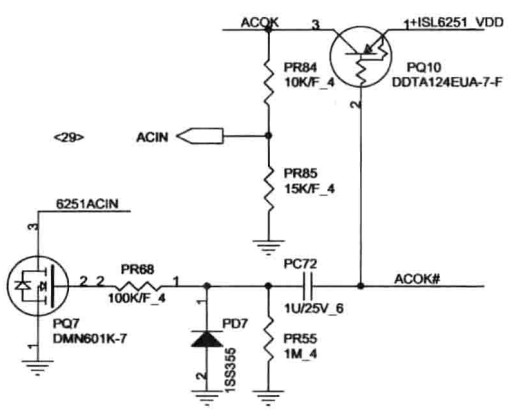


图 10-56　ACIN 的产生电路

第 11 章
纬创代工笔记本电脑电路分析

纬创的电路和时序没有太多特色，也可以说其特色就是中规中矩。其 RTC 电路与广达的类似，电池一般是不可充电的，上电时序方面基本就是 Intel 标准时序。本章不多介绍 RTC 电路和上电时序，主要讲解一下保护隔离和待机电路。接下来以纬创 HBU16-1.2 为例分析保护隔离和待机电路。

11.1 纬创 HBU16-1.2 保护隔离电路分析

插入适配器，产生 AD_JK，加到 U1 的 S 极，经过 R2 和 R1 的分压产生 6.3V 的低电平，控制 U1 导通产生 AD+（在刚插入适配器时，因为 EC 没电，AD_OFF 为低电平；只有在系统程序控制对电池强制放电时，EC 才会发出高电平的 AD_OFF），如图 11-1 所示。

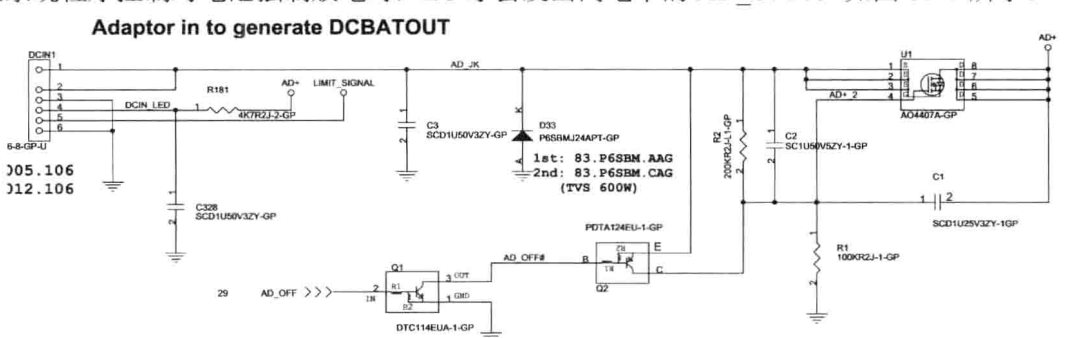


图 11-1　AD+的产生电路截图

AD+经过 U2 的体二极管产生小电流的公共点 DCBATOUT，18.3V，如图 11-2 所示。

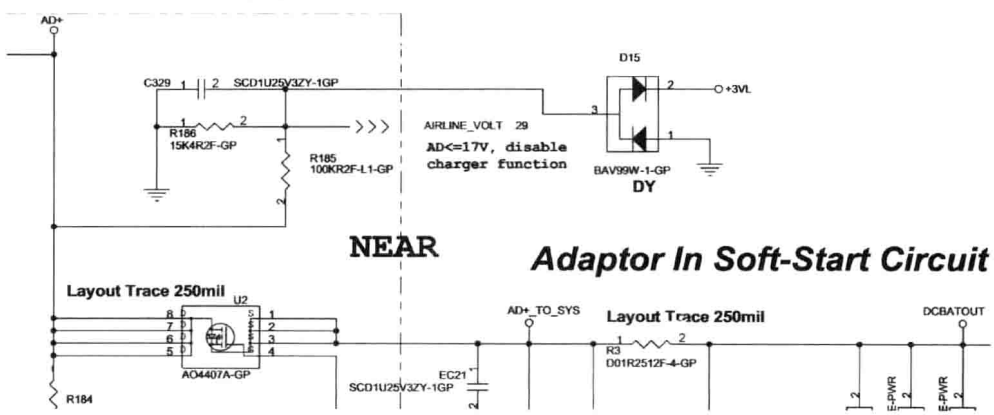


图 11-2　小电流公共点的产生图

AD+加到 U7 的 G 极，使之截止，电池被隔离，如图 11-3 所示。

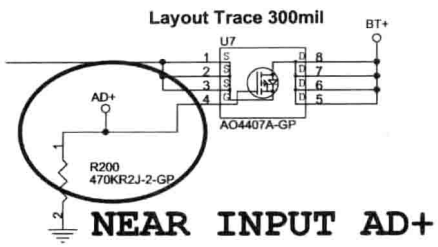


图 11-3　电池隔离电路截图

AD+给充电芯片 U44（MAX8731）的 DCIN 供电，并分压给 ACIN，如图 11-4 所示。

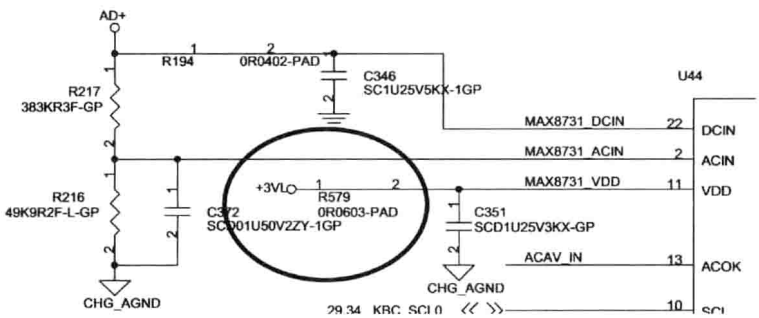


图 11-4　DCIN 和 ACIN 电路截图

当 DCIN 有电后，U44 从 LDO 脚输出 5.4V 的 MAX8731_LDO，如图 11-5 所示。图 11-6 为 MAX8731 的 DCIN 与 LDO 的关系内部框图。

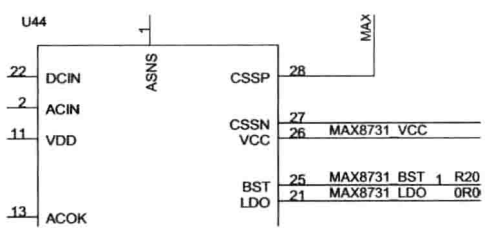


图 11-5　LDO 输出图

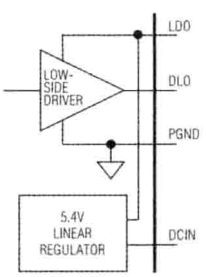


图 11-6　LDO 产生的内部原理图

MAX8731 的数据手册中对 DCIN 的有效值电气特性描述截图如图 11-7 所示，DCIN 的有效值在 8～26V，欠压锁定值 7.4V（典型值）。

SUPPLY AND LINEAR REGULATOR					
DCIN, Input Voltage Range		8.0		26.0	V
DCIN Undervoltage-Lockout Trip Point	DCIN falling	7	7.4		V
	DCIN rising		7.5	7.85	

图 11-7　MAX8731 的数据手册中对 DCIN 的阈值的电气特性描述截图

MAX8731_LDO 经过 R204 给 VCC 脚供电，如图 11-8 所示。

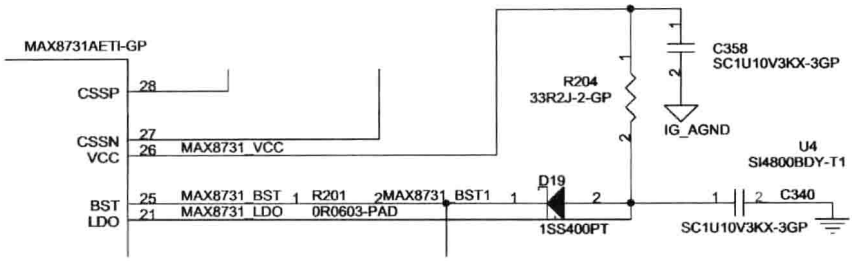


图 11-8　LDO 给 VCC 供电电路截图

当 VCC 有电后，MAX8731 内部产生 4.096V 的基准电压 REF，如图 11-9 所示。

ACOK 的引脚定义原文：AC Detect Output. This open-drain output is high impedance when ACIN is greater than REF/2. The ACOK output remains low when the MAX8731 is powered down. Connect a 10kΩ pullup resistor from VCC to ACOK.

ACIN 在内部与 REF 的一半比较，当 ACIN 大于 REF/2（2.048V）时，ACOK 开漏输出，如图 11-10 所示。

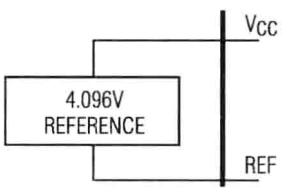


图 11-9　MAX8731 的基准电压产生内部原理图

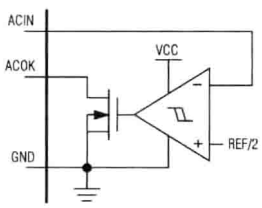


图 11-10　MAX8731 的 ACOK 输出原理截图

只要 AD+电压高于 17.767V 后，ACIN 就会大于 2.048V，ACOK 将会开漏输出 ACAV_IN，如图 11-11 所示。计算过程如图 11-12 所示。

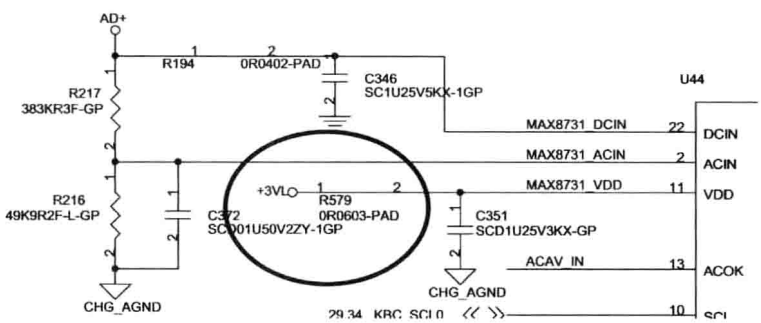


图 11-11　ACOK 输出 ACAV_IN 截图

ACAV_IN 由 MAX8731_LDO 分压为 3.3V 高电平，一路经 Q3 产生低电平的 AD_IN#给 EC（作为 EC 的适配器检测信号），如图 11-13 所示。

另一路控制 U3 的 3-4 脚导通，把 R183 接地。小电流的公共点经过 R182 和 R183 形成分压，产生 6V 左右的电压送给 U2 的 4 脚（G 极），U2 的 S 极为 18.3V，G 极为 6.1V，U2 沟道完全打开，AD+直接流向公共点，产生大电流的公共点，如图 11-14 所示。

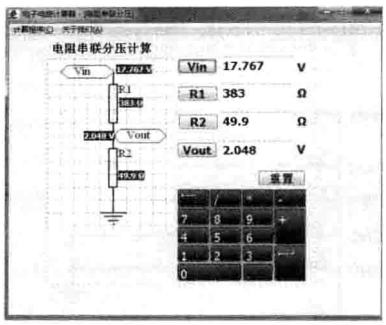


图 11-12　AD+阈值计算截图

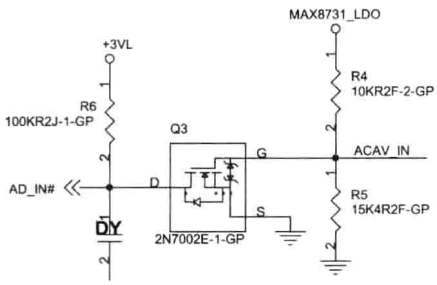


图 11-13　EC 的适配器检测信号产生截图

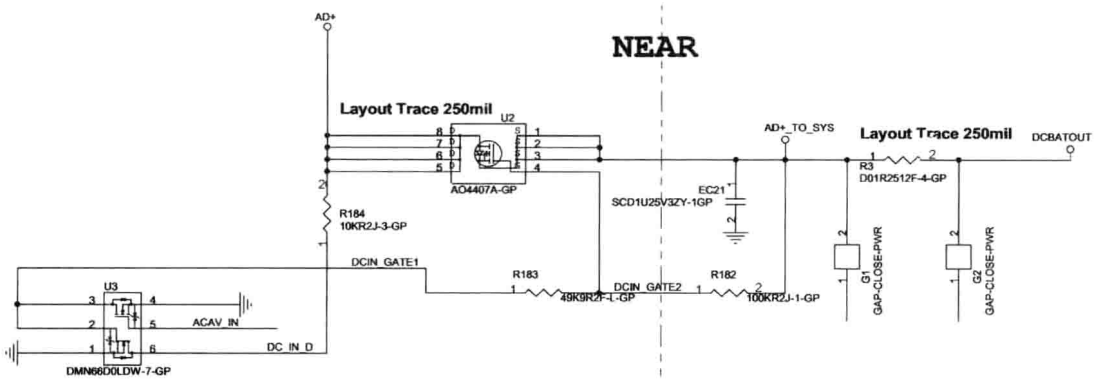


图 11-14　大电流公共点产生电路截图

11.2　纬创 HBU16-1.2 待机电路分析

公共点电压 DCBATOUT 产生之后，输入给待机芯片 U30 的 VIN 供电，如图 11-15 所示。

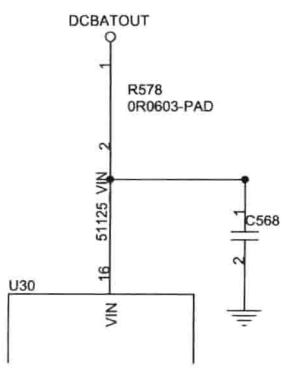


图 11-15　VIN 给 U30 供电电路图

待机芯片为 TPS51125，当其得到 VIN 后，因为 EN0 通过 820K 电阻接地，设定为自动打开线性电压，但关闭 VCLK，如图 11-16 所示。

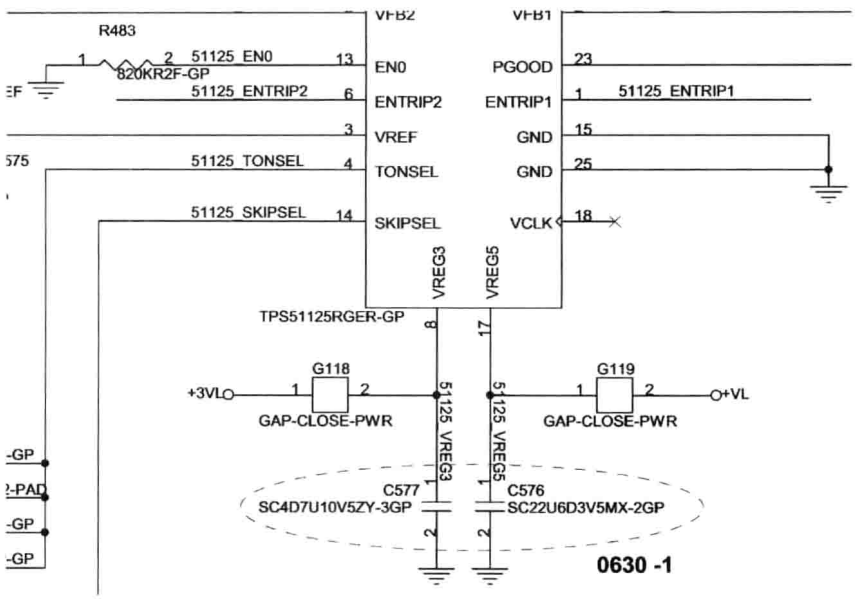


图 11-16　TPS51125 电路截图

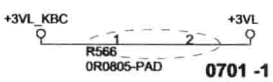


图 11-17　+3VL 更名为+3VL_KBC

根据前面 9.2.2 节所分析过的 TPS51125 工作原理，TPS51125 得到 VIN 和 EN0 后，芯片输出+3VL，更名为+3VL_KBC，如图 11-17 所示。

+3VL_KBC 供给 EC 作为待机电压，如图 11-18 所示。

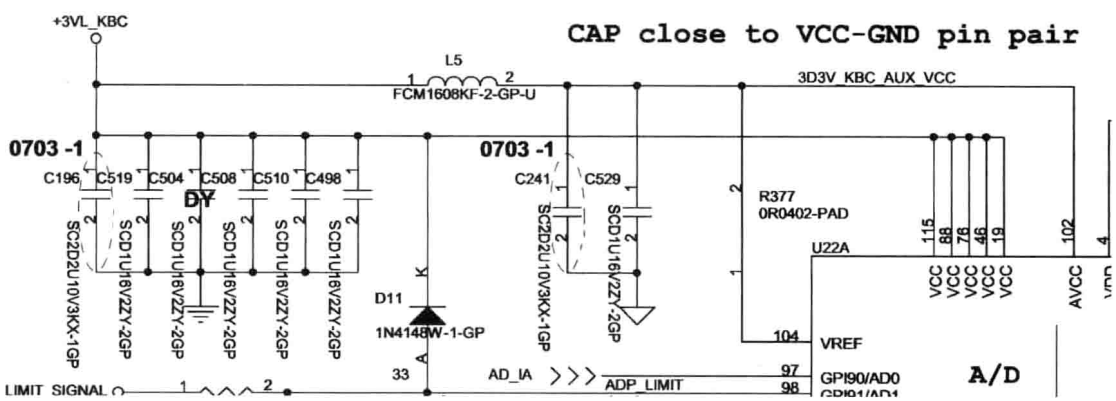


图 11-18　EC 的待机供电截图

EC 得到供电后，给 X2 提供电压，晶振起振，送给 EC 待机时钟 32.768kHz，如图 11-19 所示。

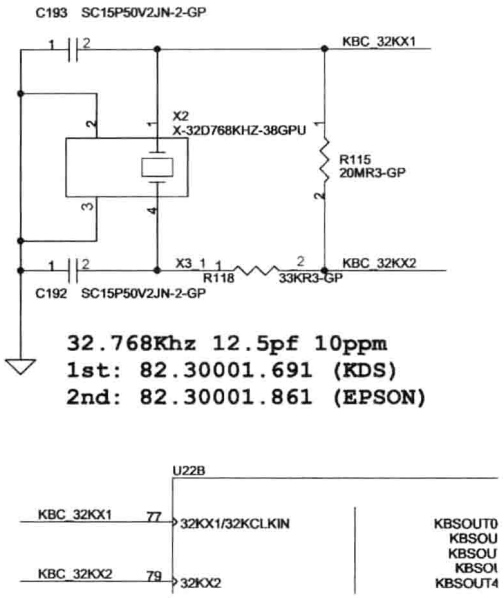


图 11-19　EC 的待机时钟

+3VL_KBC 上拉 VCC_POR#，作为 EC 的待机复位，如图 11-20 所示。

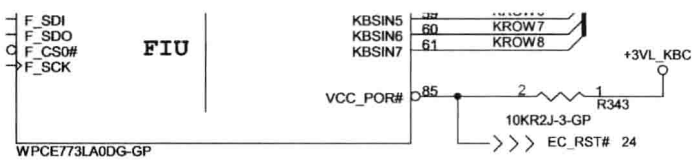


图 11-20　EC 的复位产生原理

EC 的待机条件满足后，通过 86、87、90、92 脚的 SPI 总线（见图 11-21）读取 ROM（U25），ROM 电路如图 11-22 所示。U25 的供电也来自于+3VL_KBC。

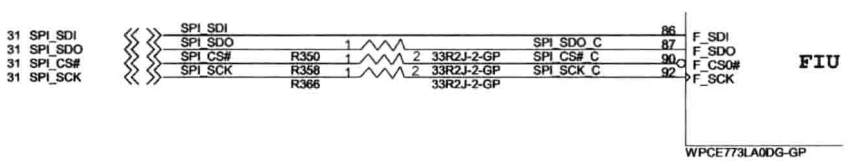


图 11-21　EC 的 SPI 总线引脚

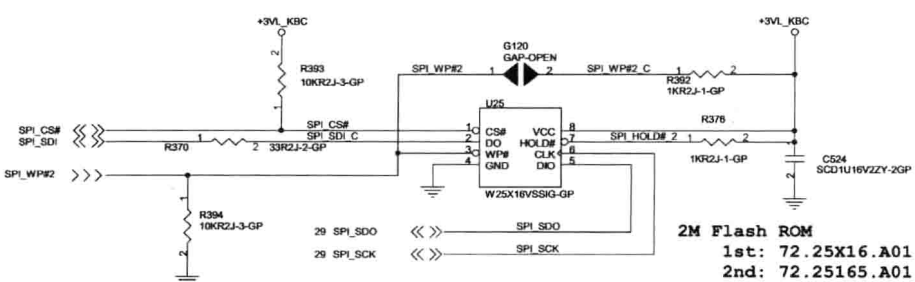


图 11-22　U25 电路截图

EC 正常读取程序后，配置自身脚位。接下来 EC 识别到 93 脚的适配器插入检测信号 AD_IN#，如图 11-23 所示。

EC 检测低电平的到适配器插入指示信号后，自动发出高电平的 PWR_S5_EN，如图 11-24 所示。

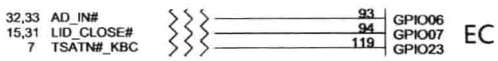


图 11-23 EC 的适配器检测信号

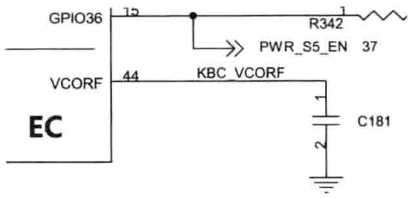


图 11-24 E 发出 PWR_S5_EN

PWR_S5_EN 控制 Q42 导通，Q40 和 Q41 将会截止，如图 11-25 所示。51125_ENTRIP1 和 51125_ENTRIP2 没有直接接地，只能通过 R498 和 R508 接地。

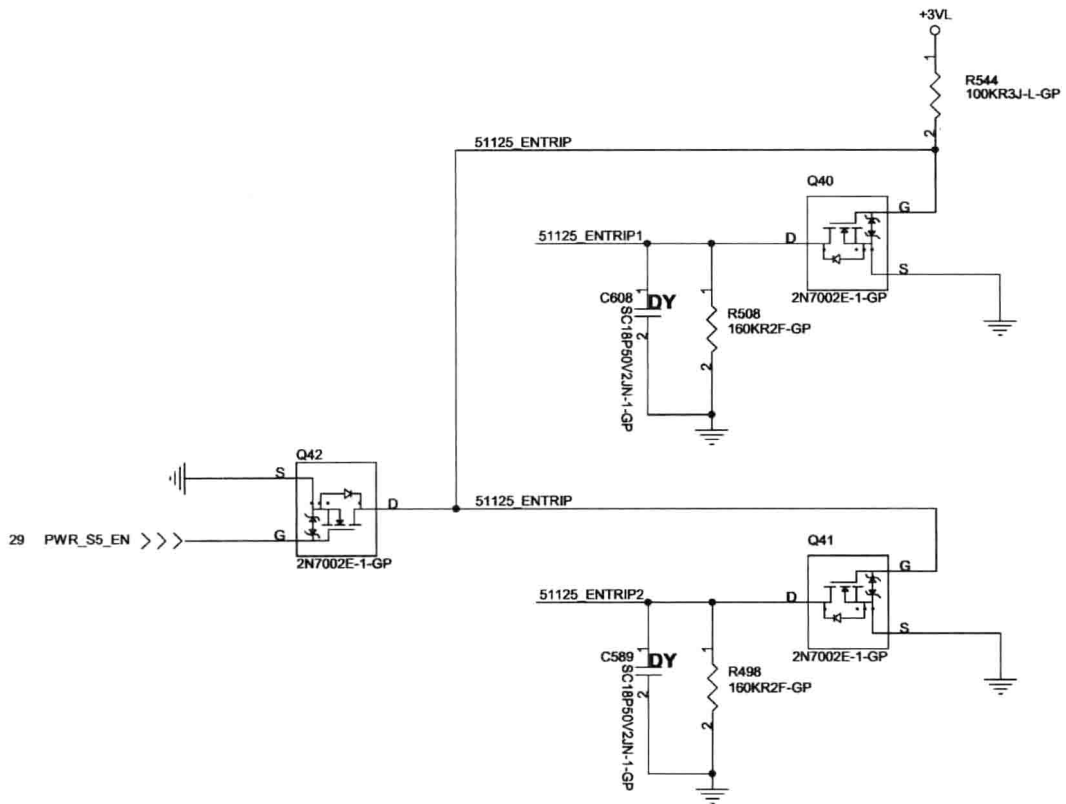


图 11-25 PWR_S5_EN 控制的电路截图

51125_ENTRIP1 和 51125_ENTRIP2 连接到 TPS51125 的 1 脚和 6 脚。根据前面 9.2.12 节的 TPS51125 的引脚定义，通过电阻接地可以开启芯片并且作为过流阈值设定。

TPS51125 输出两路 PWM 供电，如图 11-27 所示：3D3V_PWR、5V_PWR，分别经过

隔离点更名为+3VALW、+5VALW。

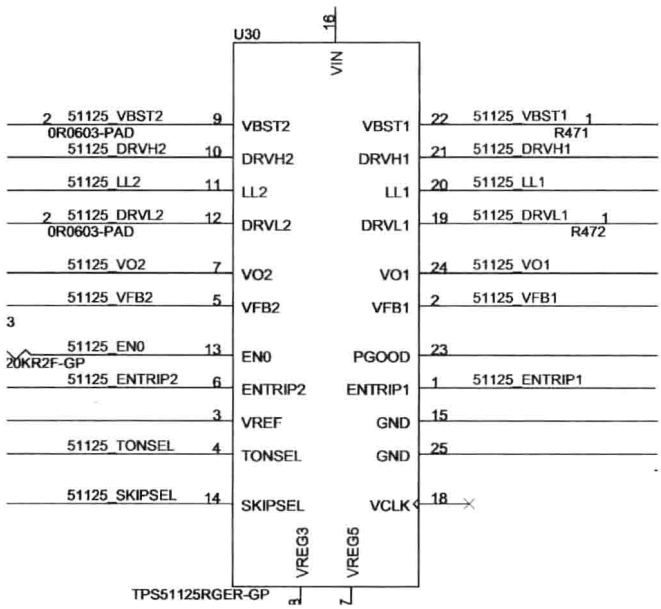


图 11-26　TPS51125 的 1 脚和 6 脚截图

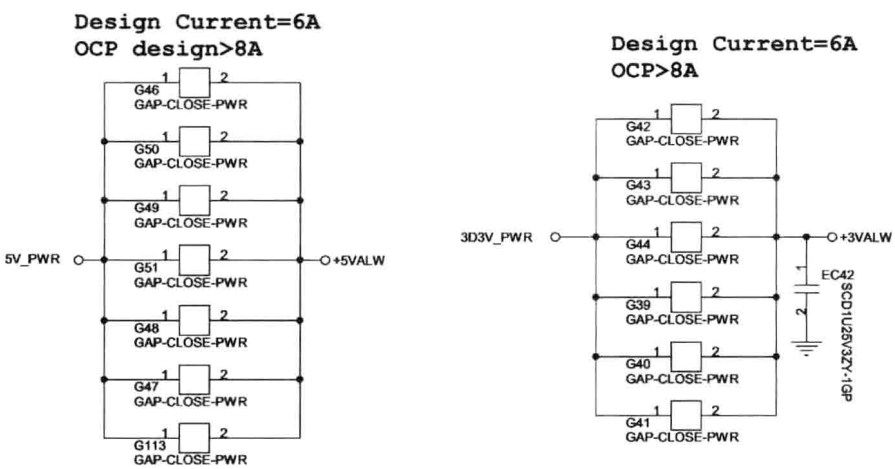


图 11-27　3D3V_PWR 和 5V_PWR 更名的电路截图

+3VALW 和+5VALW 分别供给南桥的 VCCSUS3_3 和 V5REF_SUS，作为南桥待机电压，如图 11-28、图 11-29 所示。

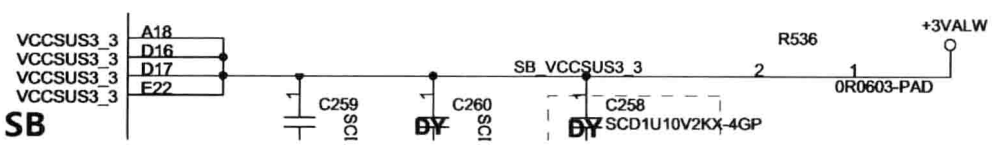


图 11-28　南桥的 3.3V 待机电压

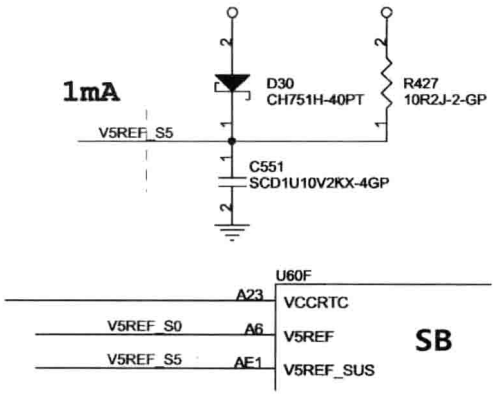


图 11-29　南桥的 5V 待机电压

EC 延时发出 PM_RSMRST#，如图 11-30 所示。

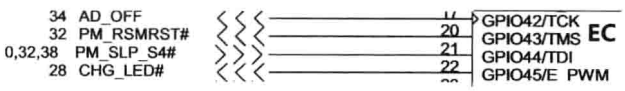


图 11-30　EC 发出 PM_RSMRST#

PM_RSMRST#转换为 RSMRST#_SB，如图 11-31 所示。

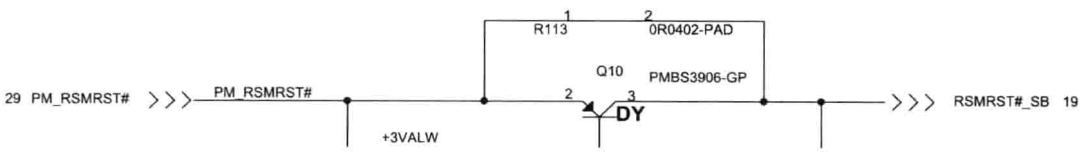


图 11-31　PM_RSMRST#更名为 RSMRST#_SB

RSMRST#_SB 送给了南桥，如图 11-32 所示。

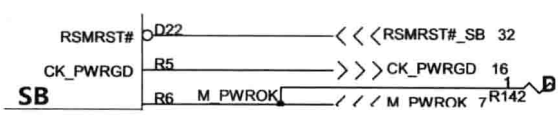


图 11-32　RSMRST#_SB 送给了南桥

第 12 章
仁宝代工笔记本电脑电路分析

仁宝设计的主板，最大的特色就是保护隔离和待机电路，上电时序和 RTC 电路也基本是标准时序。本章介绍三种仁宝的保护隔离电路。然后讲解一款仁宝的待机电路。

12.1 仁宝 LA-5891P 保护隔离和待机电路分析

本节以仁宝 LA-5891P 为例分析保护隔离和待机电路。

1. 保护隔离电路

插入适配器，经过电源头转接到 PJP1，经过 PL24 后产生 VIN，19V，如图 12-1 所示。仁宝主板电源接口的实物图如 12-2 所示。

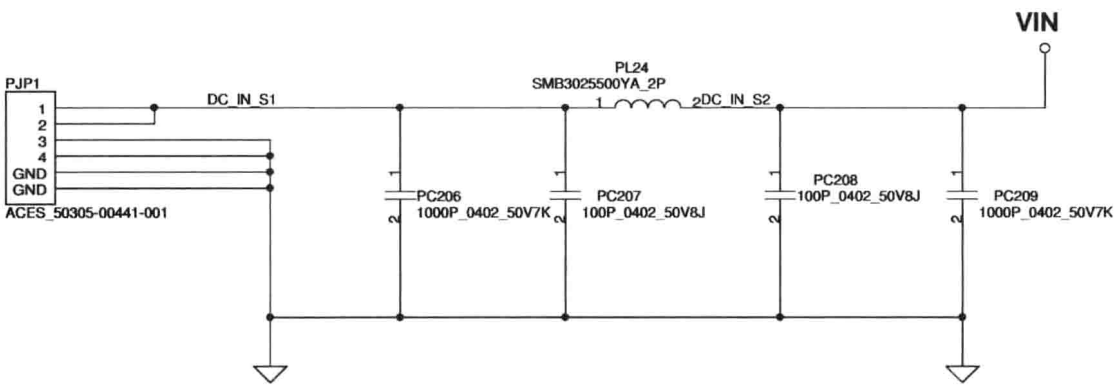


图 12-1　VIN 的产生

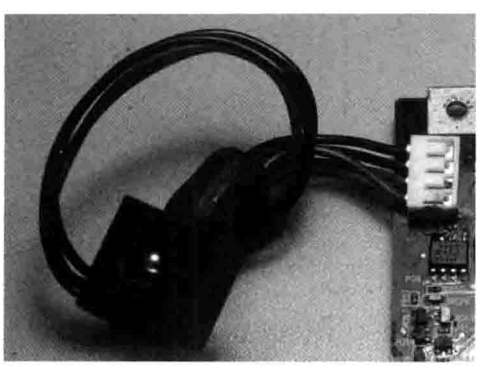


图 12-2　仁宝主板电源接口

VIN 经 PD2、PR304 和 PR305 的并联后产生 VS，经 PQ42 体二极管产生 N1，经 PR306 变为 CHGRTCP，再经过 PR309 产生 N2 给稳压器 PU14 供电，PU14 输出 3.3V 的 RTCVREF，如图 12-3 所示。

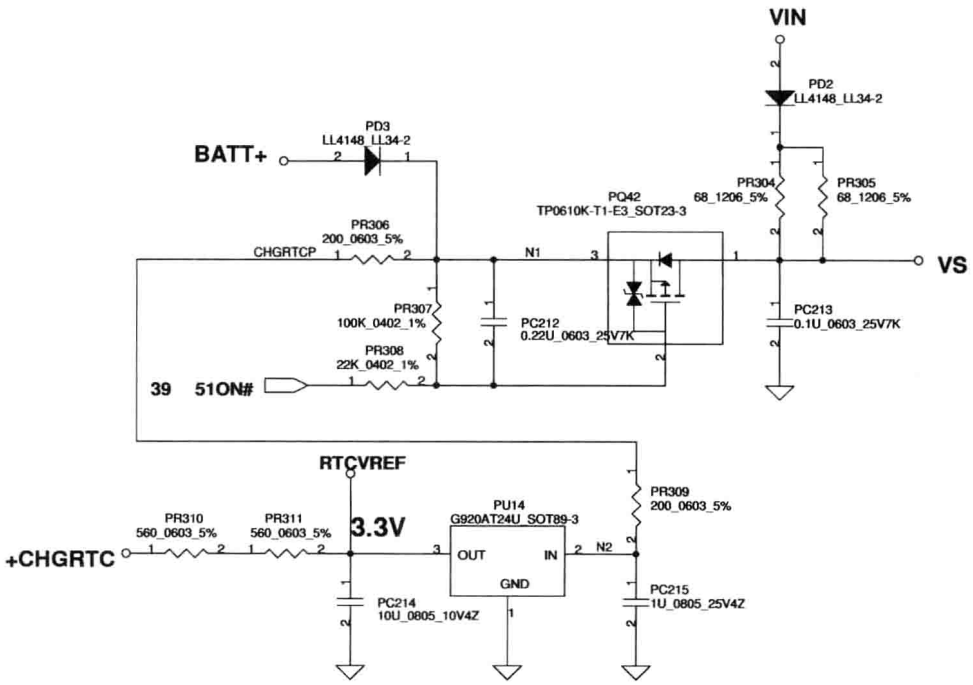


图 12-3　RTCVREF 的产生电路

VIN 经 PR297 和 PR301 分压后与 RTCVREF 比较，若 VIN 电压大于 17.24V（忽略迟滞电阻 PR295 后粗略计算：VIN/(PR297+PR301)×PR301 的结果要大于 3.3V），比较器会开漏输出，由 VIN 分压并经 PD1 稳压产生高电平的 PACIN 和 ACIN，如图 12-4 所示。

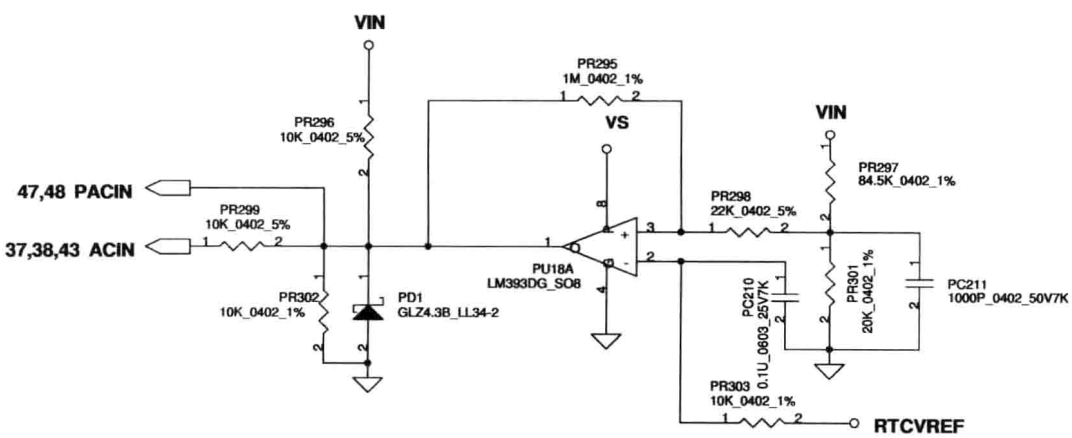


图 12-4　PACIN 和 ACIN 的产生电路

如果算上迟滞电阻，VIN 电压阈值下降沿为 17.525V，上升沿为 17.901V，如图 12-5 所示。

VIN 越过 PD14 和 4 个并联电阻，自导通 PQ67，预供电至 B+，如图 12-6 所示。（PD14 的压降 1mA 时为 0.7V 左右，10mA 时为 1V 左右，具体可查阅 LL4148 的数据手册。）若 B+对地阻值高于 1.35kΩ（粗略计算：VIN 按 19V 算，PD14 压降按 1V 算，(19V-1V)/(250+RB+)×RB+=15.2V，得 RB+=1357Ω），B+得到的电压会高于 15.2V。

Vin Dectector			
	Min.	Typ	Max.
H-->L	16.976V	17.525V	17.728V
L-->H	17.430V	17.901V	18.384V

图 12-5　VIN 阈值电压截图

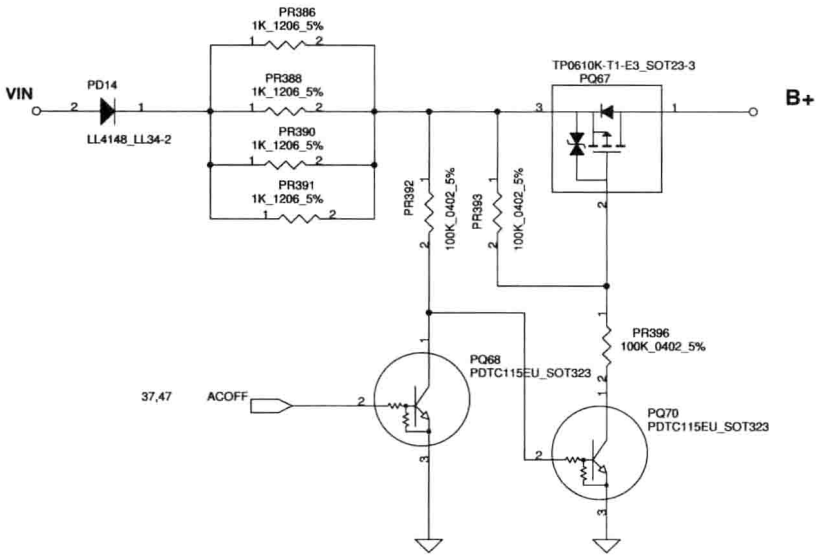


图 12-6　预供电 B+产生电路

适配器检测到后，PACIN 为高电平，使 PQ69 导通，使得 PR395 和 PR394 并联，并联后其阻值为 138kΩ，B+经 PR387 下来与并联电阻分压，如图 12-7 所示。若 B+电压高于 15.2V（忽略迟滞电阻 PR385），分压后会大于 3.3V，比较器开漏输出，由 VL 上拉为高电平，ACON 不被拉低（VL 来自于待机芯片，会在待机电路中分析）。

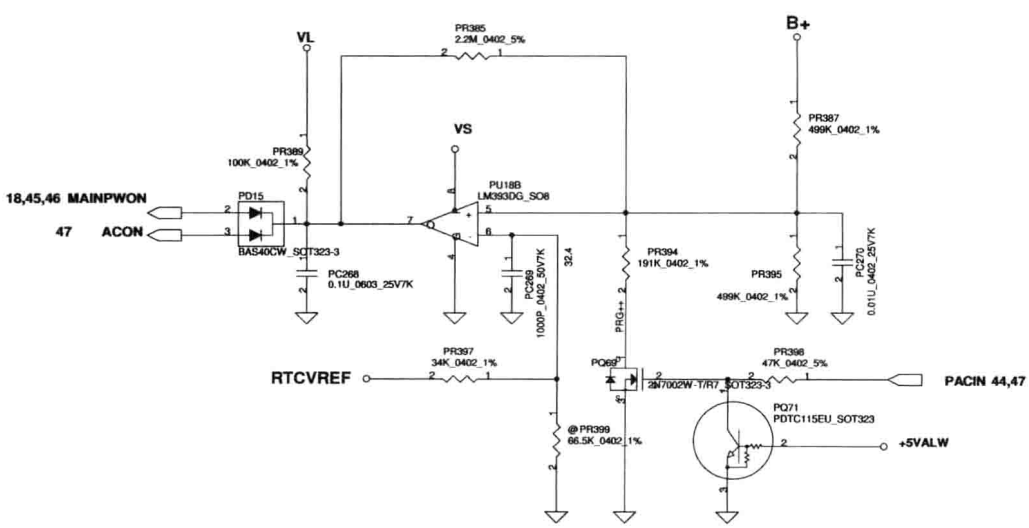


图 12-7　点火回路电路截图

若 B+存在短路，阻值低于 1.35kΩ时，其电压值被拉低至 15.2V 以下，经过电阻分压得到的电压会低于 RTCVREF 电压 3.3V，比较器 7 脚输出低电平，于是 ACON、MAINPWON 均被拉低。这就是预供电电路，也叫点火回路。

这个点火回路又分为三种情况（忽略迟滞电阻）。

① PACIN 为低时，PQ69 截止，PR394 不接地，不参与分压电路，B+最低不能低于 6.6V（电池模式）。

② 当 PACIN 为高时，但+5VALW 还没有产生前，PQ71 截止，PQ69 导通，PR394 和 PR395 并联，再与 PR387 串联分压，B+最低不能低于 15.2V（适配器刚插入的时候）。

ACIN

Precharge detector			
	Min.	typ.	Max
H-->L	14.589V	14.84V	15.243V
L-->H	15.562V	15.97V	16.388V

BATT ONLY

Precharge detector			
	Min.	typ.	Max
H-->L	6.138V	6.214V	6.359V
L-->H	7.196V	7.349V	7.505V

图 12-8　适配器和电池模式下 B+阈值电压设置原文截图

③ 当 PACIN 为高，+5VALW 也有了，PQ71 导通，PQ69 截止，PR394 不接地，B+只要不低于 6.6V 就可以使比较器开漏输出高电平，ACON 和 MAINPWON 均不被拉低（适配器模式，点火已经完成）。

图 12-8 所示是加上迟滞电阻后，B+的检测阈值，适配器模式是 14.8～15.9V，电池模式是 6.2～7.3V（选取中间值）。

仁宝机器，如非程序控制对电池电量进行校正等强制开启电池放电的情况，EC 一般一直输出低电平的 ACOFF，PQ65 截止，PACIN 为高，ACON 不被比较器拉低，PQ63 获得高电平的 G 极电压，PQ63 导通，如图 12-9 所示。

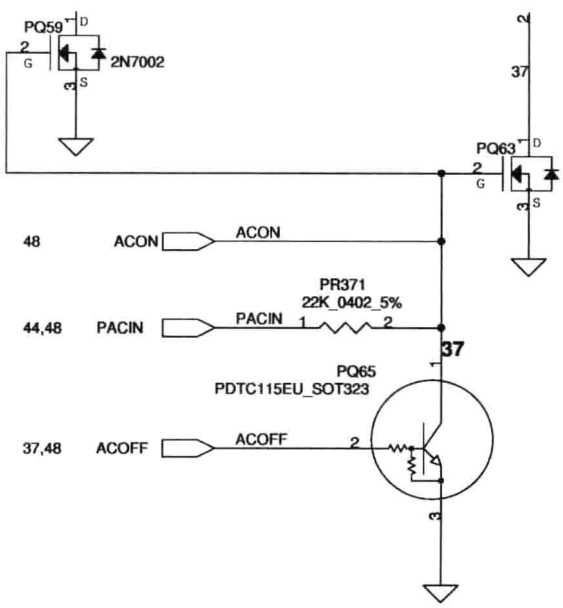


图 12-9　PACIN 和 ACON 电路

VIN 经过 PQ51 的体二极管产生的 P2，经过 PR354 和 PR361 再经过 PQ63 接地，形成分压，产生约 8V 的电压加给 PQ51 和 PQ52 的 G 极，使之完全导通，VIN 流向 B+，大电流的公共点产生，如图 12-10 所示。

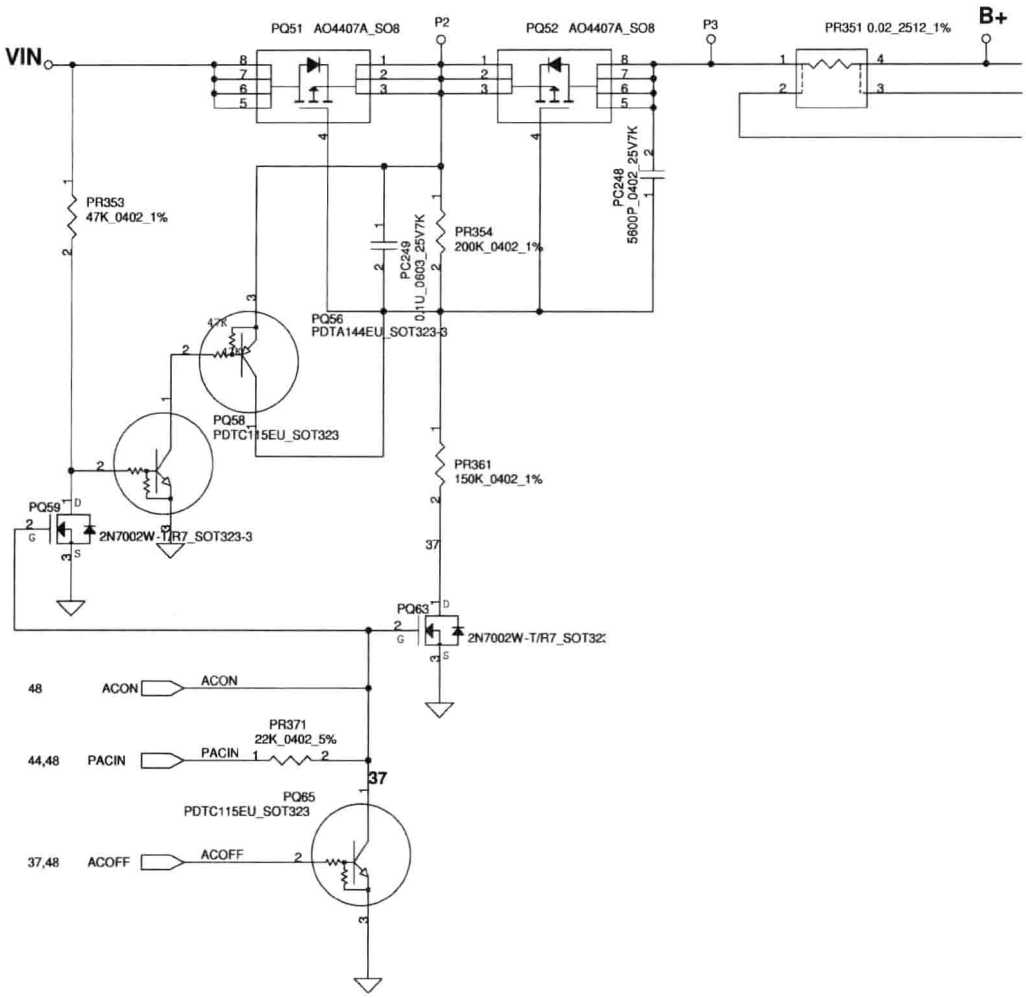


图 12-10　大电流的 B+产生电路

① ACON 为高，同时使 PQ59 也导通，PQ58 就会截止，PQ56 也会截止。

② 如果 ACON 为低，或者 PACIN 为低，都会使 PQ63，PR354 和 PR361 不分压，P2 的 18V 通过 PR354 上拉 PQ51、PQ52 的 G 极，两个隔离管都截止。

同时 PQ59 也截止，PQ58 的 B 极被 VIN 拉高，PQ58 导通，PQ56 同样也导通，P2 经过 PQ56 的 E 极流向 C 极，直接加到 PQ51、PQ52 的 G 极，使之可靠截止。

电池隔离和放电电路如图 12-11 所示。

图 12-11 中，当 PACIN 为高，PQ61 导通，拉低 PD12 的正极，PD12 截止；ACOFF 也为低，PD9 截止；三极管 PQ57 的 B 极被自带电阻下拉为低电平，PQ57 截止，VIN 经过 PR352 上拉 PQ53 的 G 极，PQ53 截止，电池被隔离。

① 如果 VIN 没电，PQ53 的 G 极被 PR352 下拉接地，PQ53 导通，电池放电。

② 如果 VIN 有电，但 PACIN 为低电平，PQ61 截止，PD12 正极被 PR357 上拉为高，PD12 导通，PQ57 也导通，VIN 经过 PR352 和 PR356 分压给 PQ53 的 G 极，PQ53 导通，电

池放电。

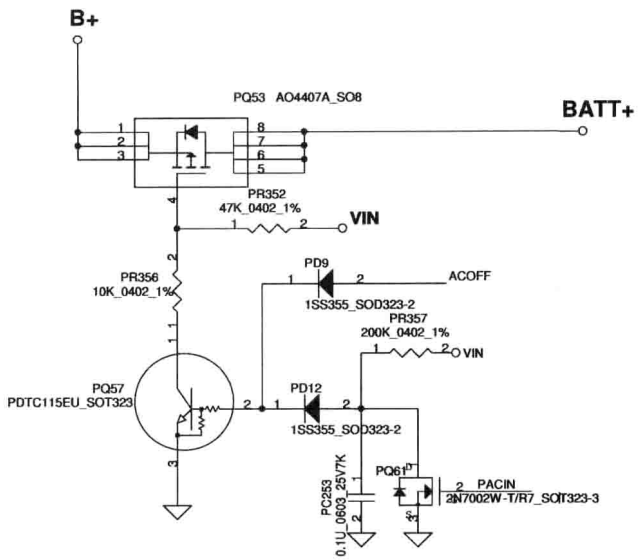


图 12-11　电池隔离电路

③ 如果 VIN 有电，PACIN 也为高电平，但 ACOFF 也为高（程序控制对电池强制放电时），PD9 导通，PQ57 同样还是会导通，VIN 经过 PR352 和 PR356 分压给 PQ53 的 G 极，PQ53 导通，电池放电。

2．VS 的产生分析（适配器模式和电池模式）

VS 产生电路如图 12-12 所示，看下面的分析。

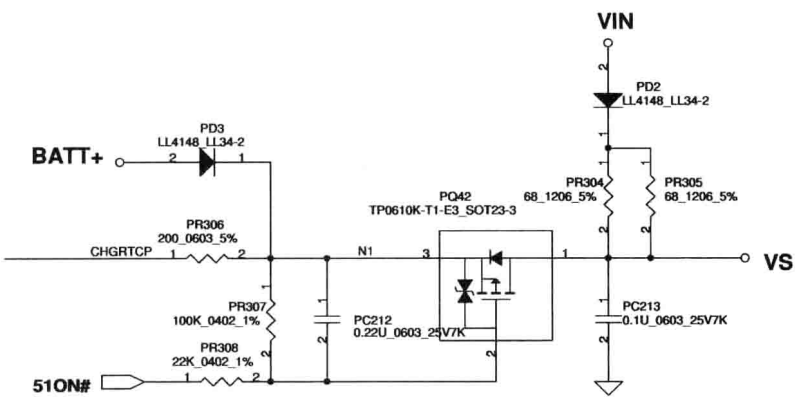


图 12-12　VS 的产生电路

适配器模式：VIN 经过 PD2，再经过 PR304 和 PR305 直接产生 VS。

电池模式：BATT+经过 PD3 产生 N1，送到 PQ42 的 3 脚，是无法导通至 VS 的。

PQ42 是一个 P 沟道，导通条件是：51ON#为低电平的时候，PR307 和 PR308 形成分压，产生相对低电平 2V 左右，此时 G 极为 2V，S 极为 11V，$V_G<V_S$，PQ42 完全导通，产生 VS。

所以，电池模式下，要想产生 VS，必须要置低 51ON#。

51ON#连接到 D12 和 Q32，当按下开关后，ON/OFFBTN#为低，通过 D12 拉低 51ON#，从而产生 VS，如图 12-13 所示。

触发开关的同时还会产生 ON/OFF 给 EC，EC 再发出高电平的 EC_ON 来导通 Q32，维持 51ON#为低电平。

（仁宝的开机针在没有触发前适配器模式下为 17V 左右，电池模式下为 10V 左右。）

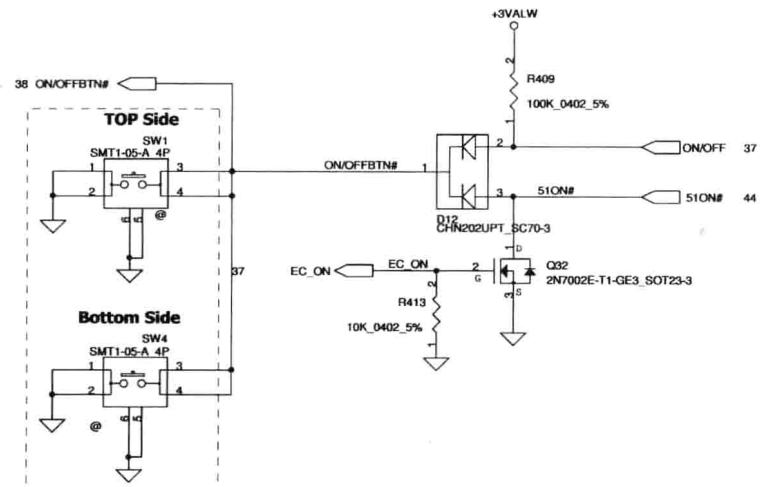


图 12-13　51ON#电路

3．待机电路

公共点电压 B+转换成 ISL6237_B+，供至 PU16（RT8206）的 6 脚 VIN，如图 12-14 所示。经查 RT8206 数据手册，VIN 最低工作电压为 6V。

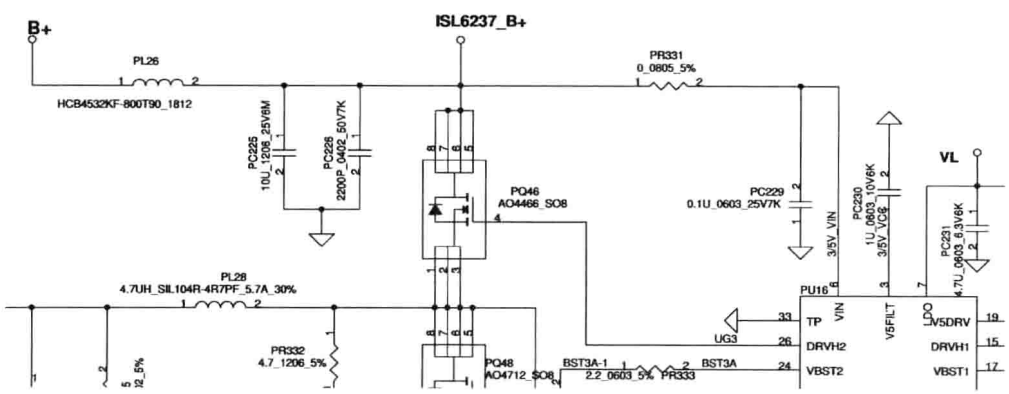


图 12-14　B+给 PU16 供电

VS 经稳压二极管 PD7 反向击穿后，再分压给 EN_LDO，如图 12-15 所示（VS 只要高于 7.5V，反向击穿 PD7 之后会高于 2.4V，再分压后产生的 EN_LDO 可以大于 4 脚阈值 1.6V）。

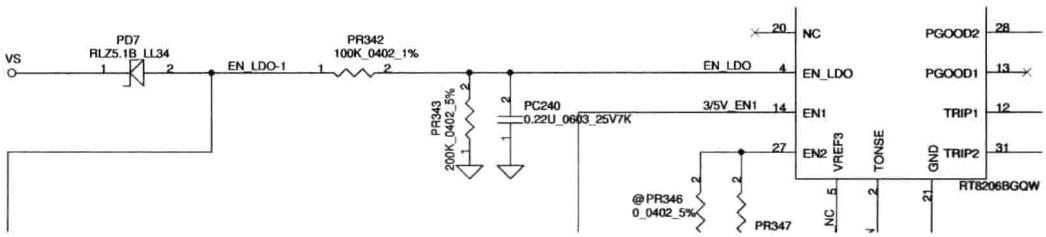


图 12-15　EN_LDO 产生电路

PU16 获得了 VIN 和 EN_LDO 后，输出基准电压 2VREF_ISL6237 和线性电压 VL，如图 12-16 所示。

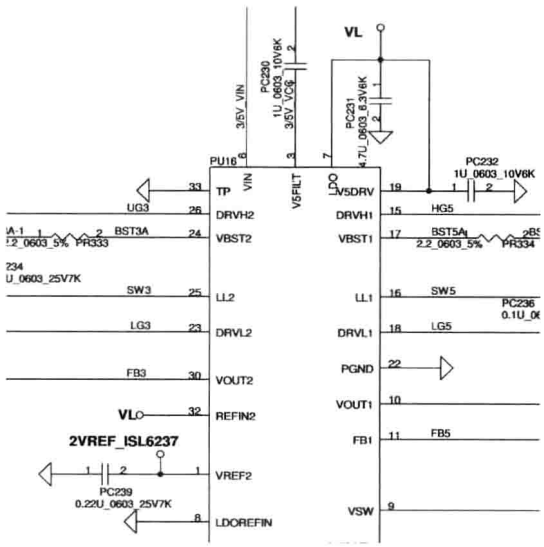


图 12-16　PU16 输出 LDO 和 VREF2

VL 通过 PR561 上拉 RT8206 的 EN1，2VREF_ISL6237 直接加到 EN2。根据 RT8206 的引脚定义可知，EN2 接 REF，设定为先产生+5VALW 后才能产生+3VALW，如图 12-17 所示。

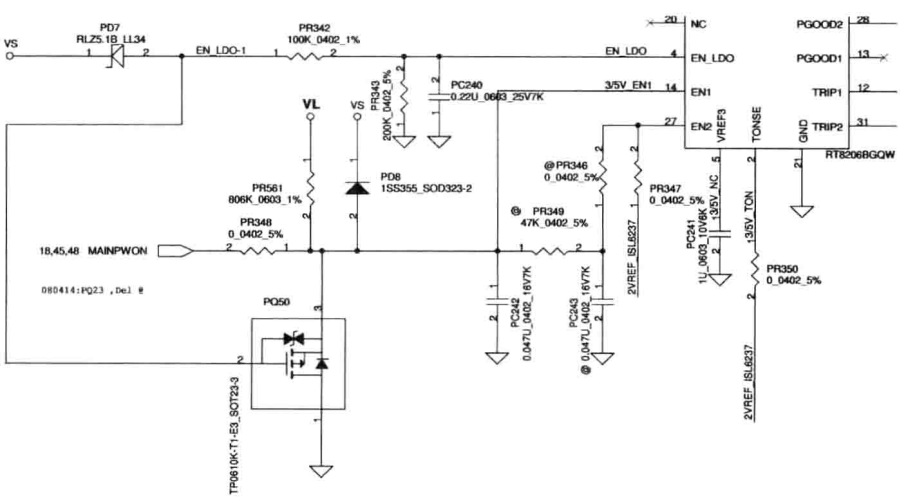


图 12-17　EN1 和 EN2 的来源

在 MAINPWON 没有被点火回路拉低也没有被温控电路拉低时，EN1 为高电平。RT8206 先开启 PWM1 控制产生+5VALWP，等+5VALWP 稳定后，RT8206 再开启 PWM2 产生+3VALWP（32 脚接 VL，11 脚接地，两路 PWM 分别设定固定输出 5V 和 3.3V），如图 12-18 所示。

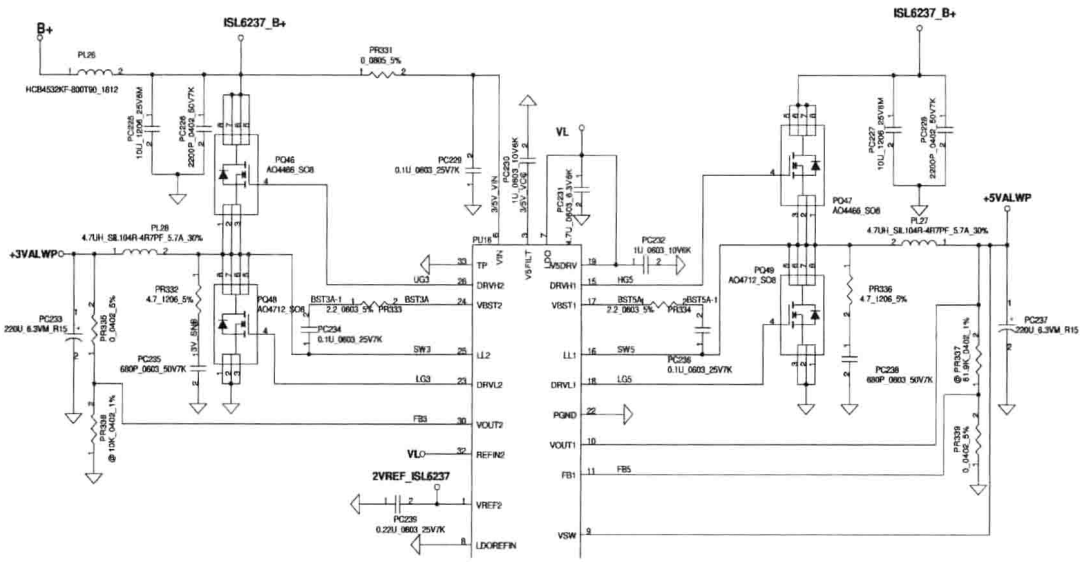


图 12-18　RT8206 输出两路 PWM

MAINPWON 一路连接点火回路的 PD15，另一路连接到 PU30 的 3、4 脚，如图 12-19 所示。这是一个 CPU 温控电路，当温度升高时，PH1 阻值会降低（NTC）。达到一定温度时，PU30 会拉低 MAINPWON。

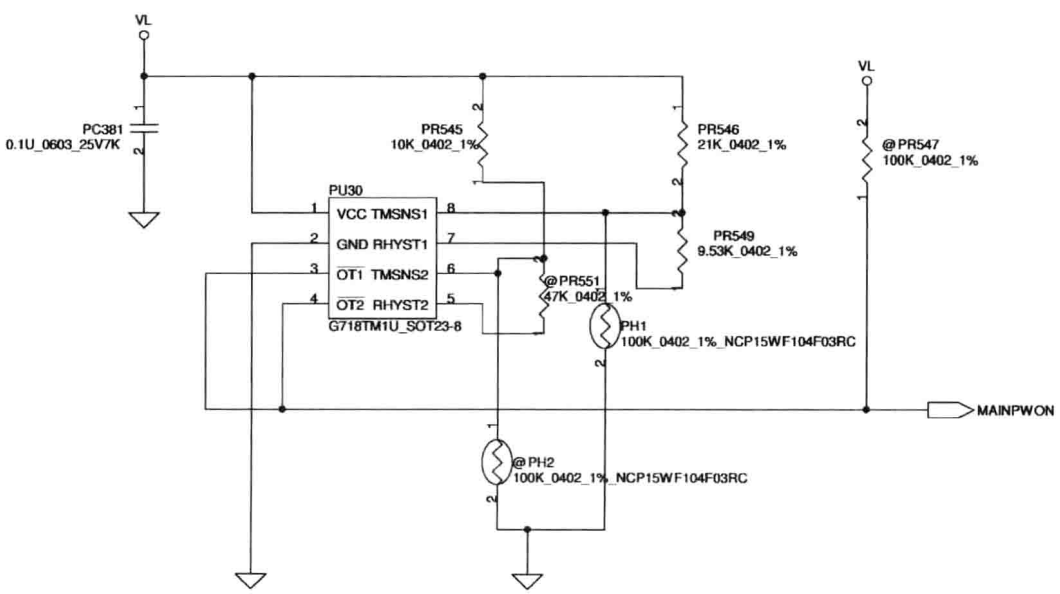


图 12-19　PU30 温控芯片电路

待机电压+3VALWP 经过隔离点后更名为+3VALW，+5VALWP 经过隔离点后更名为+5VALW，如图 12-20 所示。

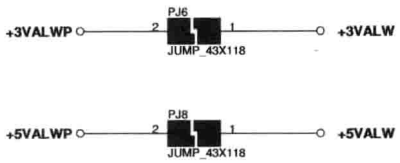


图 12-20　两个电压更名

+3VALW 直接给 EC 供电，如图 12-21 所示。

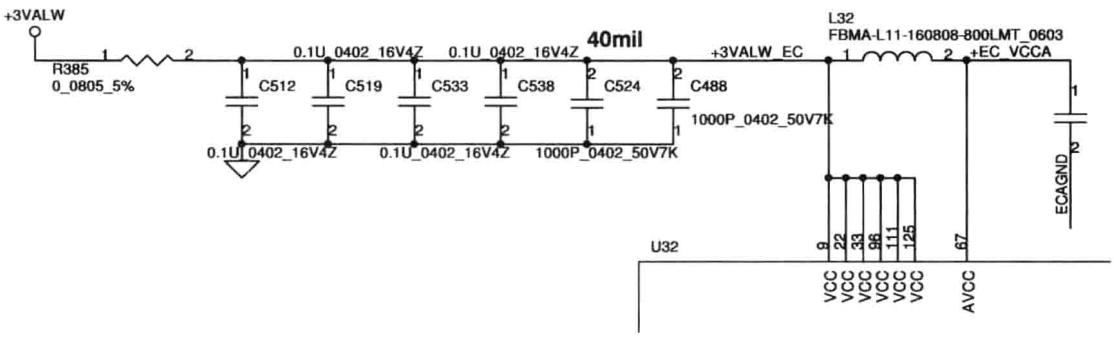


图 12-21　EC 的待机供电

+3VALW 经过隔离点 J5 产生+3V 给桥提供待机电压（U14 旁边的@表示此 U14 未安装，J5 是短接的），如图 12-22 所示。

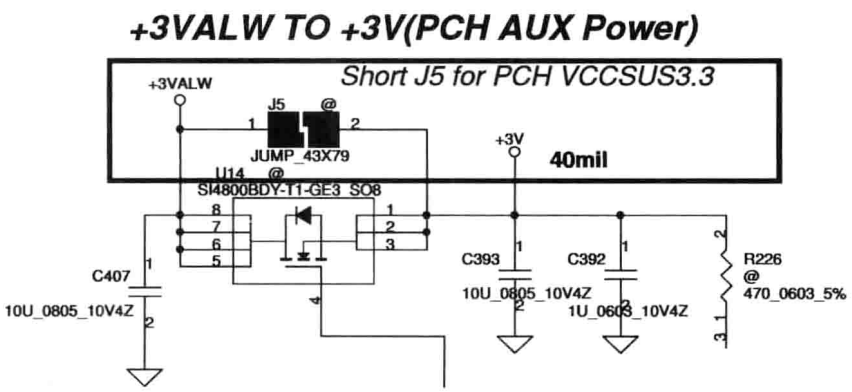


图 12-22　+3V 产生电路

+5VALW 经过 R169 更名为+5V 供给桥的 V5REF_SUS，如图 12-23 所示。

RT8206 在正常产生+3VALWP 和+5VALWP 后，开漏输出 SPOK，如图 12-24 所示。

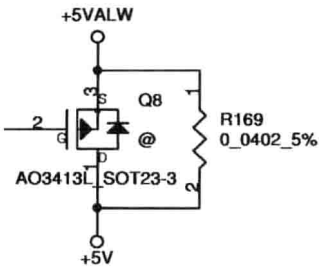


图 12-23　+5V 的产生

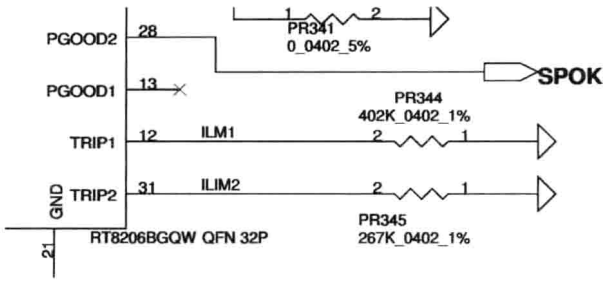


图 12-24　RT8206 输出 SPOK

SPOK 由 VL 上拉为高电平后控制 PQ45 导通，B+经过 PR325 和 PR327 分压控制 PQ44 导通，产生+VSBP，如图 12-25 所示。

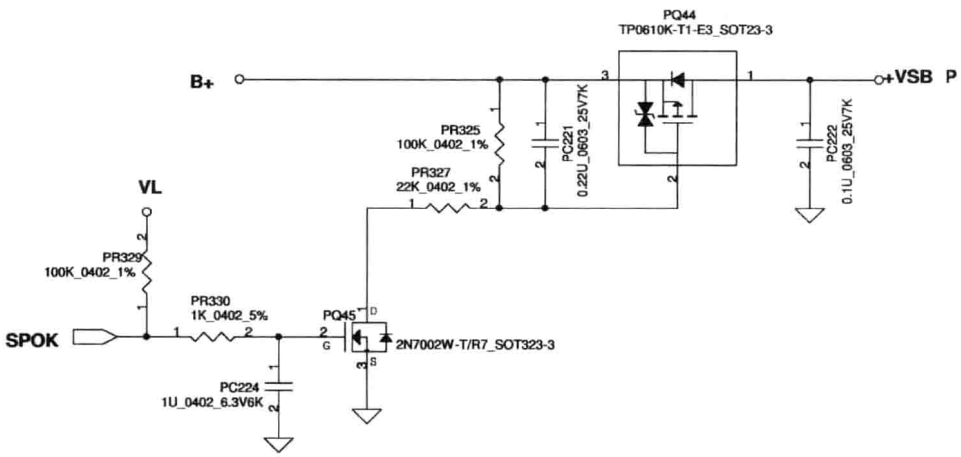


图 12-25　+VSBP 产生

EC 在其待机电压正常后，外接晶振 X1 起振，如图 12-26 所示。

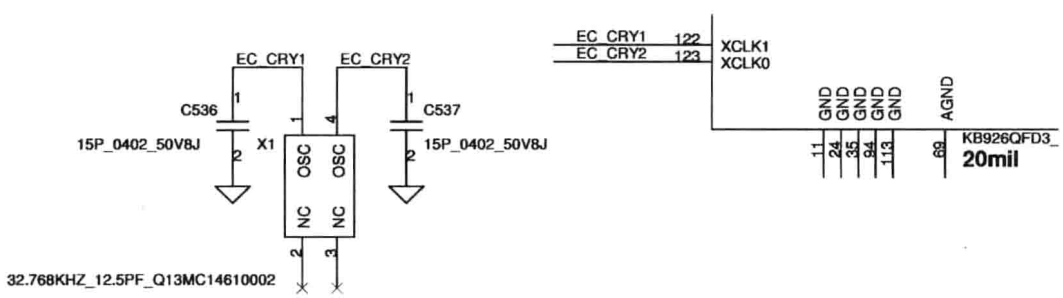


图 12-26　EC 的待机时钟

+3VALW 延时给 37 脚提供复位，如图 12-27 所示。

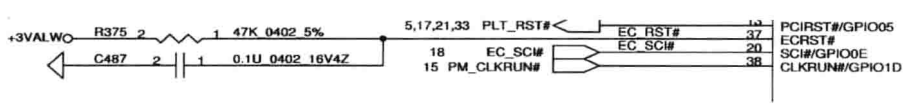


图 12-27　EC 的待机复位

EC 开始通过 119、120、126、128 脚的 SPI 总线读取 U31 的数据，配置 GPIO 脚，如

图 12-28。U31 的电路如图 12-29 所示，图中 U30 没有安装。

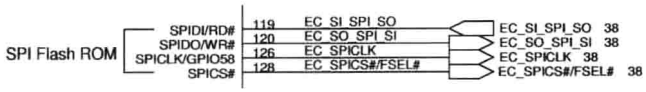


图 12-28　EC 读取 BIOS 的引脚

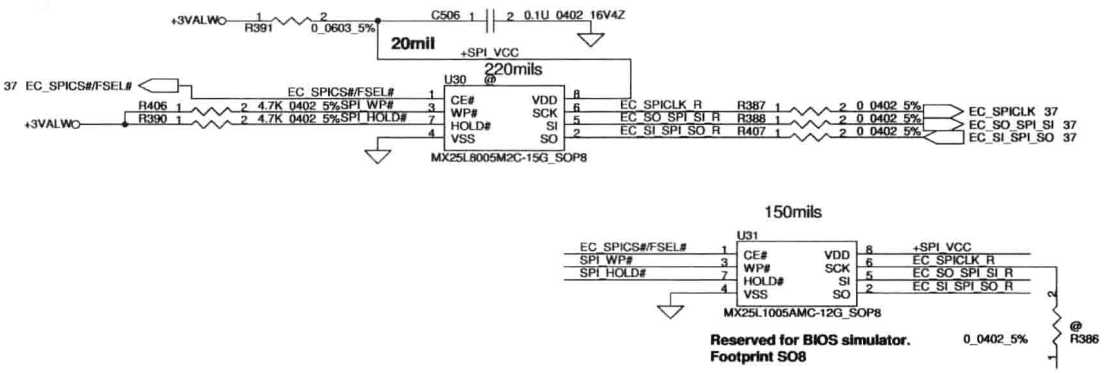


图 12-29　U31 所在电路截图

待机电路至此完成，接下来 EC 会等待用户触发开关，再发出 RSMRST#和 PWRBTN#给桥，这里不再细述。

12.2　仁宝 LA-6631P 保护隔离电路分析

在仁宝主板中，部分机型的保护隔离和点火回路电路有另一种方式，接下来以 LA-6631P（GM45 系列）为例讲解此种保护隔离原理。一起看保护隔离电路的工作原理，如图 12-30 所示：VIN 越过 4 个并联的电阻到达 PRECHG，此电压一路经过 PD7 和 PQ27 到 B+，另一路经过 PR43 和 PR47 分压后送给 PU4（ISL6251）的 ACSET 脚。

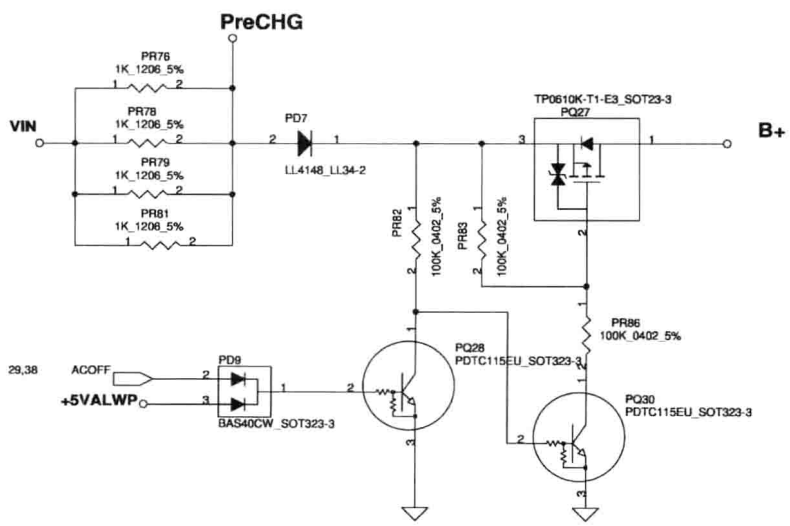


图 12-30　预供电 B+

在适配器供电模式下，ACOFF 为低，此时+5VALWP 也未产生，PD9 无法使 PQ28 导通，所以 PQ30 将会导通，使 PR83 和 PR86 分压形成相对低电平，小电流的 B+产生。在程序控制电池进行电量校正时 ACOFF 为高，或者+5VALWP 正常产生后，此电路都会关闭。

如果 B+存在短路，电压被拉低，那么 PRECHG 同样会被拉低，因 LL4148 钳位作用，PRECHG 电压会比 B+高 1V（经查，LL4148 压降 1V）。PRECHG 经过分压，送到 PU4（ISL6251）的 ACSET。在 ISL6251 数据手册中有注明如下：

ACSET　ACSET is an AC adapter detection input. Connect to a resistor divider from the AC adapter output.

ACPRN　Open-drain output signals AC adapter is present. ACPRN pulls low when ACSET is higher than 1.26V; and pulled high when ACSET is lower than 1.26V.

ACSET 定义为 AC 适配器检测输入脚。

ACPRN 定义为开漏输出脚，当 ACSET 高于 1.26V 时 ACPRN 拉低，当 ACSET 低于 1.26V 时，ACPRN 拉高也就是说 ACSET 的阈值为 1.26V，经过分压计算[1.26/PR47*(PR43+PR47)]可以得出 PRECHG 不能低于 18.09V。由于 B+是 PRECHG 经过 PD7 产生的，所以 B+电压最低限制为 17.09V，如图 12-31 所示。

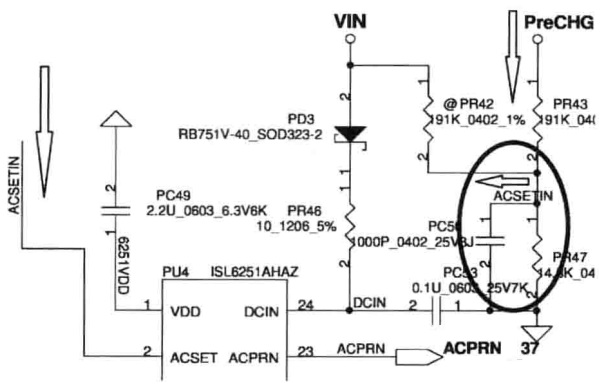


图 12-31　PRECHG 分压给 ACSET

若 B+不存在短路，PRECHG 电压正常，ACSET 超过 1.26V，ACPRN 输出低电平，PQ26 将会截止，PACIN 由 6251VDD 经过 PR72 和 PR74 分压得到高电平，同时 ACIN 高电平送给 EC，如图 12-32 所示。

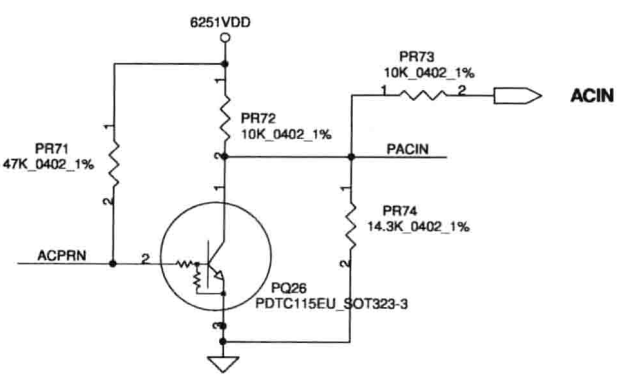


图 12-32　PACIN 和 ACIN 的产生

高电平的 PACIN 经过 PR63 使 PQ20B 导通，VIN 经过 PQ12 体二极管产生的 P2 经过 PR41 和 PR50 分压成 8V 左右，PQ12、PQ13 导通，VIN 越过保护隔离产生大电流 B+，如图 12-33 所示。

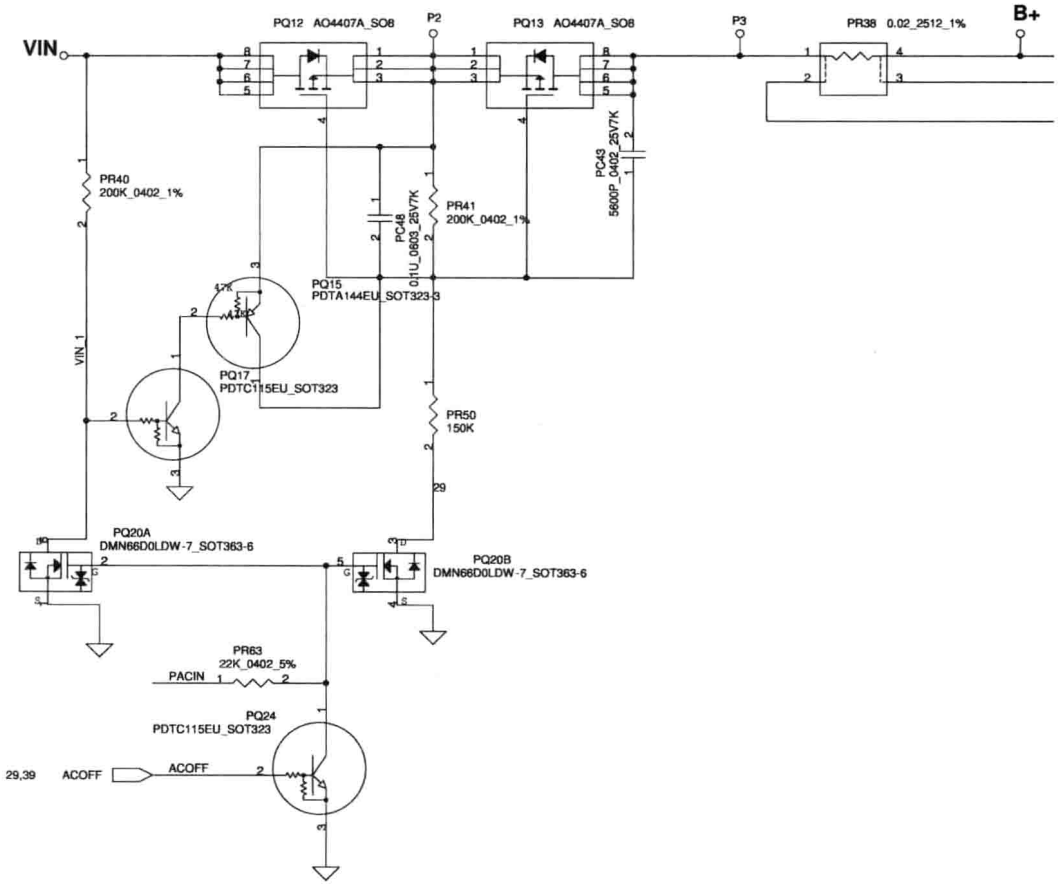


图 12-33　大电流的 B+产生电路

若程序控制 EC 对电池电量进行校正时，ACOFF 为高，PQ24 导通，拉低 PQ20 的 G 极，VIN_1 使 PQ17 导通，从而 P2 经过 PQ15 内部电阻分压，PQ15 是 PNP 管，B 极电压小于 E 极，E-C 导通，将 P2 直接导通到 PQ12 和 PQ13 的 G 极，两个 P 沟道管都会被关闭。VIN 与 B+被隔离。

另外，如图 12-34 所示，若 ACPRN 为低电平后，PQ10 截止，VS 经过 PR36 使 PQ9 导通，拉低 PQ8 的 G 极，PQ8 截止，ENTRIP1 和 ENTRIP2 不接地（注：VS 只有在适配器模式下直接产生，而在电池模式下需要触发开关后才会产生，这个与 LA-5891P 没有区别，不再阐述。另若存在过温，MAINPWON 为低，也会截止 PQ9）。

RT8205 的 ENTRIP1 和 ENTRIP2 没有直接接地，而是通过电阻 PR27、PR28 接地，可以顺利产生+3VALW、+5VALW。

在 RT8205 的数据手册中定义了 ENTRIP 脚的作用是使能和极限电流设定，当此脚接地时作为使能脚关闭输出，当此脚接电阻再接地时作为极限电流设定。芯片内部从 VREG5 引来 10μA 电流源。这段文字的英文原文如下。

ENTRIP1 (Pin 1)　Channel 1 enable and Current Limit setting Input. Connect resistor to GND to set the threshold for channel 1 synchronous RDS(ON) sense. The GND-PHASE1 current-limit threshold is 1/10th the voltage seen at ENTRIP1 over a 0.5V to 2V range. There is an internal 10μA current source from VREG5 to ENTRIP1. The logic current limit threshold is default to 200mV value if ENTRIP1 is higher than VREG5-1V.

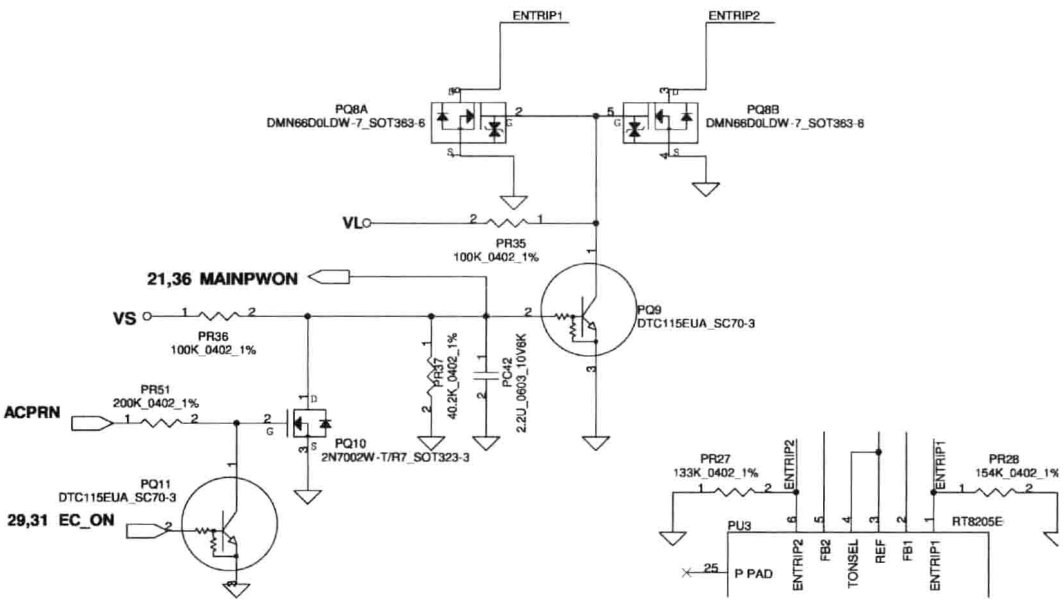


图 12-34　待机电压的使能信号的控制电路

12.3　仁宝 LA-6751P 保护隔离电路分析

首先是适配器插入，输出 VIN，如图 12-35 所示。

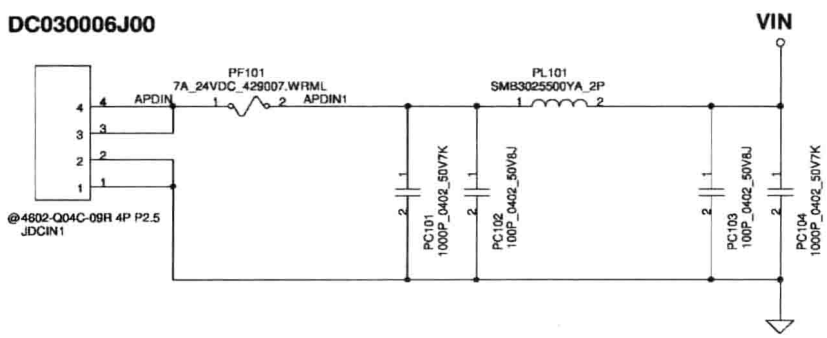


图 12-35　VIN 的产生

VIN 到公共点 B+，需要经过电路，如图 12-36 所示。VIN 经过 PQ301 体二极管产生 P2，18V 多一点，PQ301 和 PQ302 的导通需要 G 极为相对低电平。也就是说，此电路必须有高电平的 PACIN、ACON，低电平的 ACOFF（BATT_OUT 是上电后才有高电平，此处不

参与保护隔离控制）。

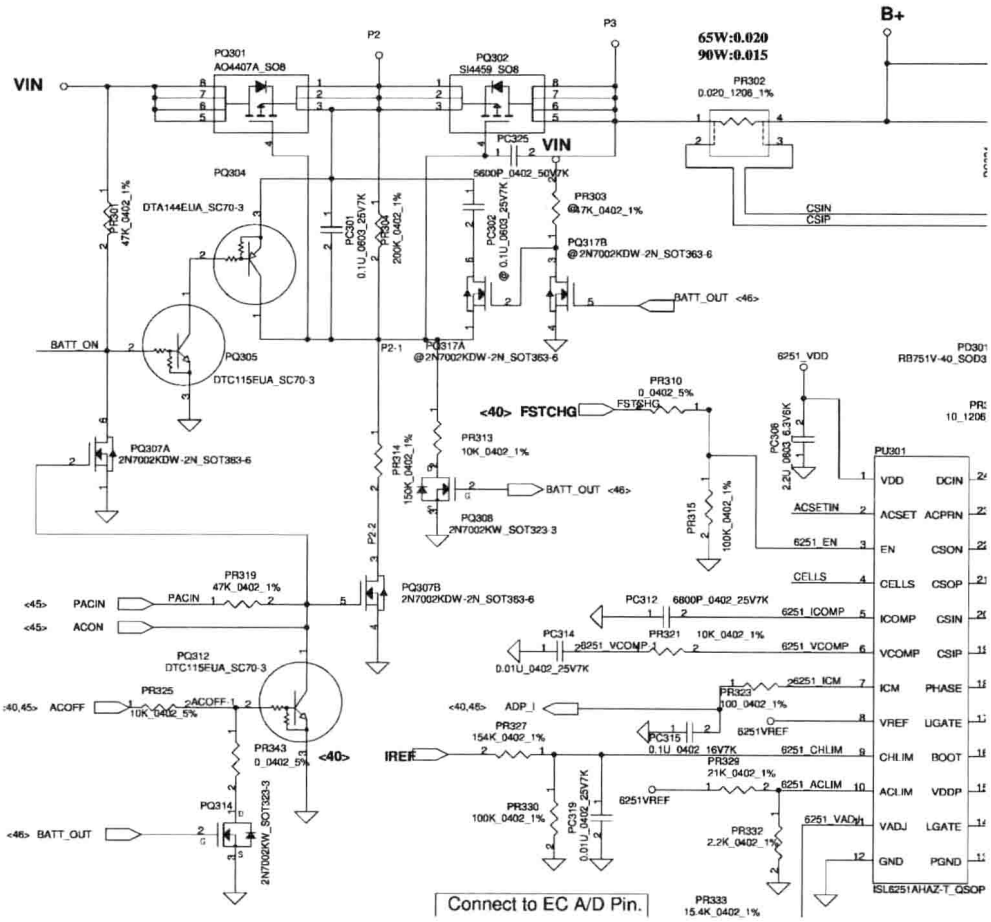


图 12-36　公共点产生电路

接下来看 PACIN 和 ACON，ACOFF 的来源。

PACIN 和 ACOFF 来源：如图 12-37 所示，必须是低电平的 ACPRN 输入，PQ316 才会截止，6251_VDD（ISL6251VDD 脚输出的线性电压 5.075V）经过 PR338 和 PR342 分压得到高电平 3V 的 PACIN，同时产生高电平的 ACIN，ACIN 送往 EC。

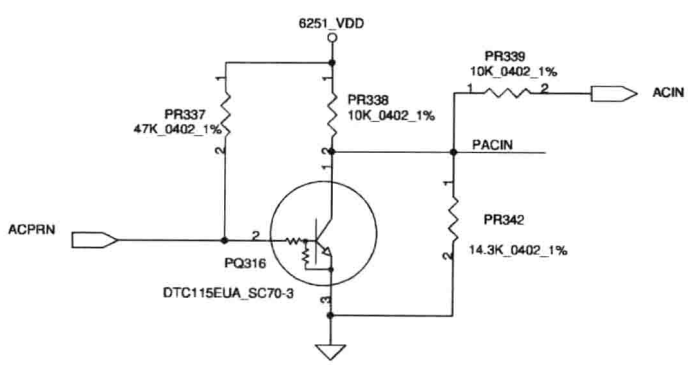


图 12-37　PACIN 和 ACIN 的产生

ACOFF 是由 EC 发出的低电平，只有在系统程序控制电池强制放电时，EC 才会发出高电平的 ACOFF。

ACPRN 的来源于 ISL6251 的 23 脚，如图 12-38 所示。根据 ISL6251 数据手册得知，当 ACSET 脚高于 1.26V 时，ACPRN 将会输出低电平。ACSET 来源于 VIN 经过 PR306 和 PR312 分压的 ACSETIN。

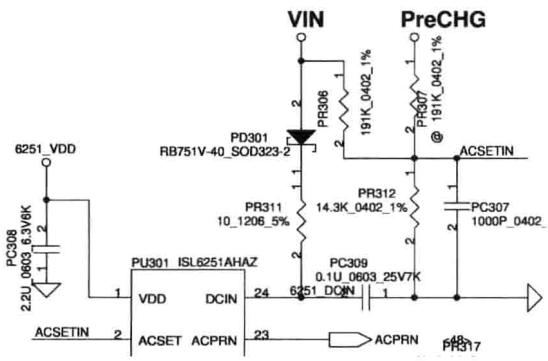


图 12-38　ACPRN 的产生电路

经过电阻串联分压计算得知，VIN 最低电压不能低于 18.09V，如果低于此电压，分压后的 ACSETIN 将会低于 1.26V，如图 12-39 所示。

ACON 的来源原计划采用成熟的点火回路，在该机中未采用（@是未安装元件的意思），如图 12-40 所示。

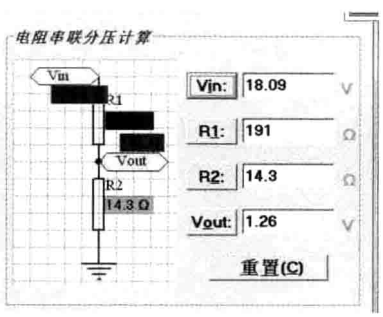


图 12-39　VIN 阈值计算

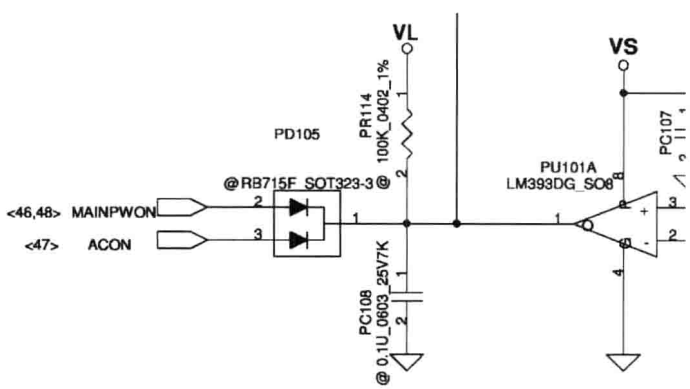


图 12-40　点火回路

BATT_OUT 的来源：如图 12-42 所示，VMB2 是电池接口供电脚，6251VREF 是来自于 ISL6251 的基准电压 2.39V 输出。当 VMB2 电压低于 9.08V 后，经过 PR212 和 PR215 分压送给比较器 5 脚，将会低于比较器 6 脚的 2.39V，7 脚输出低电平，PQ201 截止。

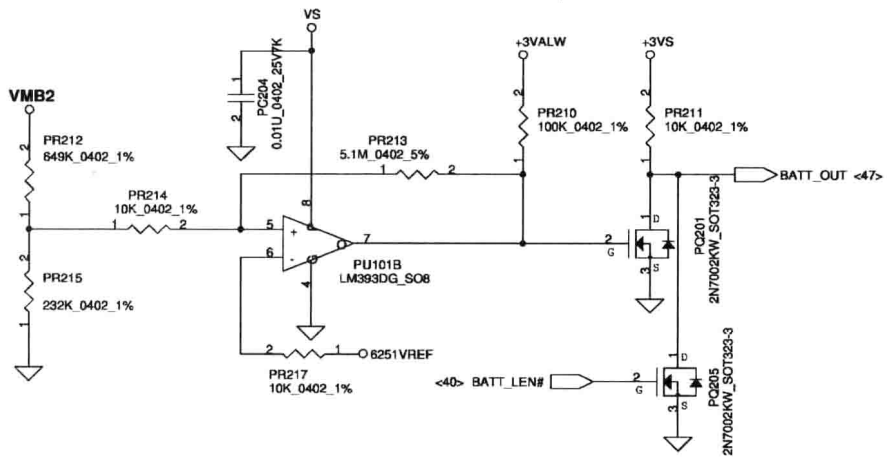


图 12-41　BATT_OUT 控制电路

同时还需要 EC 发出的低电平 BATT_LEN#，PQ205 才会截止，+3VS 经过 PR211 上拉 BATT_OUT 为高电平。但+3VS 是系统 S0 状态供电，所以此信号只有在开机状态下才可以控制保护隔离，不在这里分析了。

第13章
英业达代工笔记本电脑电路分析

英业达一般给HP代工居多。本章以DosXX Dunkel 1.0（HP_6510b）为例讲解英业达的部分电路，该机型的电路基本都是独立元件完成，EC很少参与电压控制。这对于学习电路分析很有意义。

13.1 英业达DosXX Dunkel 1.0保护隔离电路分析

适配器接口JACK1电压+VADP需要经过Q507和Q514才可到公共点+VBATR，这两个场效应管受控于ADP_EN#、BATCAL#、ACDRV#，如图13-1所示。

图13-1中，Q507为P沟道。它要导通须得有两个条件： ADP_EN#为低，BATCAL#为高，它们来源如图13-2所示。

图13-2的电路分析：

① LIMIT_SIGNAL是适配器中间针脚过来的7V左右电压，+VADP是适配器电压19V，经过R108与R105 R104分压，得到2脚5.9V，低于3脚的7V，比较器输出高电平ADP_ID，送给EC作适配器检测用。

② VADP经过R108、R105与R104分压成4.8V送给5脚，低于6脚的7V，比较器输出低电平ADP_EN#。

③ 低电平的ADP_EN#使Q7截止，ADP_EN为高，送给EC，因此时未通电，SLP_S3#_3R为低，Q545截止，BATCAL#由适配器电压经R9252上拉得到高电平。

至此，Q507顺利导通，产生+ADPBL。

图13-1中，Q514要完全导通，需要得到U5（BQ24703）发出的低电平ACDRV#，具体过程为Q514左端+VADPBL经D、S极之间的体二极管及D510供小电流至公共点+VBATR，如图13-3所示。

+VBATR过跳线PAD6后更名为+VBATP供给待机电源管理芯片TPS51120的VIN，作为主供电，如图13-4所示。因为芯片的EN3、EN5悬空，根据TPS51120的引脚定义，EN3、EN5悬空它会自动产生VREG3和VREG5。VREG5绕回给V5FILT供电，产生2VREF的基准电压。

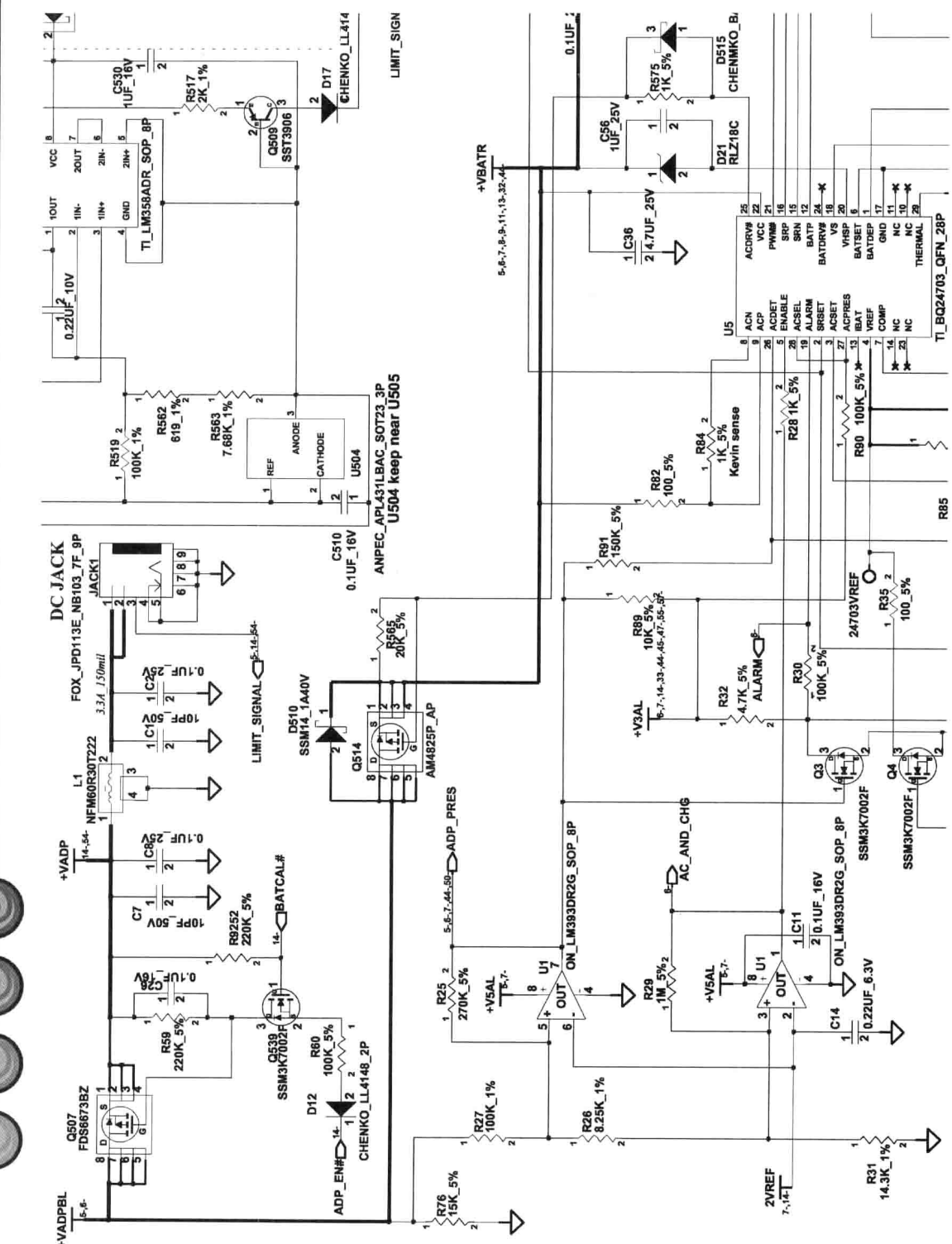


图 13-1　公共点产生电路

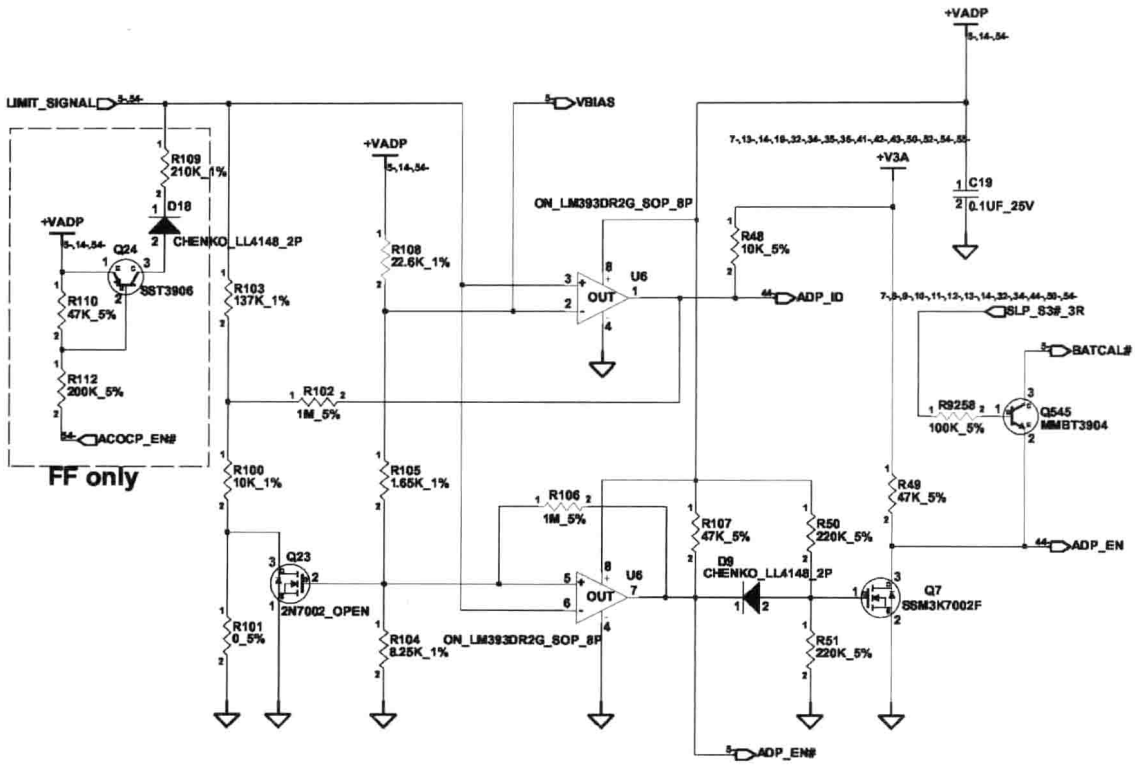


图 13-2　Q507 的控制电路

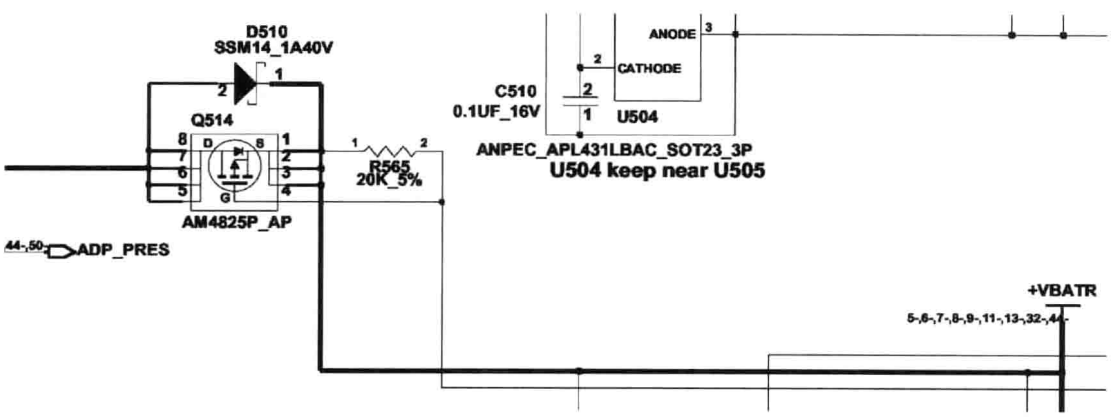


图 13-3　小电流的公共点产生电路

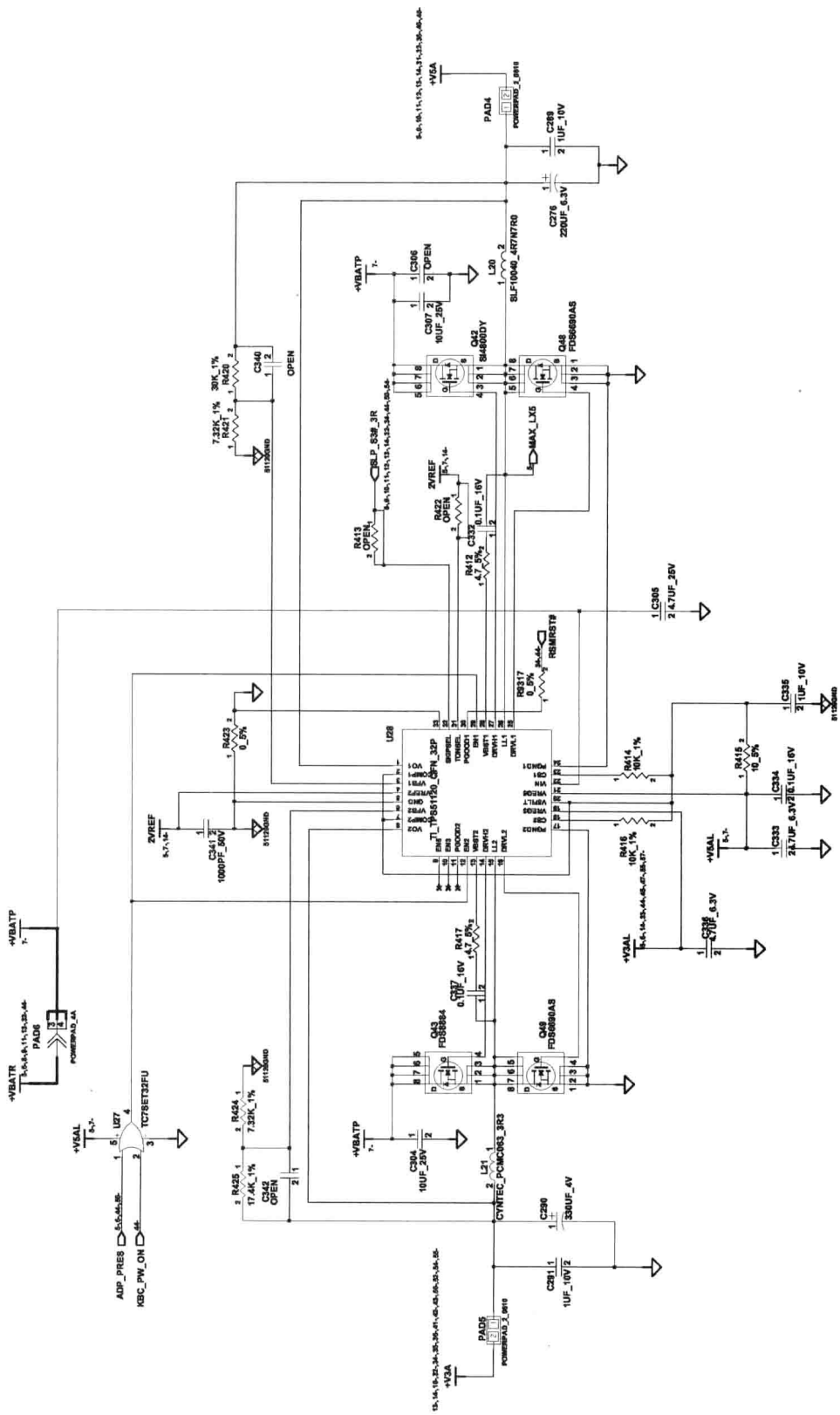


图 13-4　TPS51120 电路

如图 13-5 所示，小电流的+VBATR 同时送给 BQ24703 的 22 脚 VCC 作为供电，+VADPBL 经过电阻 R27、R26、R31 串联分压，加至比较器 U1 的 5 脚，与 2VREF 电压比较。若 +VADPBL 电压高于 10.87V，比较器 U1 的 7 脚会开漏输出适配器插入检测信号 ADP_PRES，由 +V3AL 经 R89 上拉成高电平。ADP_PRES 经过电阻 R91 送至 BQ24703 的 ACDET 脚，高于其内部的 1.246V 阈值，BQ24703 识别为适配器插入状态，输出低电平的 AC_DRV#，Q504 的 G 极得到电阻 R565 和 R575 分压后的低电平后导通，大电流的公共点+VBATR 产生（比较器还从 1 脚输出充电开启信号 AC_AND_CHG，送到 BQ24703 的 ENABLE，作为充电使能信号）。

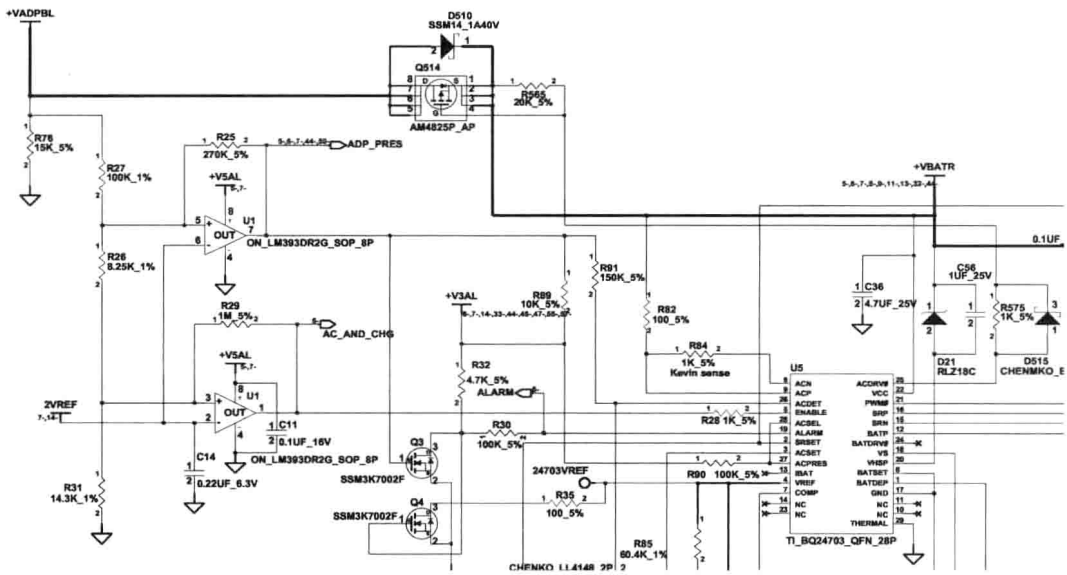


图 13-5　BQ24703 所在电路截图

13.2　英业达 DosXX Dunkel 1.0 待机电路分析

图 13-4 中，公共点电压+VBATR 供至待机电压芯片 TPS51120 的 VIN 脚，由于 EN3、EN5 悬空，设定为自动开启内部线性稳压 VREG3 和 VREG5。TPS51120 输出+V3AL，+V5AL。+V3AL 供至 U14（EC，SMC_KBC1070）作为其待机供电，如图 13-6 所示。

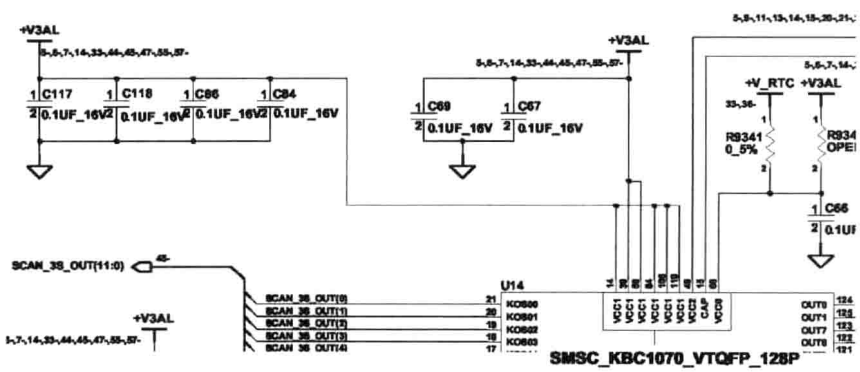


图 13-6　EC 的待机供电

EC 供电正常后，70、71 脚外接的 32.768kHz 晶振起振，如图 13-7 所示。

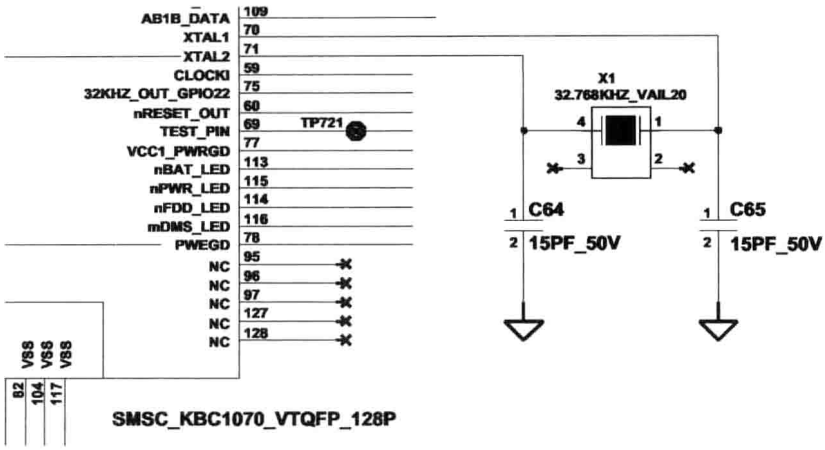


图 13-7　EC 的待机时钟

图 13-7 中，EC 的 77 脚为复位信号。它的来源是：+V3AL 经过 R123 和 C50 延时给 U10 的 2 脚高电平，U10 为同向器，会从 4 脚输出高电平的 VCC1_POR#_3，如图 13-8 所示。

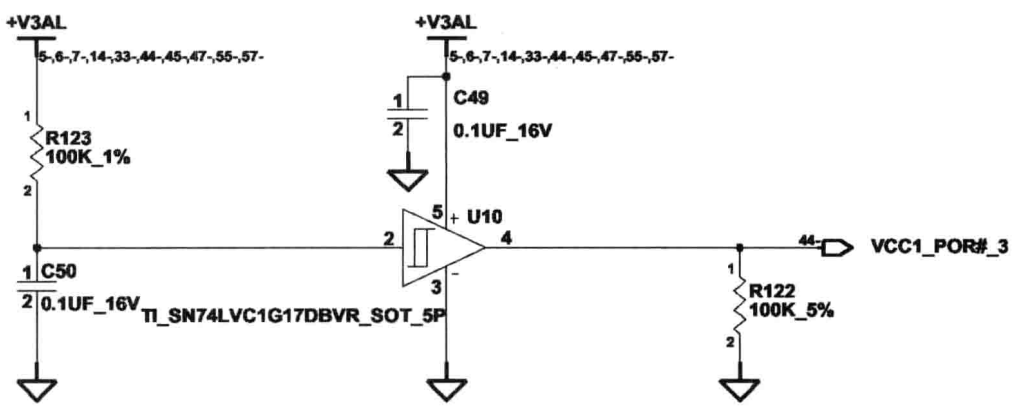


图 13-8　EC 的复位产生电路

适配器插入检测信号 ADP_PRES 送至 U27，如图 13-9 所示，U27 为或门，只要 1 脚或者 2 脚有任意一个高电平输入，就会输出高电平。U27 的 4 脚输出的高电平送给 U28 的 EN1、EN2，U28 产生待机电压+V3A、+V5A，分别供给南桥的 VCCSUS3_3、V5REF_SUS。（KBC_PW_ON 为电池模式下触发开关后 EC 发出。单电池状态下，无 ADP_PRES，因此待机时无+V3A、 +V5A 待机电压，要触发后由 KBC_PWR_ON 开启。）

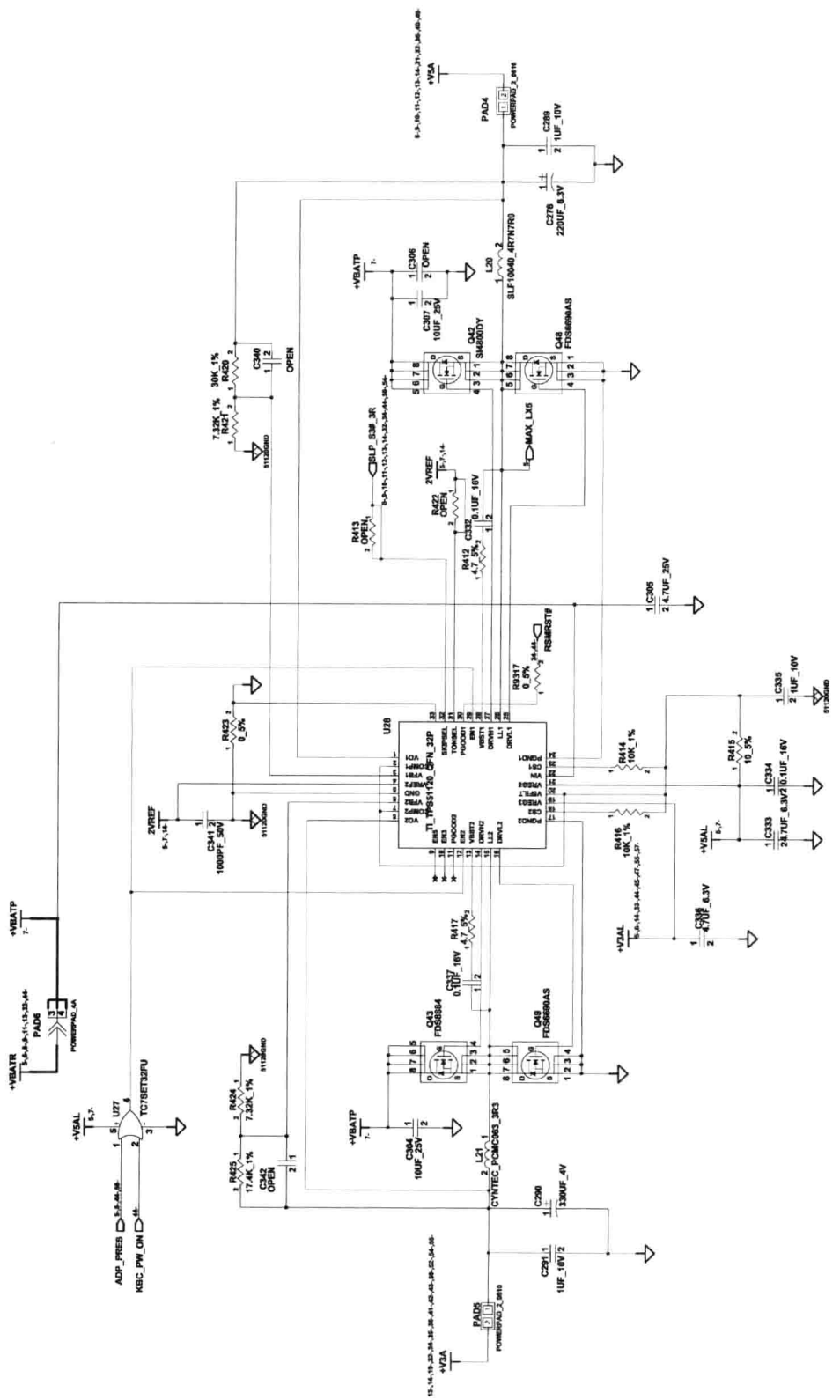


图 13-9　+V3A、+V5A 的产生

EC 在待机条件满足后，其内置程序配置了所有 GPIO 信号，由 GPIO07 输出 RSMRST#。如图 13-10 所示。RSMRST#与 TPS51120 第 30 脚（见图 13-9）输出的信号相与（连接在一起），送给南桥的 RSMRST#脚，通知南桥此时待机电压正常。

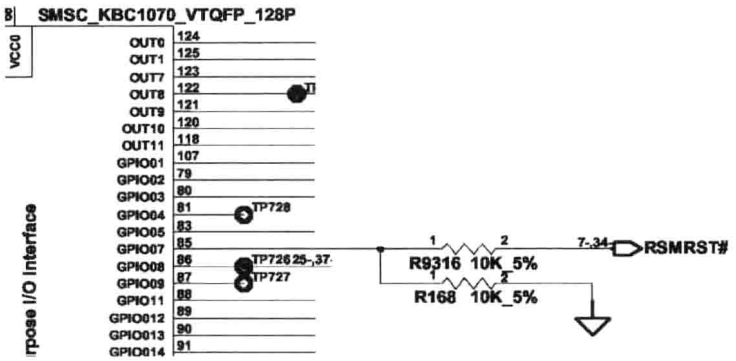


图 13-10　EC 发出 RSMRST#

接下来 EC 等待用户按下电源键，完成后续的触发和上电动作，这里不再阐述。

13.3　英业达特色电路分析

英业达的电路有几个比较有特色的，比如“OCP”电路和“大与门”电路。所谓 OCP 电路就是过流保护电路，而“大与门”电路，是笔者个人对这电路的称呼。接下来一起看这两个电路的工作原理。

▷▷▷ 13.3.1　OCP 电路分析

本节以英业达 DosXX Dunkel 1.0（HP_6510b）为例分析 OCP 电路。图 13-11 中，+VBDC 是电池放电口，经过一个 0.015Ω的电流检测电阻换个名字+VBDCR，因电阻值很小两个电压可以看成相同。（按 3 芯串联电池算，3×3.7≈11V，取整数，方便计算。）

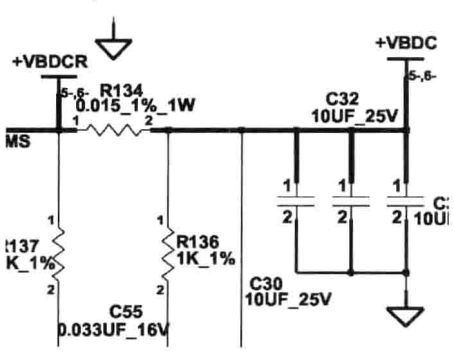


图 13-11　电流检测电阻

图 13-12 中，U505 是个 LM358，为运算放大器，+为同相输入端，-为反相输入端。当 $V_+ > V_-$时，输出 VCC 逻辑，当 $V_+ < V_-$时，输出 GND 逻辑。注意，4 脚的 GND 并不接地，而是接到+VBDCR 的 11V，也就是说当 $V_+ < V_-$时，输出应该是 11V。第 8 脚的 VCC 供电是通过 MAX_LX5 的电压与+V5S 自举升压得来，在储能电容 C530 上产生一个约 16V 的电压，比 GND 端 11V 高出了 5V，可满足运放的供电要求。第 3 脚的+端是+VBDC 的 11V。

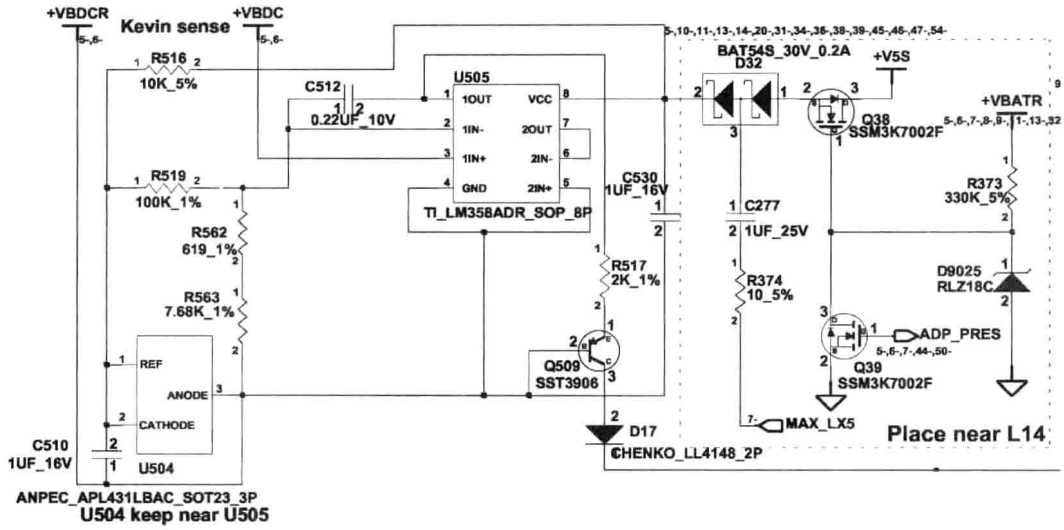


图 13-12　U505 所在电路截图

值得注意的是，升压电路是由+5VS 经 Q38 提供的，且经 Q39 受 ADP_PRES 控制，也就是说，没开机或是接入适配器的情况下，是不能升压的，运放也不工作。

MAX_LX5 的电压来源是图 13-13 中待机芯片 U28 输出+V5A 电压的相位脚，方波输出。Q42 导通产生的脉冲波峰值电压等于+VBATP 的电压，电池模式下峰值电压等于 11V。

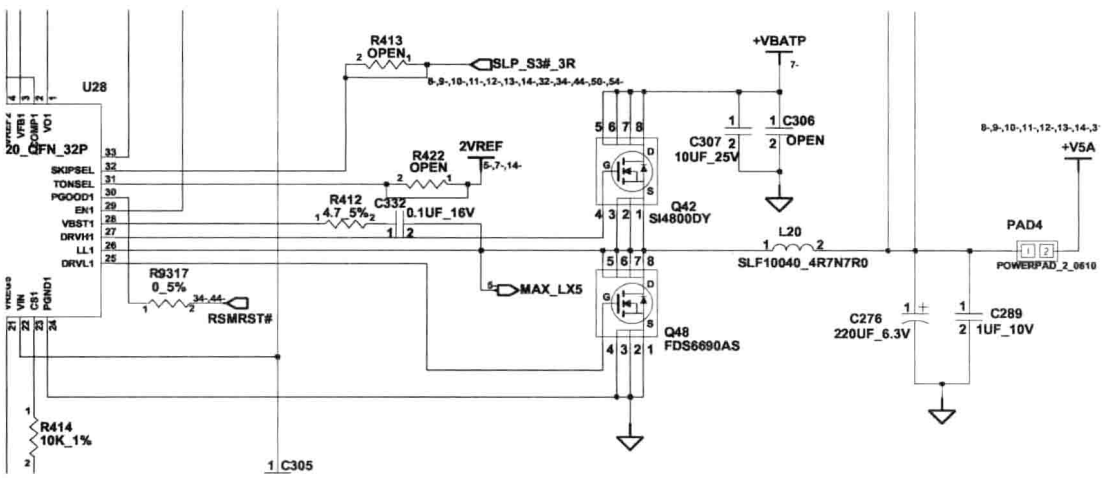


图 13-13　MAX_LX5 的来源

图 13-12 中芯片 U504，不是普通的 2.5V 输出的 431，而是 1.24V 的 431L（当 R 和 C 连接在一起时，当稳压二极管用，R 端电压始终比 A 端高 1.24V）。图中 A 端同样不接地，而是接 11V 的+VBDCR，所以可以得出 R 端电压为 A+1.24V=12.24V（由运放的 VCC 脚经 R516 提供电力），此处 REF 端的 12.24 又经过 3 个电阻到 A 端，有压差即有分压：100kΩ、691Ω、7.68kΩ 串联分压，计算得到 U505 的 2 脚为 11.095V，具体计算为[1.24V/(100kΩ+619Ω+7.68kΩ)×(619Ω+7.68kΩ)+11V]。

在机器正常时 3 脚的 11V 小于 2 脚的 11.095V，$V_+ < V_-$，1 脚输出 GND，就是 11V，经

过 R517 供到 Q509 的 E 极，B 极是+VBDCR 11V，三极管不导通，后级不动作。

当后级短路+VBDCR 被拉低到时，431L 的 R 端也会跟着降低，从而运放 2 脚电压也变低，当 2 脚电压低于 11V 时，运放 3 脚电压大于 2 脚，输出 VCC，就是 16V。16V 到 Q509 的 E 极大于 B 极+VBDCR，三极管就导通了。16V 就会经过 D17 导通，到后面的比较器中。电流计算 0.095V/0.015=6.3A，就是大电流。

如图 13-14 所示，运放 U2 的 11 脚电压是+V5S 经过电阻 133kΩ与 80.6kΩ电阻分压得到 1.88V，经过 13 脚和 10 脚的电压跟随后，产生一个 1.88V 的持续电压到 8 脚。 D17 过来的 16V 进入 9 脚，9 脚大于 8 脚，从 14 脚输出一个 3.3V 的 OCP_OC。

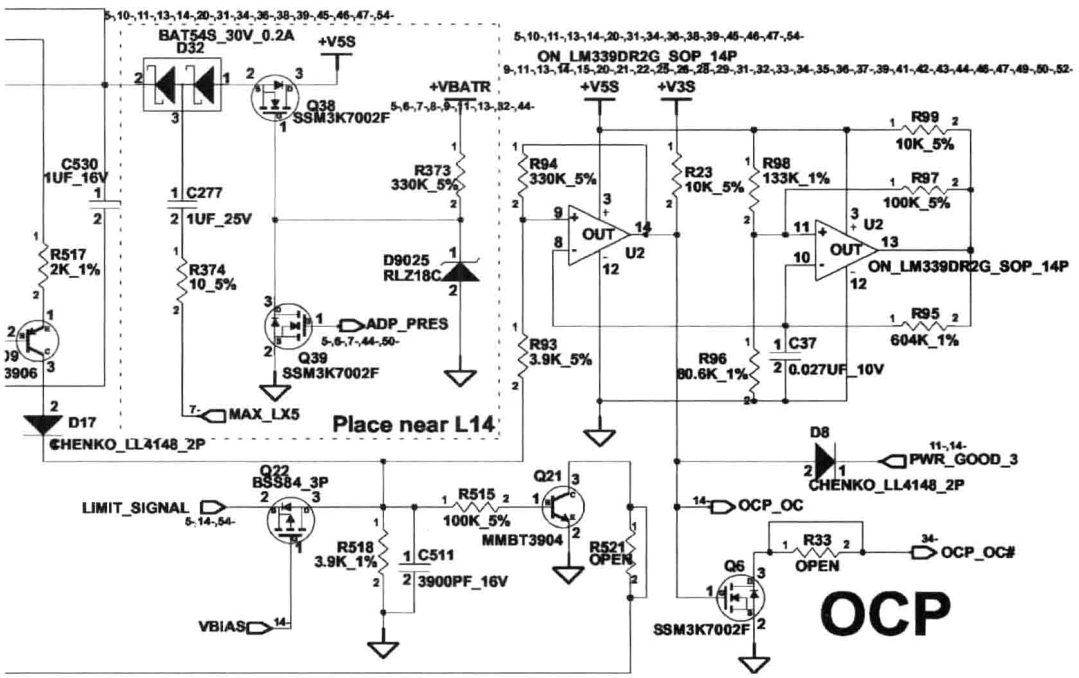


图 13-14　OCP_OC#产生电路

OCP_OC 一路通往 EC；另一路到 Q6 的 G 极，Q6 是 N 沟道场效应管，高电平会导通，OCP_OC#被拉到地，OCP_OC#通到南桥，拉低后南桥会发出 STPCLK#停止 CPU 内部时钟，让 CPU 暂停工作，减小工作电流。这时候，我们可以明显感受到系统响应速度降低很多。

同时，OCP_OC 还受控于 PWR_GOOD_3，当 PWR_GOOD_3 为低电平时，D8 导通，拉低 OCP_OC。也就是说，上电时序未完成时，OCP 电路是被禁止的。

以上是电池状态下 OCP 电路动作过程。

接下来一起看适配器状态下的 OCP 电路。

图 13-15 中，当 LIMIT_SIGNAL 的电压变高（非原装适配器的时候）或 VBIAS 电压降低到一定程度，Q22 导通出来的电压超过 1.88V 时，一路使 Q21 导通，拉低 SRSET 电压，停止充电，另一路通往 U2 的 OCP 执行电路，启动 OCP_OC#。

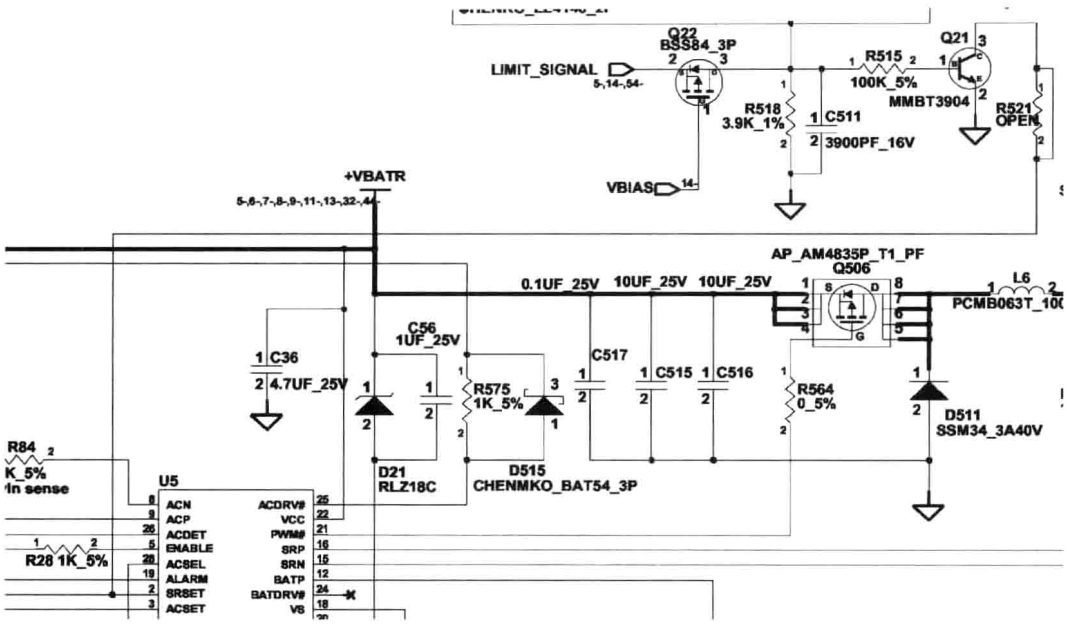


图 13-15　适配器模式下 OCP_OC#产生电路

LIMIT_SIGNAL 是适配器的电流检测电压，厂家设定是 7V 左右。VBIAS 是适配器电压经过电阻 R108、R105、R104 分压后得到的取样电压 5.79V，如图 13-16 所示。

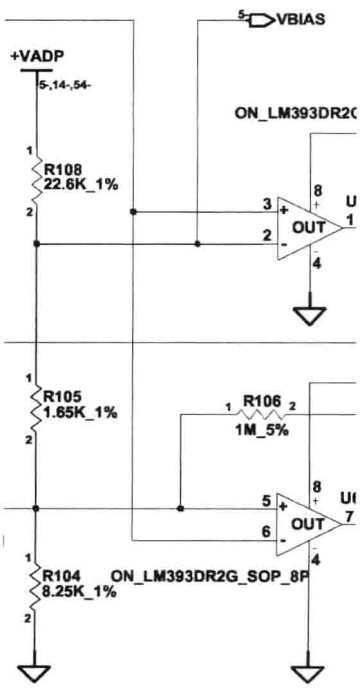


图 13-16　VBIAS 的产生电路

完整的 OCP 电路是如图 13-17 所示。

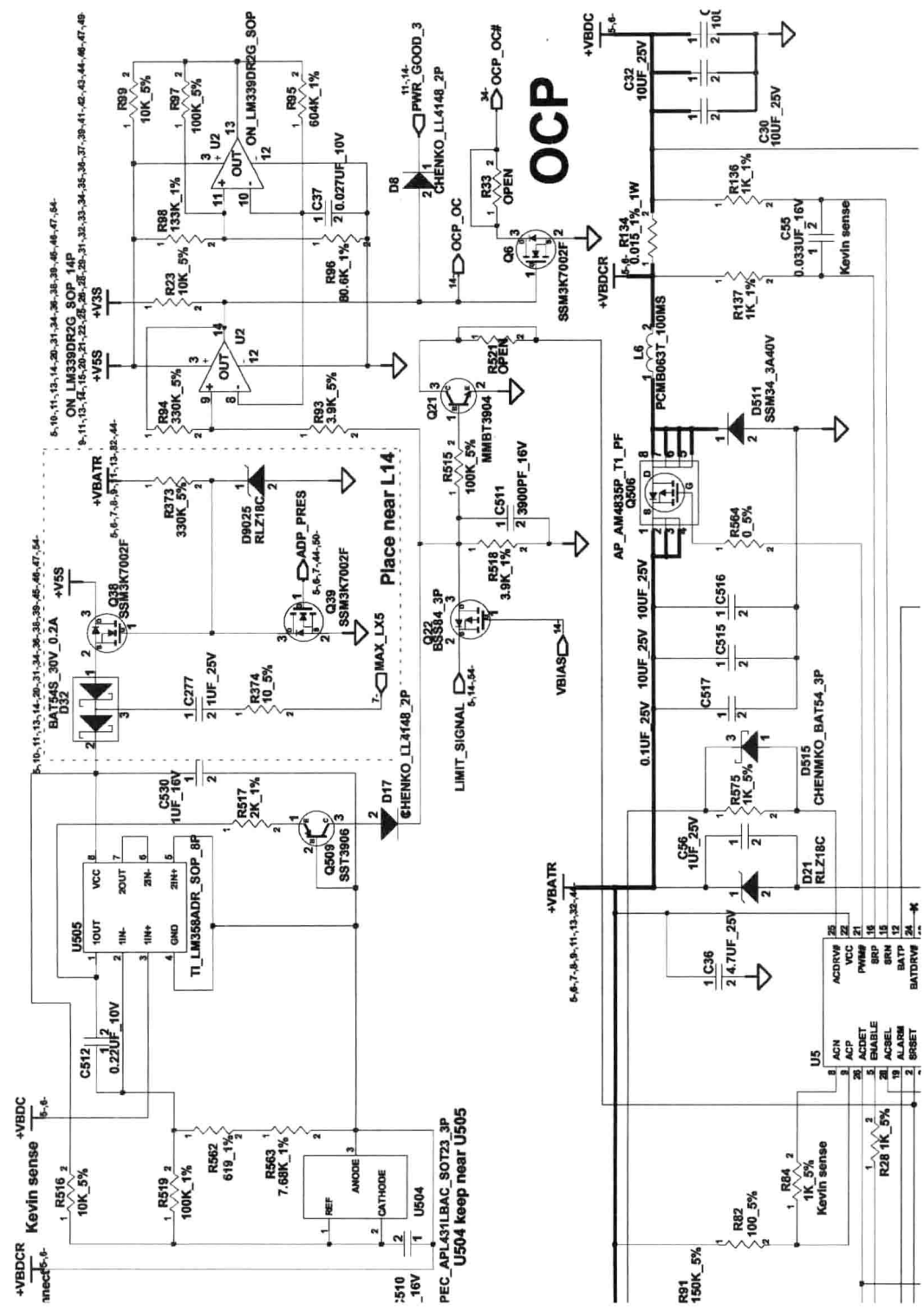


图 13-17　完整的 OCP 电路图

13.3.2　大与门电路分析

英业达很多主板中都设计有“大与门”电路（作者个人对其的称呼）。本节以 S-SERIES（HP_6531s）为例，分析“大与门”电路。图 13-18 中+V3S 并不是通常所说的上拉。

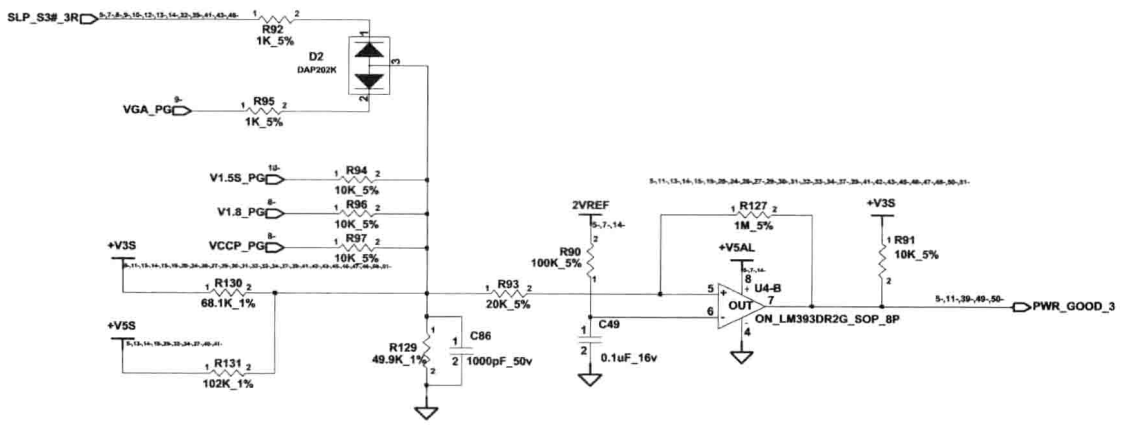


图 13-18　“大与门”电路截图

这里，其实是一个节点电压，+V3S 和+V5S 通过 R130 和 R131 连接在一起，再通过 R129 接地。这样两个电压并排输入，再经过一个电阻输出的分压电路，可以用 $I_1+I_2=I_3$ 的公式计算。

参考资料：节点电流定律（基尔霍夫电流定律 KCL）　http://baike.baidu.com/view/3283687.htm。

用计算器计算：若 3.3V 和 5V 都电压足够，那么分压后为 2.189V，如图 13-19 所示。

电路图中比较器的反相端输入为 2VREF，由此可以推算，+V3S 不能低于 2.727V，计算结果如图 13-20 所示。

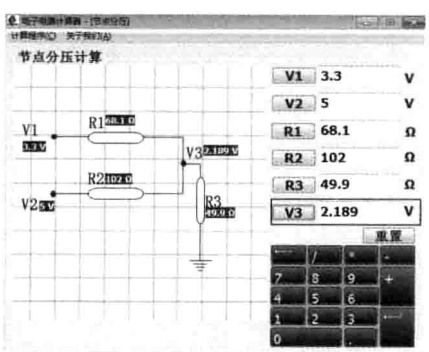


图 13-19　节点电压计算过程

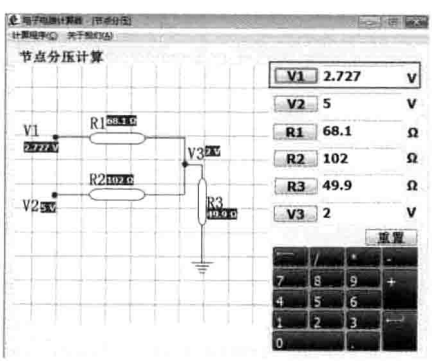


图 13-20　+V3S 的阈值电压结算过程

同样，还可以计算出+V5S 不能低于 4.141V，如图 13-21 所示。

所以说，这个电路是用于检测 V3S 和 V5S 的电压值的，若图 13-22 中 VCCP_PG 等信

号为低，将会导致 R97 与 R129 并联，阻值变为更低（其他信号同理）。

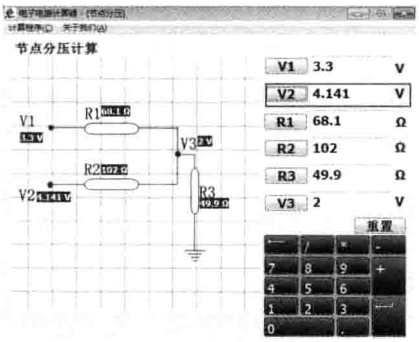


图 13-21　+V5A 的阈值计算过程

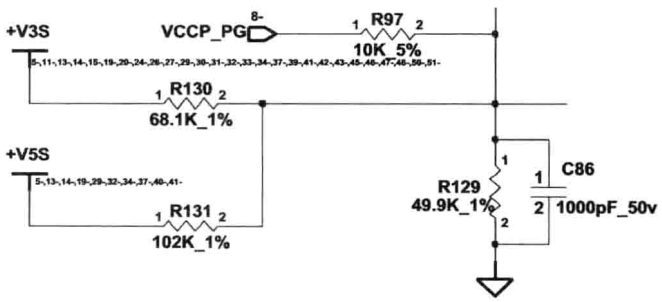


图 13-22　VCCP_PG 电路截图

经过计算，10kΩ和 49.9kΩ并联，阻值只有 8.33kΩ。此时，就算+V3S 和+V5S 电压足够，也是无法大于 2VREF 的。实际计算结果为 0.674V，如图 13-23 所示（图中电阻阻值同步缩小了 1000 倍）。

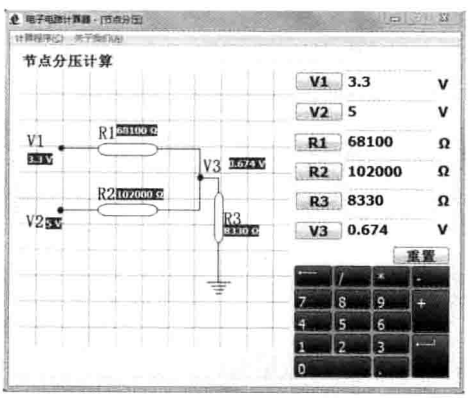


图 13-23　VCC_PG 为低电平时节点电压计算结果

第14章
Intel PCH 时序（I3/I5/I7）分析

PCH（Platform Controller Hub）即平台控制中心。Intel PCH 是一个 Intel 公司的单桥芯片组，第一代 PCH 的产品为 Intel 5 系列，如 Intel HM55 等，搭配一代 I3/I5/I7 CPU；第二、三代分别为 Intel 6、7 系列，搭配二、三代 I3/I5/I7 CPU，这两代几乎一样，CPU 通用。最新的第四代已经发布，为 Intel 8 系列。PCH 芯片具有原来 ICH 的全部功能，又具有原来 MCH 芯片的管理引擎功能。把 PCH 称为北桥也好，称为南桥也好，都无所谓。本章主要介绍 Intel 5 系列和 6、7 系列时序主要特色。

14.1 关于 Intel ME 和 Intel AMT

Intel ME（Intel Management Engine）即 Intel 管理引擎，是嵌入在北桥或 PCH 内的独立的硬件。ME 固件（ME FW）一般与主板的 BIOS 存放在同一个芯片中，但相互独立。Intel ME 和 ME 固件架构如图 14-1 所示。

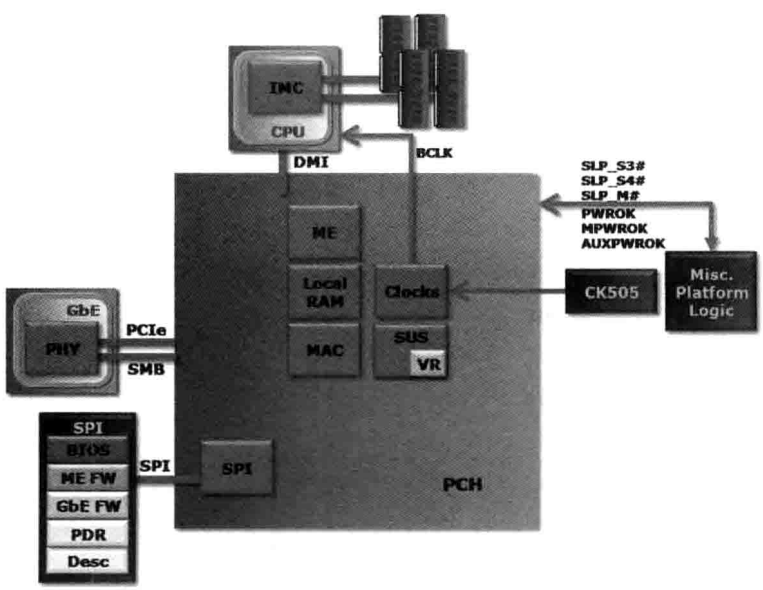


图 14-1　Intel ME 和 ME 固件架构图

Intel 在 ICH7 中开始引入了一项称为“iAMT”的管理技术。Intel AMT（Intel Active Management Technology，Intel 主动管理技术）实质上是一种集成在芯片组中的嵌入式系统，不依赖特定的操作系统，这也是 iAMT 与远程控制软件最大的不同。

AMT 技术的嵌入式操作系统集成在 BIOS 芯片中，其功能由 ME 来实现。这项技术可以不依赖软硬件的实时状态而独立进行开机、维护、关机等操作，即使在一个死机、关机或蓝屏，甚至是已经关闭的系统上仍然可以工作，当然，进入 BIOS 进行操作也是不在话下。AMT 需要配合专门的服务器端软件才能工作。

Intel AMT 技术可以作为一个独立于现有操作系统的子系统出现，正是由于有了独立于操作系统的环境，使得在操作系统出现故障的时候，管理员能够在远程监视和管理客户端。通过这项技术，被管理的电脑将可以在操作系统损毁或系统出现故障的时候还可以进行远程管理和检测系统，或是系统发生错误时主动发出警告信息，进行软硬件检查、远端更新 BIOS、病毒码及操作系统，甚至在系统关机的时候，也可以通过网络进行管理工作，这样也解决了一个困扰 IT 管理人员的问题：用户故意或者是无意自己关闭了自己 PC 上的安全和管理软件导致无法接受管理。这些特点，对企业用户而言，可大幅降低管理成本。

支持 AMT 的系统在 S5 休眠状态时，ME 模块、时钟芯片、Intel PHY LAN、SPI BIOS、MEMORY（CHANNEL0 DIMM0）均需要有电。

Intel 芯片组从 ICH8M 开始，ACPI 中休眠逻辑控制信号增加了一个 SLP_M#。SLP_M# 的引脚定义截图如图 14-2 所示。

SLP_M#	O	**Manageability Sleep State Control:** SLP_M# is for power plane control. If no Management Engine firmware is present, SLP_M# will have the same timings as SLP_S3#.

图 14-2　SLP_M#引脚定义截图

【解释】 此信号用于控制 Intel AMT 子系统的电源。当 ME 固件不存在时，SLP_M#与 SLP_S3#时序步骤一致（同时产生/关闭）。

ICH8、ICH9 还重新定义了 SLP_S4#的功能，增加了 S4_STATE#。ICH8、ICH9 的 SLP_S4#的引脚定义截图如图 14-3 所示。

Name	Type	Description
SLP_S4#	O	**S4 Sleep Control**: SLP_S4# is for power plane control. This signal shuts power to all non-critical systems when in the S4 (Suspend to Disk) or S5 (Soft Off) state. **NOTE:** This pin must be used to control the DRAM power in order to use the ICH8's DRAM power-cycling feature. Refer to Chapter 5.13.10.2 for details **NOTE:** In a system with Intel AMT support, this signal should be used to control the DRAM power. In M1 state (where the host platform is in S3-S5 states and the manageability sub-system is running) the signal is forced high along with SLP_M# in order to properly maintain power to the DIMM used for manageability sub-system.

图 14-3　SLP_S4#引脚定义截图

【解释】 SLP_S4#：当系统处于 S4、S5 休眠状态，用于控制其所控制的电压的开关。备注：当系统打开 AMT 功能时，用于控制内存电压的开关。在 M1 状态（当主平台处于 S3～S5 状态且 ME 子系统运行时），SLP_S4#被 SLP_M#强制拉高，用于系统在 AMT 状态下时开启内存电压。

ICH8、ICH9 的 S4_STATE#引脚定义截图如图 14-4 所示。

S4_STATE# / GPIO26	O	**S4 State Indication:** This signal asserts low when the host platform is in S4 or S5 state. In platforms where the management engine is forcing the SLP_S4# high along with SLP_M#, this signal can be used by other devices on the board to know when the host platform is below the S3 state.

图 14-4　S4_STATE#引脚定义截图

【解释】 S4 状态指示信号：这个信号为低电平时表示主平台处于 S4 或者 S5 状态。当平台在 ME 强制拉高 SLP_S4#时，这个信号可以用于告知板上设备系统处于 S3 状态之前。

从 ICH8 开始增加了 CLPWROK，到 5 系列芯片组后更名为 MEPWROK，6 系列芯片组改为 APWROK。MEPWROK 引脚定义截图如图 14-5 所示。

MEPWROK	I	**Management Engine Power OK:** When asserted, this signal indicates that power to the ME subsystem is stable.

图 14-5　MEPWROK 引脚定义截图

【解释】 ME 电源好：当此信号有效时，表示 ME 模块供电已经稳定。

AMT 功能关闭时，各睡眠控制信号时序关系如图 14-6 所示。触发之后，SLP_S5#先置高，然后是 SLP_S4#和 S4_STATE#置高，最后是 SLP_S3#置高，SLP_M#和 SLP_S3#时序相同。

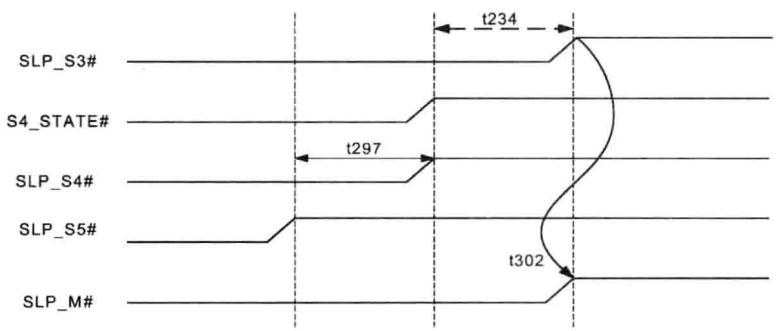


图 14-6　AMT 功能关闭时，各睡眠控制信号时序

AMT 功能打开时，各睡眠控制信号时序如图 14-7 所示。SLP_M#提前置高，SLP_S4#也跟随 SLP_M#被置高。收到触发等唤醒信号后，先置高 SLP_S5#，再置高 S4_STATE#代替了原来的 SLP_S4#，最后置高 SLP_S3#。

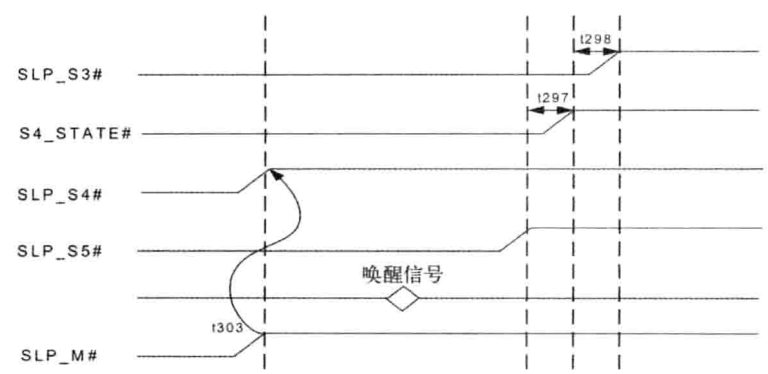


图 14-7　AMT 功能打开时，各睡眠控制信号时序

AMT 功能打开时，各睡眠控制信号逻辑见表 14-1。

表 14-1　AMT 功能打开时，各睡眠控制信号逻辑表

状态 / 信号	S0	S3	S4	S5
SLP_S3#	1	0	0	0
SLP_S4#	1	1	1	1
SLP_S5#	1	1	1	0
S4_STATE#	1	1	0	0
SLP_M#	1	1	1	1

当 AMT 功能打开，系统处于 S5 休眠状态时，SLP_S4#用于控制内存电压的保留，SLP_M#用于控制时钟芯片、C-LINK 部分、Intel PHY LAN、SPI BIOS 等电压的保留。在 CMOS 设置中可以打开或屏蔽 AMT 功能。

PCH 之后，SLP_S4#不再跟随 SLP_M#启动，并且取消了 S4_STATE#。PCH 的芯片组，开启 AMT 功能时，只有 ME 模块、网卡、BIOS 需要供电。

5 系列芯片组依然保留 SLP_M#，6 系列芯片组将其更名为 SLP_A#，不过还是用于控制 ME 模块供电。5 系列和 6 系列芯片组还增加了 SLP_LAN#，引脚定义如图 14-8 所示。

SLP_LAN# / GPIO29	O	**LAN Sub-System Sleep Control:** When SLP_LAN# is deasserted it indicates that the PHY device must be powered. When SLP_LAN# is asserted, power can be shut off to the PHY device. SLP_LAN# will always be deasserted in S0 and anytime SLP_A# is deasserted. A SLP_LAN#/GPIO Select Soft-Strap can be used for systems NOT using SLP_LAN# functionality to revert to GPIO29 usage. When soft-strap is 0 (default), pin function will be SLP_LAN#. When soft-strap is set to 1, the pin returns to its regular GPIO mode. The pin behavior is summarized in Section 5.13.10.5.

图 14-8　SLP_LAN#引脚定义截图

【解释】 LAN 子系统睡眠控制，当 SLP_LAN#无效时，网卡电源必须保留；当 SLP_LAN#有效时，网卡供电可以关闭。SLP_LAN#在 S0 状态和 SLP_M#/SLP_A#无效时，一直保持无效。

另外增加了 ACPRESENT 适配器检测信号和 SUS_PWR_DN_ACK 信号，如图 14-9 所示。

ACPRESENT (Mobile Only)/ GPIO31	I	Used in Mobile systems. Input signal from the Embedded Controller to indicate AC power source or the system battery. Active High indicates AC power. **NOTE:** This Signal is required unless using Intel Management Engine Ignition firmware.
SUS_PWR_DN_ACK (Mobile Only)/ GPIO30	O	Active High output signal asserted by the Intel® ME to the Embedded Controller, when it does not require the PCH Suspend well to be powered. **NOTE:** This signal is **required** by Management Engine in all platforms.

图 14-9　ACPRESENT 和 SUS_PWR_DN_ACK 引脚定义截图

【解释】

ACPRESENT：用于移动系统。从 EC 送过来的信号，以指示供电来源是交流电或系统电池。高电平表示交流电源。

SUS_PWR_DN_ACK：从 ME 模块发给 EC 的信号，高电平表示它不需要挂起电源。

14.2　Intel HM55 系列芯片组时序分析

Intel 5 系列芯片组时序如图 14-10 所示，图中信号解释如下。

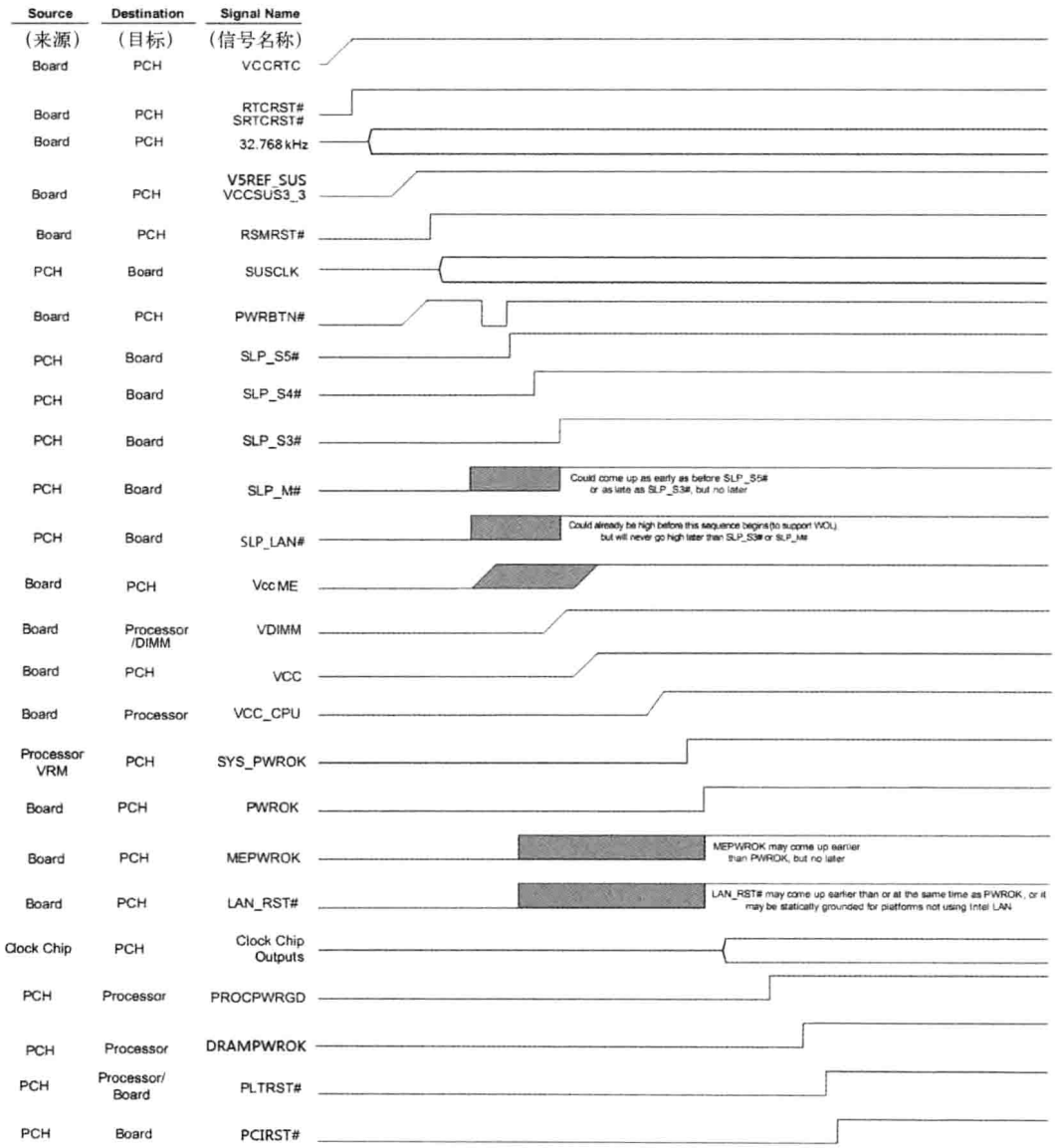


图 14-10　Intel 5 系列芯片组时序

VCCRTC：从主板送给 PCH 桥的 3V 供电，给桥的 RTC 电路供电，以保存 CMOS 参数。

RTCRST#/SRTCRST#：从主板送给桥的 3V 高电平，RTC 电路的复位信号。从 ICH9 开始，有两个复位。

32.768kHz：桥旁边的 32.768kHz 晶振，桥给晶振供电，晶振提供频率给桥。

VCCSUS3_3：主板给桥的待机供电，3.3V。

RSMRST#：主板给桥的 3.3V 高电平的 ACPI 复位信号，意思是通知桥，此时待机电压已经正常。

SUSCLK：桥发出的 32.768kHz 时钟。如果 EC 内置晶振的，一般 SUSCLK 会送给 EC，同步时钟。

PWRBTN#：桥收到的下降沿触发信号，3.3V-0V-3.3V，通知桥可以退出睡眠状态。

SLP_S5#：桥收到 PWRBTN#后，置高 SLP_S5#成 3.3V，表示退出关机状态。

SLP_S4#：桥置高 SLP_S4#成 3.3V，表示退出休眠状态。

SLP_S3#：桥置高 SLP_S3#成 3.3V，表示退出待机状态，进入 S0 开机状态。

SLP_M#：从 ICH8 开始，增加 SLP_M#，是桥发出的用于开启 ME 模块供电的控制信号，3.3V。

如果主板有 ME 固件，开启 AMT 功能时，此信号会在触发前就产生；关闭 AMT 功能时，此信号时序与 SLP_S3#一致。

如果主板无 ME 固件，不支持 AMT，SLP_M#悬空不采用。

SLP_LAN#：LAN 子系统休眠控制，控制网卡供电。如果主板没有使用 Intel 的集成网卡，此信号不采用。如果主板使用 Intel 的集成网卡，支持网络唤醒的话，此信号待机时就为高；不支持网络唤醒时，此信号跟随 SLP_M#或 SLP_S3#。

VCCME：ME 模块的供电（即实现 AMT 功能的供电），受控于 SLP_M#。SLP_M#悬空时（主板无 ME 固件），VCCME 直接采用 S0 状态的供电，比如总线供电和 VCC3_3。

VDIMM：指内存供电，受控于 SLP_S4#。

VCC：指桥供电和总线供电等 S0 状态的电压，受控于 SLP_S3#。

VCC_CPU：主板给 CPU 的核心供电，也是受控于 SLP_S3#，有延时。

SYS_PWROK：由 CPU 的电源管理芯片发给桥的 3.3V 高电平，等同于 VRMPWRGD。

PWROK：主板发给桥的 3.3V 高电平，表示 S0 状态电压都正常（桥和总线供电）。

MEPWROK：ME 模块电源好，3.3V。有 ME 固件时，MEPWROK 由 ME 模块供电控制；无 ME 固件时，MEPWROK 与 PWROK 连一起。

LAN_RST#：网卡供电正常后，主板发给桥的网卡控制器的复位信号，可以理解为网卡的电源好信号。如果主板没有使用 Intel 的集成网卡，此信号强制接地。

Clock Chip Outputs：时钟芯片被开启，输出各组时钟。

PROCPWRGD：桥发给 CPU 的 PG，表示 CPU 的核心电压正常。

DRAMPWROK：桥发给 CPU 的 PG，表示 CPU 的内存模块供电正常。开漏输出，需外部上拉。

PLTRST#：桥发出的平台复位 3.3V，经过转换（一般是串联分压）作为 CPU 复位。

14.3　Intel HM65 系列以上芯片组时序分析

Intel 6 系列芯片组时序如图 14-11 所示，图中信号解释如下。

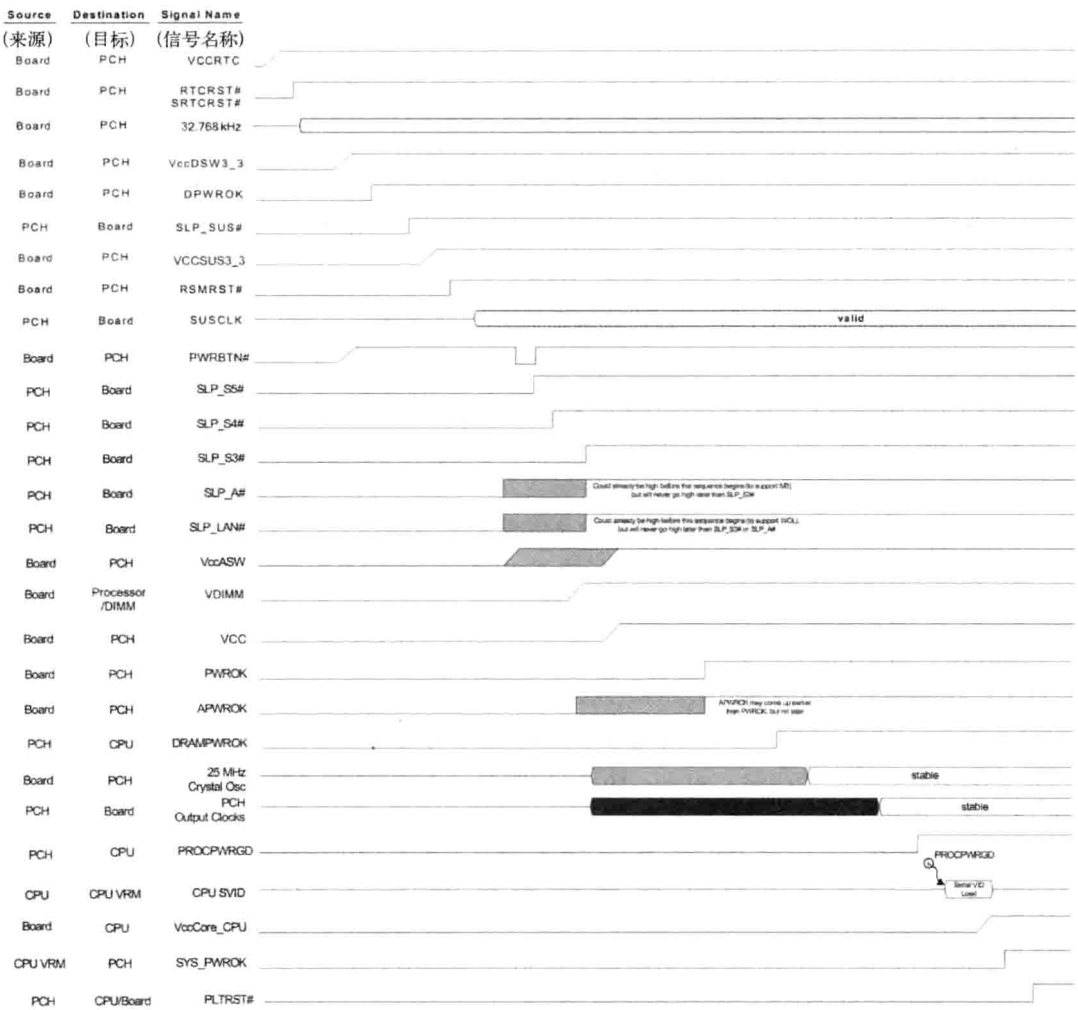


图 14-11　Intel 6 系列芯片组时序

VCCRTC：从主板送给 PCH 桥的 3V 供电，给桥的 RTC 电路供电，以保存 CMOS 参数。

RTCRST#/SRTCRST#：从主板送给桥的 3V 高电平，RTC 电路的复位信号。从 ICH9 开始，有两个复位。

32.768kHz：桥旁边的 32.768kHz 晶振，桥给晶振供电，晶振提供频率给桥。

VCCDSW3_3：主板给桥提供的深度睡眠唤醒电源（Deep Sleep Well），3.3V。不支持深度睡眠时，此电压与 VCCSUS3_3 连一起。

DPWROK：主板给桥的 3.3V 高电平，表示 VCCDSW3_3 的电源好，3.3V。不支持深度

睡眠时，此信号与 RSMRST#连一起。

SLP_SUS#：深度睡眠状态指示信号，可用于开启 S5 状态的电压，比如 VCCSUS3_3。不支持深度睡眠时，SLP_SUS#悬空。

VCCSUS3_3：主板给桥的待机供电，3.3V。

RSMRST#：主板给桥的 3.3V 高电平的 ACPI 复位信号，意思是通知桥，此时待机电压已经准备好了。

SUSCLK：桥发出的 32.768kHz 时钟，但不一定被主板采用。

PWRBTN#：桥收到的下降沿触发信号，3.3V-0V-3.3V，通知桥可以退出睡眠状态。

SLP_S5#：桥收到 PWRBTN#后，置高 SLP_S5#成 3.3V，表示退出关机状态。

SLP_S4#：桥置高 SLP_S4#成 3.3V，表示退出休眠状态。

SLP_S3#：桥置高 SLP_S3#成 3.3V，表示退出待机状态，进入 S0 开机状态。

SLP_A#：桥发出的主动睡眠电路（Active Sleep Well，ASW）电源开启信号，用于开启 ME 模块供电。

如果主板有 ME 固件，开启 AMT 功能，此信号会在触发前就产生；关闭 AMT 功能，此信号时序与 SLP_S3#一致。

如果主板无 ME 固件，不支持 AMT，SLP_A#悬空不采用。

SLP_LAN#：LAN 子系统休眠控制，控制网卡供电。如果主板没有使用 Intel 的集成网卡，此信号不采用。如果主板使用 Intel 的集成网卡，支持网络唤醒的话，此信号待机时就为高；不支持网络唤醒时，此信号跟随 SLP_M#或 SLP_S3#。

VCCASW：主动睡眠电路的供电，受控于 SLP_A#。SLP_A#悬空时（主板无 ME 固件），VCCASW 直接采用 S0 状态的供电。

VDIMM：指内存供电，受控于 SLP_S4#。

VCC：指桥的主供电等 S0 状态的电压，受控于 SLP_S3#。

PWROK：主板发给桥的 3.3V 高电平，表示 S0 状态电压都准备好了桥和总线供电。

APWROK：ASW 电源好，开启 AMT 功能时，APWROK 由 AMT 电压控制，关闭 AMT 功能时，APWROK 与 PWROK 同步。

DRAMPWROK：桥发给 CPU 的 PG，通知 CPU，内存模块供电准备好了。

25MHz Crystal Osc：6 系列芯片组无时钟芯片，桥增加 25MHz 晶振，给桥内部的时钟模块提供基准频率。

PCH Output Clocks：桥输出各组时钟。

PROCPWRGD：桥发给 CPU 的 PG，表示 CPU 的非核心电压准备好了。

CPU SVID：CPU_SVID 是由 CPU 发给 CPU 供电芯片的一组信号，由 DATA 和 CLK 组成的标准串行总线和一个起提示作用的 ALERT#信号所组成，用于控制 CPU 核心电压和集显供电。

当 PROCPWRGD 有效后，CPU 发出 SVID。

VCCCORE_CPU：CPU 的核心供电。

SYS_PWROK：由 CPU 的供电芯片发给桥的 3.3V 高电平，表示 CPU 核心供电准备好了。

PLTRST#：桥发出的平台复位 3.3V，经过转换作为 CPU 复位。

Intel 7 系列、8 系列的时序，与 Intel 6 系列的时序基本一致。这里不再重复阐述。

第 15 章
华硕 K42JR（HM5x）时序分析

华硕 K42JR 是采用 Intel 5 系列芯片组的机器。本章将分析其适配器模式下的待机和上电时序，RTC 电路因为基本都差不多，本章略过不讲。

15.1 待机状态

首先是适配器插入，输出 A/D_DOCK_IN，如图 15-1 所示。

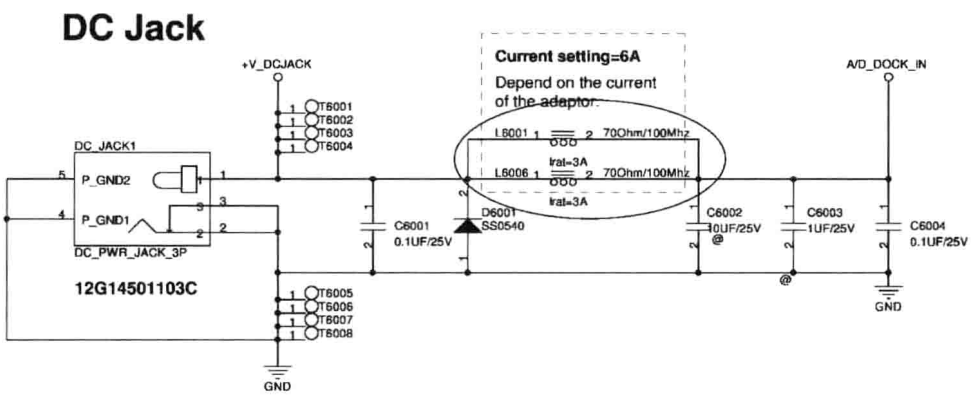


图 15-1　适配器接口电路截图

A/D_DOCK_IN 送给 PQ8901 的 S 极，同时经过 PR8902 和 PR8901 的分压成 9.5V 控制 PQ8901 直接导通产生 CHG_VCC，如图 15-2 所示。CHG_VCC 先经过 PQ8902 的体二极管产生小电流的 CHG_PATH_19V。如果要完全导通 PQ8902 产生大电流的 CHG_PATH_19V，需要相对低电平的 CHG_VCC_GATE。

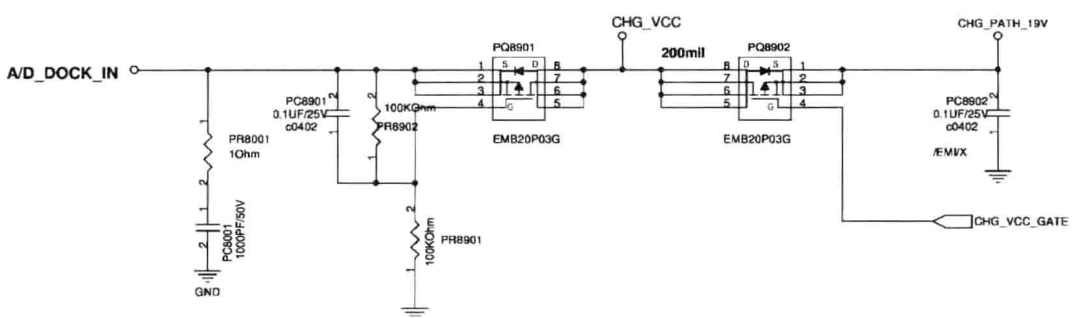


图 15-2　CHG_VCC 的产生

CHG_VCC_GATE 来源于充电芯片 MB39A132 的 ACOK 脚，如图 15-3 所示。ACOK 需要输出低电平，才会使 CHG_PATH_19 经过 PR8904 和 PR8906 分压得到 6V 左右的相对低电平。

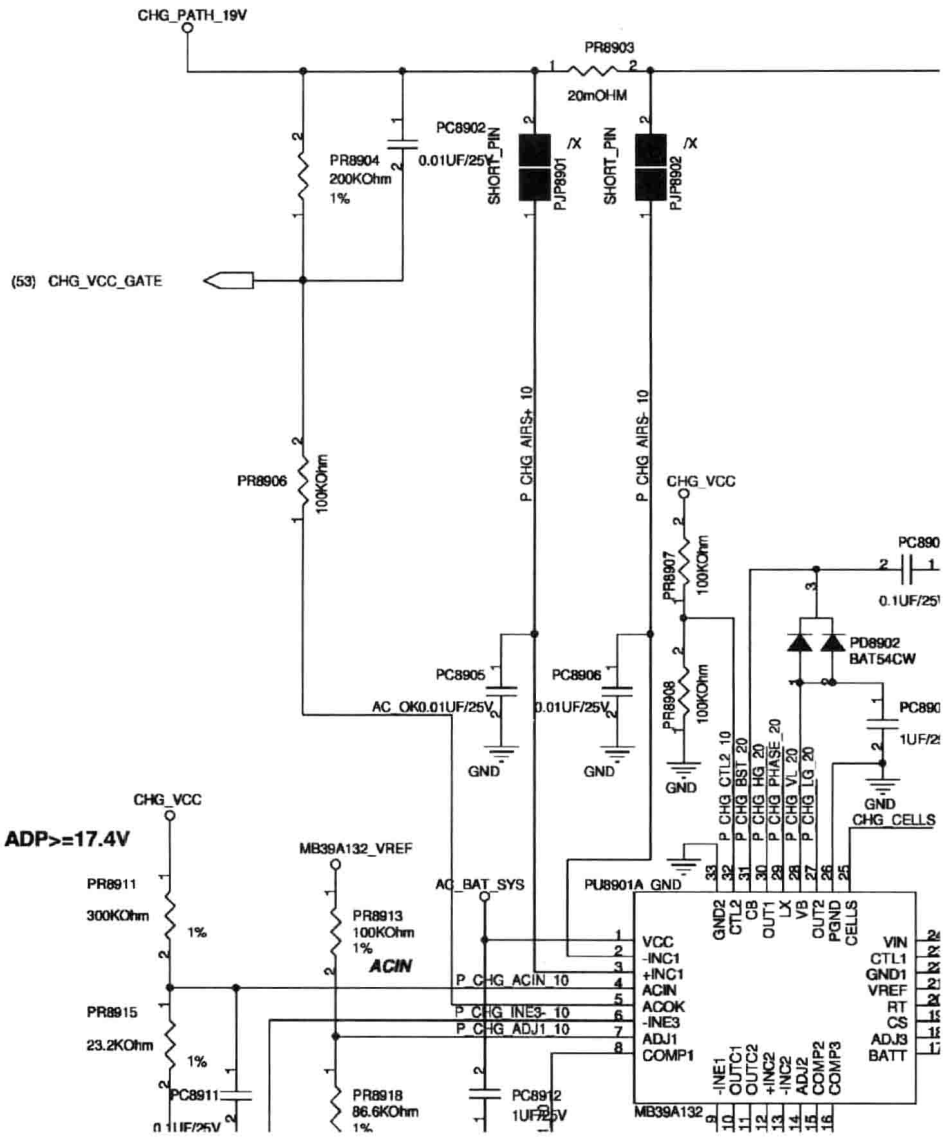


图 15-3　ACOK 电路

从 MB39A132 的内部框图得知，ACOK 要输出低电平，必须内部的比较器输出高电平导通 NPN 三极管。也就是 ACIN 要高于适配器检测阈值，如图 15-4 所示。

这个电压值为 1.25V（上升沿），MB39A132 的数据手册中 AC 适配器检测阈值如图 15-5 所示。

ACIN 和 ACOK 的关系描述如图 15-6 所示，也就说只要 ACIN 超过 1.25V，ACOK 就会输出低电平。

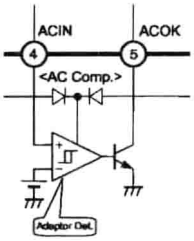


图 15-4　MB39A132 的 ACOK 内部控制逻辑

AC 适配器电压检测部分 [AC Comp.]	阈值电压	V_{TLH}	4	—	1.237	1.250	1.263	V
		V_{THL}	4	—	1.227	1.240	1.253	V
	滞回幅度	V_H	4	—	—	10	—	mV
	输入电流	I_{-INCL}	4	—	—	—	200	nA
	ACOK 引脚输出漏电流	I_{LEAK}	5	ACOK 引脚＝25 V	—	0	1	μA
	ACOK 引脚输出 "L" 电平电压	V_{ACOKL}	5	ACOK 引脚＝1 mA	—	0.9	1.1	V

图 15-5　MB39A132 的数据手册中对 AC 适配器检测的电气特性描述截图

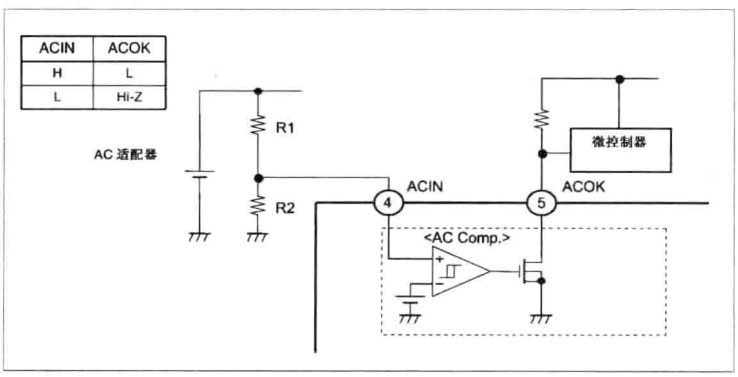
3. 检测功能

AC 适配器电压检测部分 (AC Comp.)

AC 适配器电压检测部分 (AC Comp.) 检测 ACIN 引脚 (引脚 4) 电压低于 1.24 V(典型)，并将 AC 适配器电压检测部分的 ACOK 引脚 (引脚 5) 变为 Hi-Z。电源从 VCC 引脚 (引脚 1) 和 VIN 引脚 (引脚 24) 中电压高的一方供给。

该功能的工作不受 CTL1 引脚 (引脚 23) 和 CTL2 引脚 (引脚 32) 的输入电平影响。

ACIN	ACOK
H	L
L	Hi-Z



AC 适配器检测电压设定

V_{IN} = Low to High

Vth = (R1 + R2) / R2 × 1.25 V

V_{IN} = High to Low

Vth = (R1 + R2) / R2 × 1.24 V

图 15-6　MB39A132 的适配器检测部分功能图

在 K42JR 中，芯片的供电 VIN 来自于 CHG_VCC，VCC 来自于公共点，如图 15-7 所示。适配器模式下，VCC 肯定不会高于 VIN，所以可以认为芯片的供电就是 VIN。

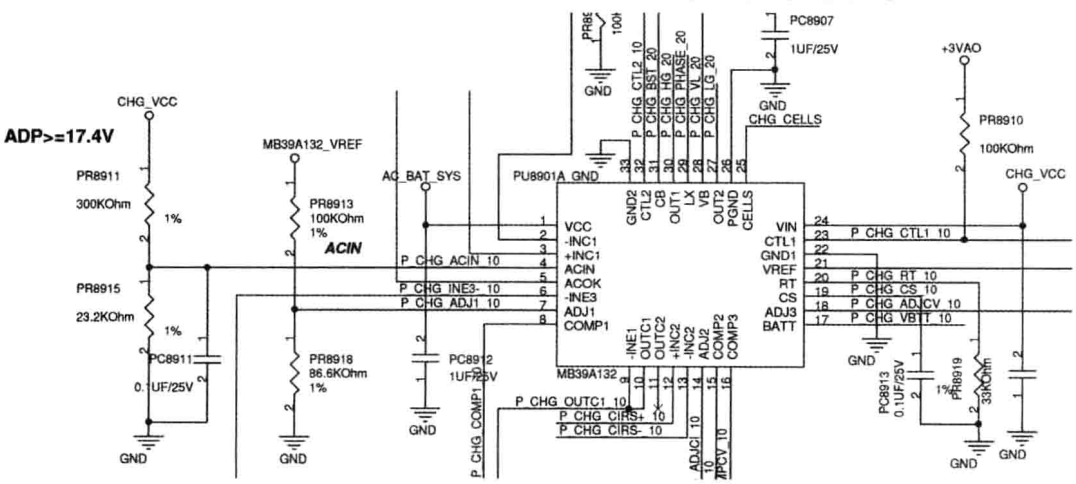


图 15-7　ACIN 电路截图

芯片的 ACIN 是由 CHG_VCC 经过 PR8911 和 PR8915 分压后的来，经过计算，CHG_VCC 电压不低于 17.4V，ACOK 将会输出低电平。

低电平的 ACOK 会使 CHG_VCC_GATE 分压成立，PQ8902 导通，产生大电流的 CHG_PATH_19V，经过 PR8903 产生公共点电压 AC_BAT_SYS，如图 15-8 所示。同时 CHG_VCC 会加到 PQ8903 的 G 极，PQ8903 截止，电池被隔离。

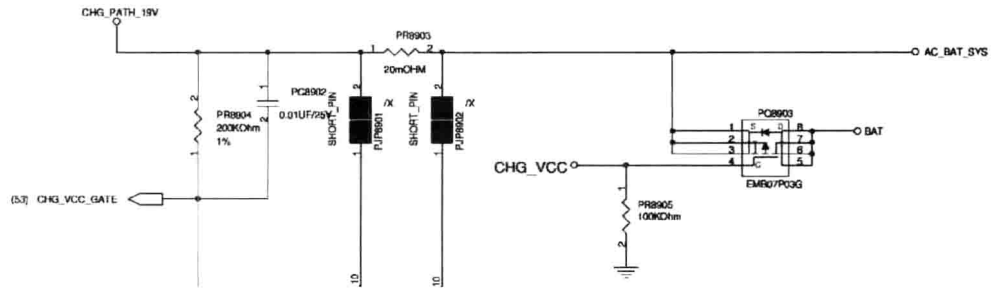


图 15-8　电池隔离原理图

AC_BAT_SYS 进 RT8205 的 VIN，经过 PR8117 进入 EN 脚，如图 15-9 所示。根据 RT8205 的工作原理，它会产 REF、VREG3、VREG5。

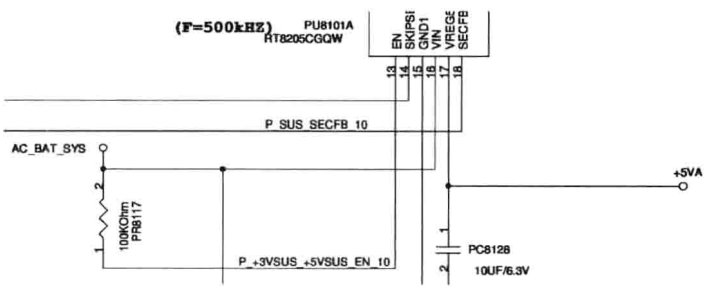


图 15-9　RT8205 得到 VIN 和 EN

VREG3 输出的+3VAO，过跳线更名为+3VA，如图 15-10 所示。

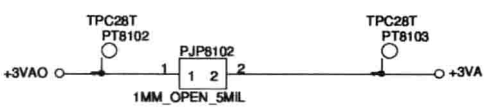


图 15-10　+3VAO 更名为+3VA

+3VA 一路经 D2001 取代 CMOS 电池产生+VCC_RTC 供至 PCH 的 RTC 电路，如图 15-11 所示。

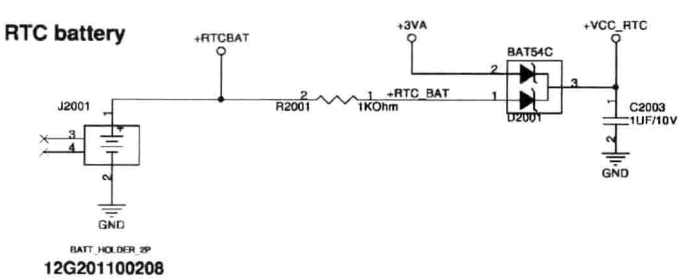


图 15-11　+3VA 给+VCC_RTC 供电

+3VA 另一路经电感 L3001 产生+3VA_EC，如图 15-12 所示。

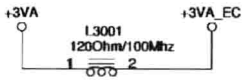


图 15-12　+3VA 更名为+3VA_EC

+3VA_EC 再经过 JP3003 更名为_3VACC，如图 15-13 所示。

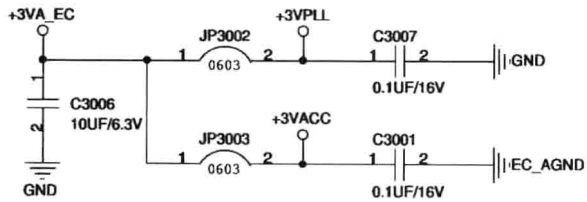


图 15-13　+3VA_EC 更名为+3VACC

+3VA_EC 给 EC（U3001）的 74 脚提供待机电压，如图 15-14 所示。

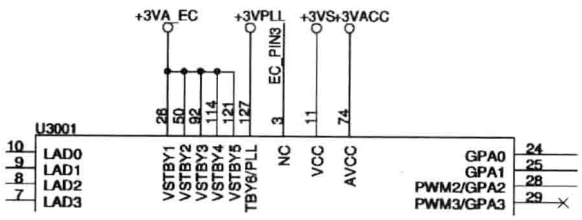


图 15-14　EC 得到待机供电

EC 从 2 脚给 X3001 晶振供电，晶振起振送回频率给 EC 128 脚，如图 15-15 所示。

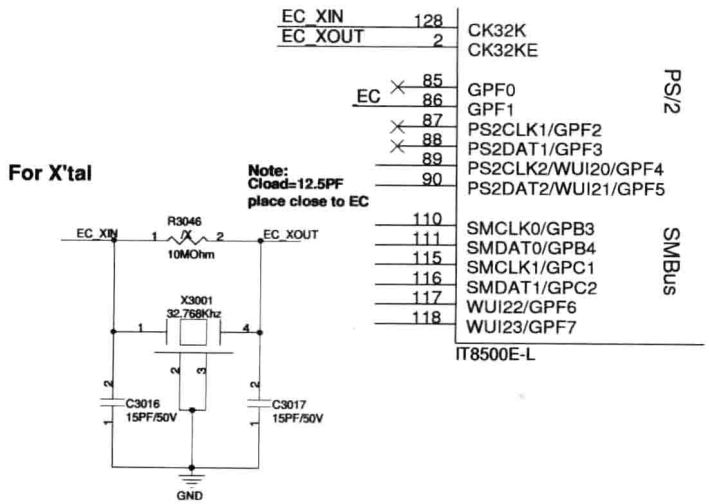


图 15-15　EC 的待机时钟

+3VA_EC 经过 R3023 和 C3010 延时电路给 EC 提供复位信号，如图 15-16 所示。此信号受控于 FORCE_OFF#，后续出现缺电压或温度过高等情况时，会拉低 EC 的复位实现断电。

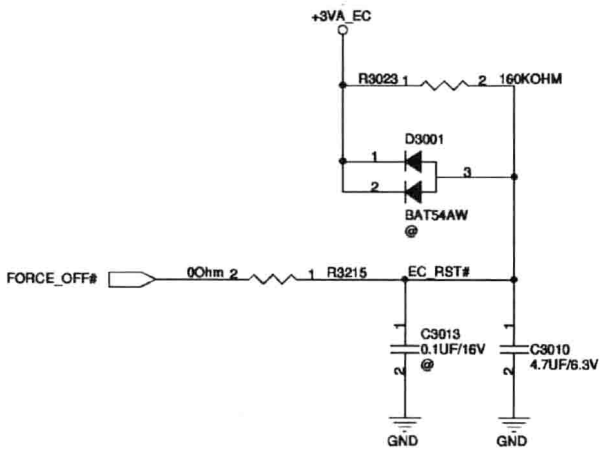


图 15-16　EC 的复位产生电路

在 K42JR 中，EC 得到待机电压后会自动发出高电平的 VSUS_ON，控制 PQ8105B 导通，拉低 PQ8105A 的 2 脚，从而 PQ8105A 保持截止，ENBL 信号不接地，成悬空状态，如图 15-17 所示（图中@表示没有安装元件）。

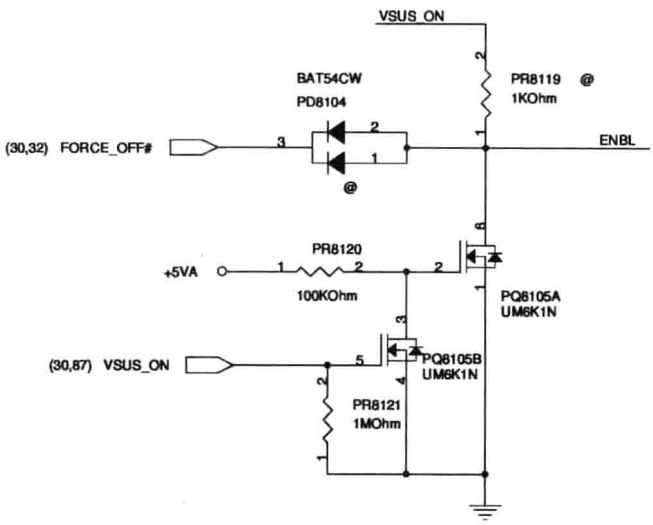


图 15-17　ENBL 产生电路

ENBL 悬空时，PD8102 会截止。待机电源管理芯片 RT8205 的 ENTRIP1、ENTRIP2 脚通过 R8102、R8103 接地分别设定两路 PWM 的过流阈值，同时作为两路 PWM 的开启信号，如图 15-18 所示。RT8205 的 PWM 开启信号正常后，输出两路 PWM：+3VSUS、+5VSUS，都送给桥的待机电压脚了。

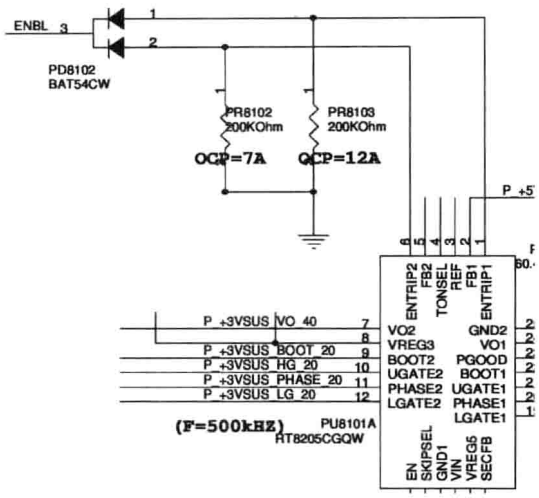


图 15-18　RT8205 的开启信号产生电路

另外，+5VSUS 电压与 P_+5VSUS_LG_20（来自于 5VSUS 电路的下管 G 极，为 0V-5V 的脉冲方波）通过两次自举升压产生+12VSUS 电压，如图 15-19 所示。

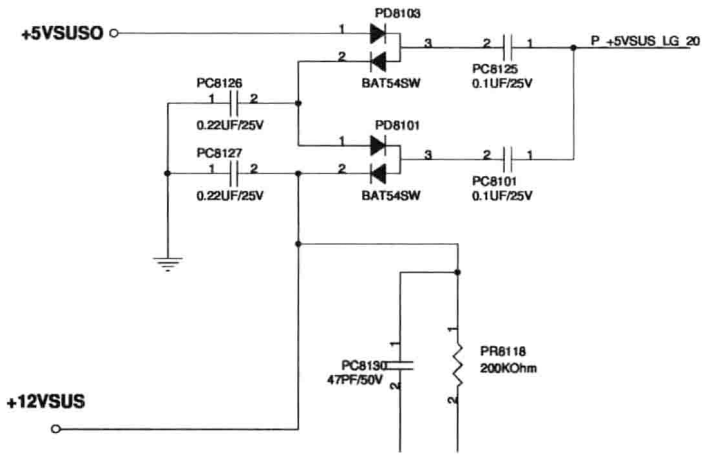


图 15-19　+12VSUS 的产生电路

RT8205 输出的+3VSUS 同时送给 U2801（BIOS），如图 15-20 所示。BIOS 得到供电后，EC 开始读取 BIOS 程序，配置脚位。注意：经实测只有瞬间波形，并非持续波形。

EC 在读取完 BIOS 后，会检测适配器，具体如图 15-21 所示：适配器电压大于 14.37V 后，经过 PR8931 和 PR8932 分压能够使 PQ8907 导通，拉低 AC_IN_OC#，送给 EC 作为适配器检测信号。如果 EC 能识别到适配器插入（AC_IN_OC#为低），将会维持 VSUS_ON 的高电平（见图 15-22）；如果 EC 检测不到适配器，将会持续拉低 VSUS_ON，关闭+3VSUS、+5VSUS，这样，BIOS 也将没有了电压。图 15-23 所示为 VSUS_ON 被自动置高后，750ms 还没识别到适配器，VSUS_ON 被拉低的波形图。

PCH SPI ROM

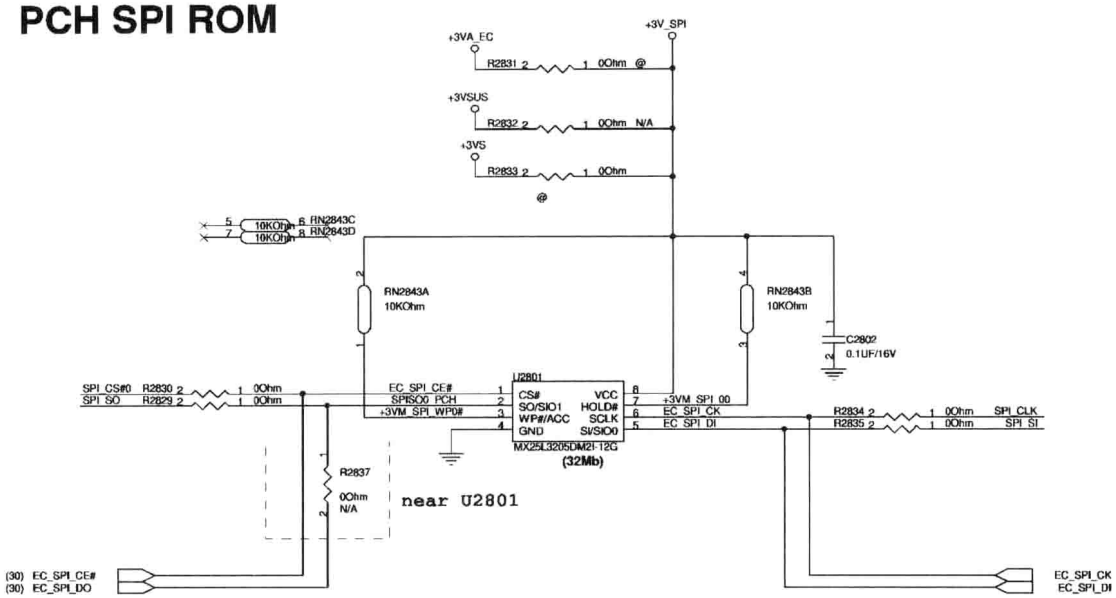


图 15-20　BIOS 电路

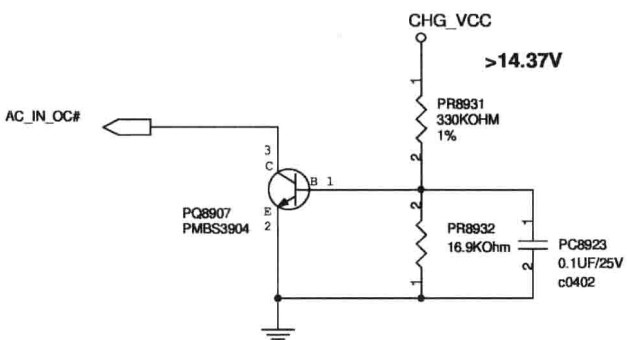


图 15-21　适配器检测信号产生电路

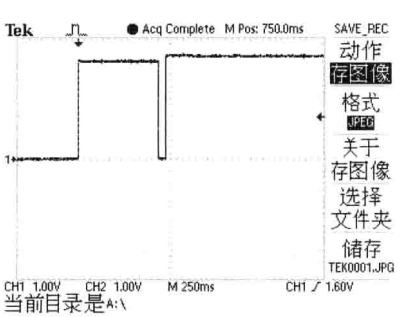


图 15-22　检测到适配器后 VSUS_ON 波形图

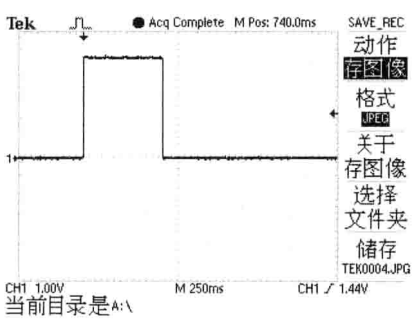


图 15-23　未检测到适配器时 VSUS_ON 波形图

RT8205 在待机电压稳定后，开漏输出 SUS_PWRGD 信号，如图 15-24 所示。

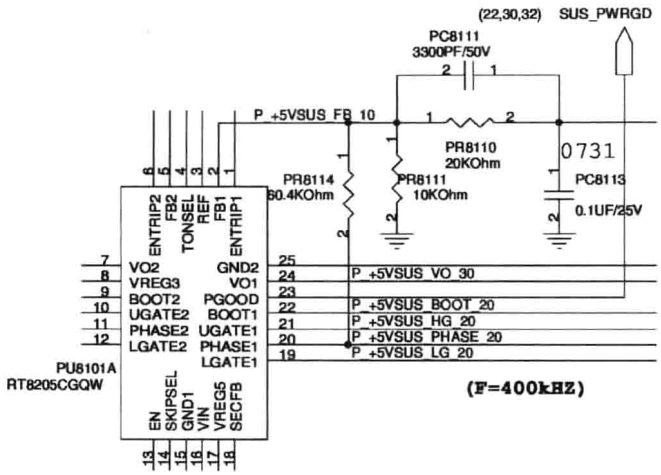


图 15-24　RT8205 输出 PG 的电路截图

SUS_PWRGD 由 PR8601 上拉为高电平，最终送到了 EC，通知 EC 此时待机电压正常，如图 15-25 所示。

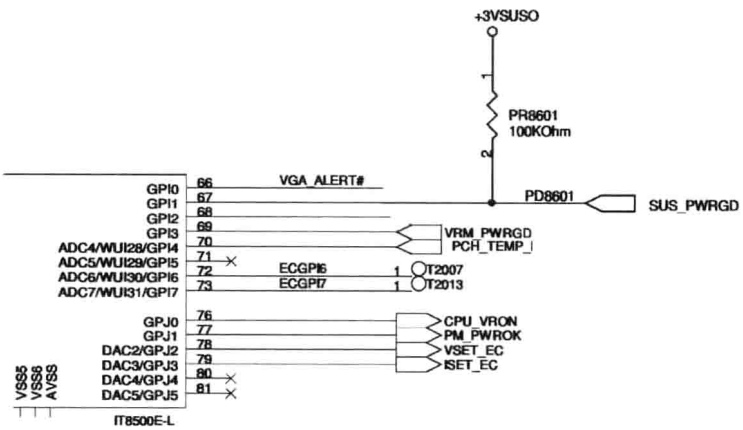


图 15-25　EC 收到 SUS_PWRGD 的电路截图

EC 发出高电平的 PM_RSMRST#给 PCH，通知其待机电压已经就绪。PCH 待机条件正常后，PCH 内部 ME 模块输出高电平 ME_SusPwrDnAck 信号，发至 EC。EC 发出 ME_ACPRESENT_PCH 信号送给 PCH，通知 PCH 此时交流适配器插入，如图 15-26 所示。

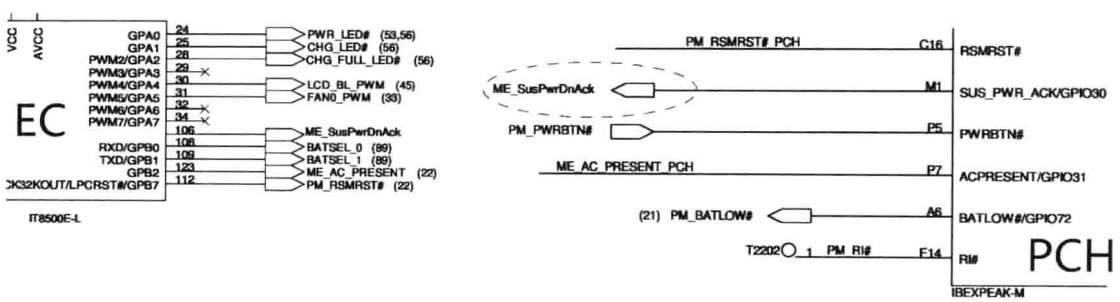


图 15-26　EC 和 PCH 之间的信号截图

15.2 触　发

用户按下电源键，产生开机触发信号 PWR_SW#至 EC 125 脚，如图 15-27 所示。

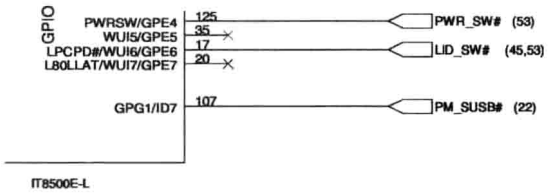


图 15-27　EC 收到 PWR_SW#

EC 发出 PM_PWRBTN#至 PCH 的 PWRBTN#，PCH 发出 SLP_S5#、SLP_S4#、SLP_S3#，SLP_S5#和 SLP_M#未采用，SLP_S4#、SLP_S3#分别更名为 PM_SUSC#、PM_SUSB#，都送给了 EC，如图 15-28 所示。

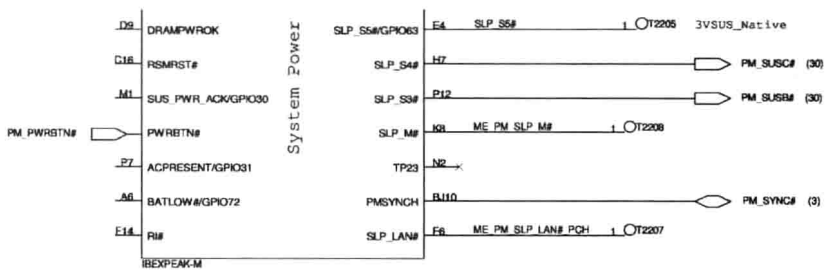


图 15-28　PCH 的触发电路

15.3 开 机 状 态

EC 接收到 PM_SUSC#、PM_SUSB#后，发出 SUSC_EC#、SUSB_EC#，如图 15-29 所示。

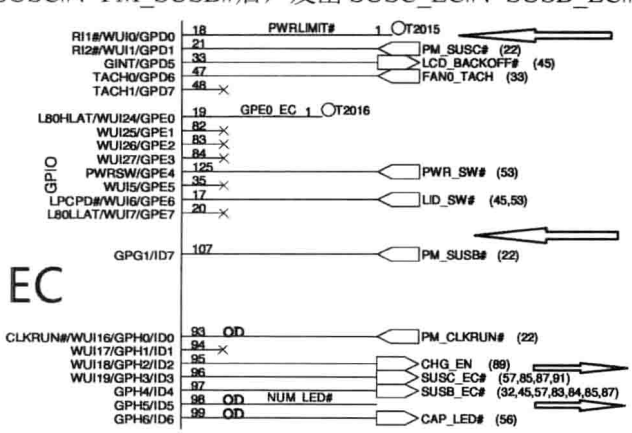


图 15-29　EC 接收到上电指令

高电平的 SUSC_EC#控制 PQ8504 的 NPN 三极管导通，6 脚被拉低后，PNP 三极管也导通，+12VSUS 从三极管 E 流向 C，产生+12V，如图 15-30 所示。+12V 经过 PR8507 送到 PQ8512 的 G 极，PQ8512 完全导通，+5VSUS 转换出+5V。

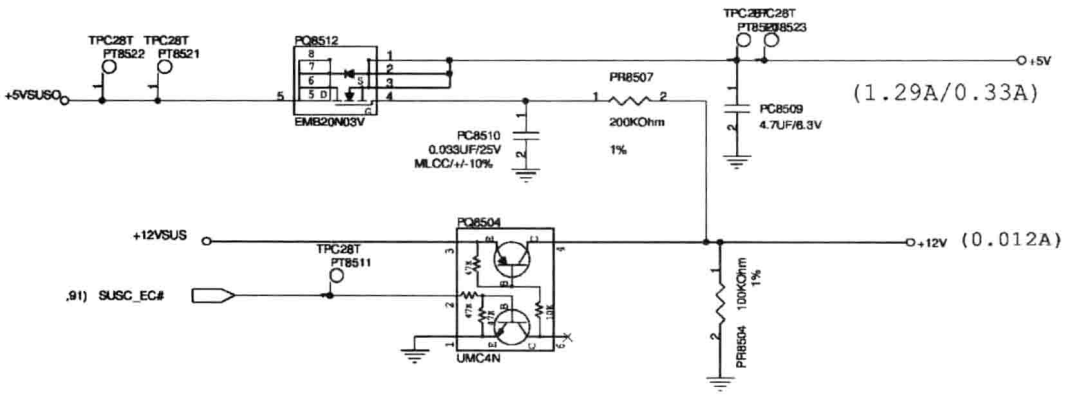


图 15-30　SUSC_EC#控制电路

高电平的 SUSC_EC#还送至 PD9101，使其截止，如图 15-31。RT8202A（PU9101）的 EN/DEM 悬空，根据 RT8202A 的手册，悬空即为开启。在 RT8202A 的供电满足，且 EN/DEM 悬空后，RT8202A 控制输出+1.5V。+1.5V 正常后，芯片开漏输出+1.5V_PWRGD，由后续产生的+3VS 上拉为高。

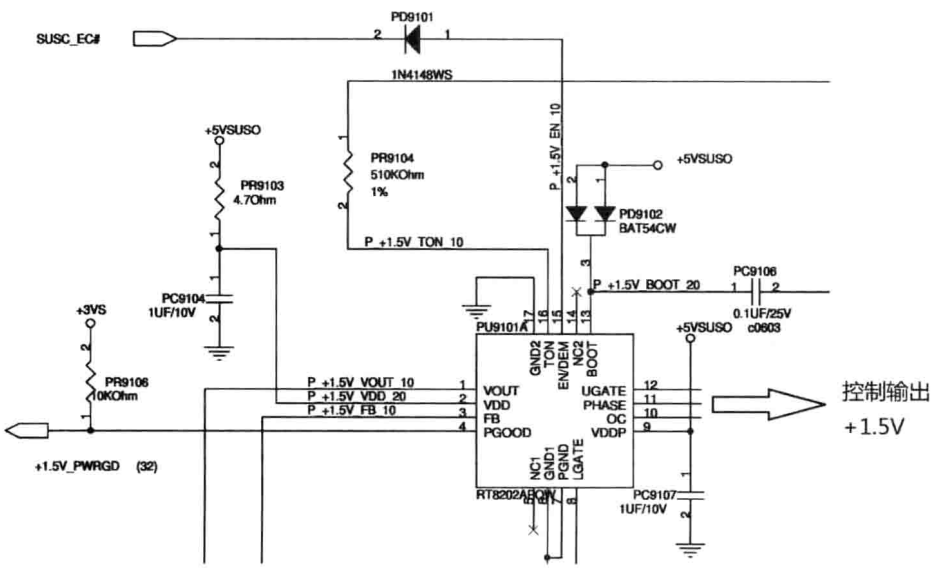


图 15-31　+1.5V 控制电路

EC 发出的 SUSB_EC#送至 PQ8503，控制输出+12VS，+12VS 又分别加到 PQ8510、PQ8509、PQ8513 的 G 极，控制产生+5VS、+3VS、+1.5VS，如图 15-32 所示。

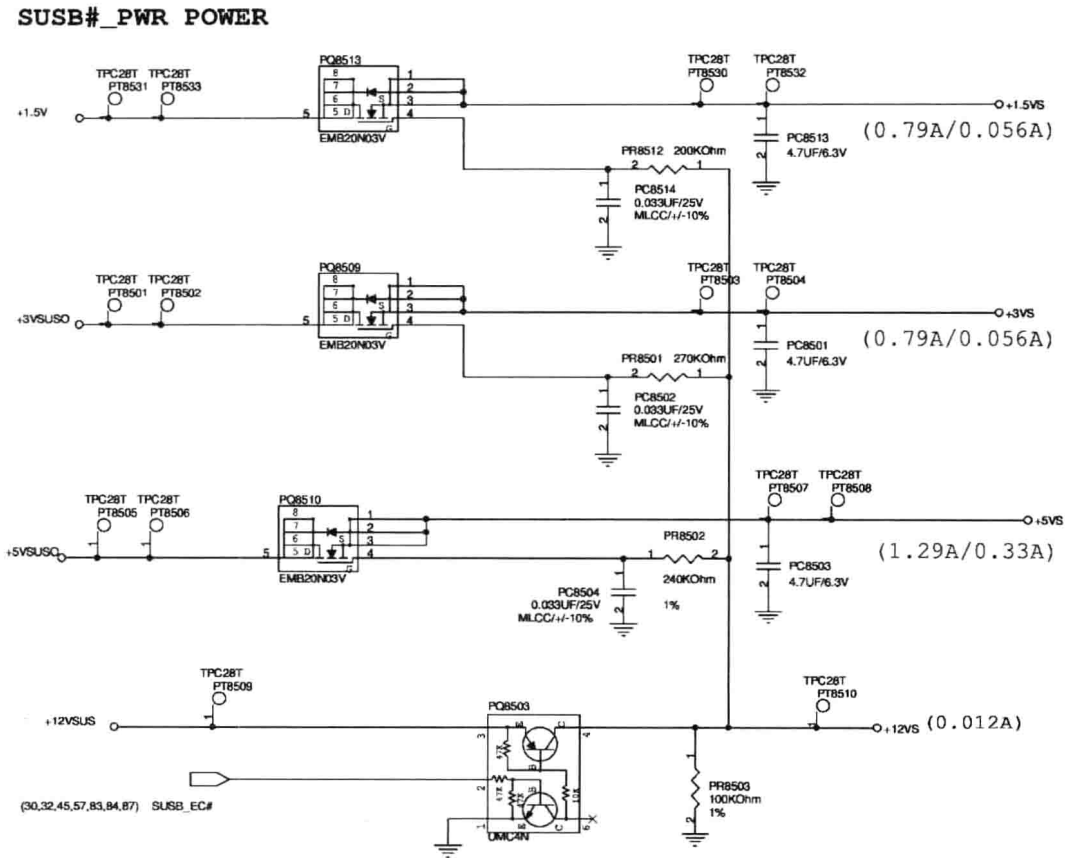


图 15-32　+5VS、+3VS、+1.5VS 的产生电路

5VS 电压送给 UP7711（PU9103）作为控制电压，在芯片得到+1.5V 的供电以及+1.5V 分压产生的 0.75V 基准电压后，芯片输出 0.75VS，如图 15-33 所示。

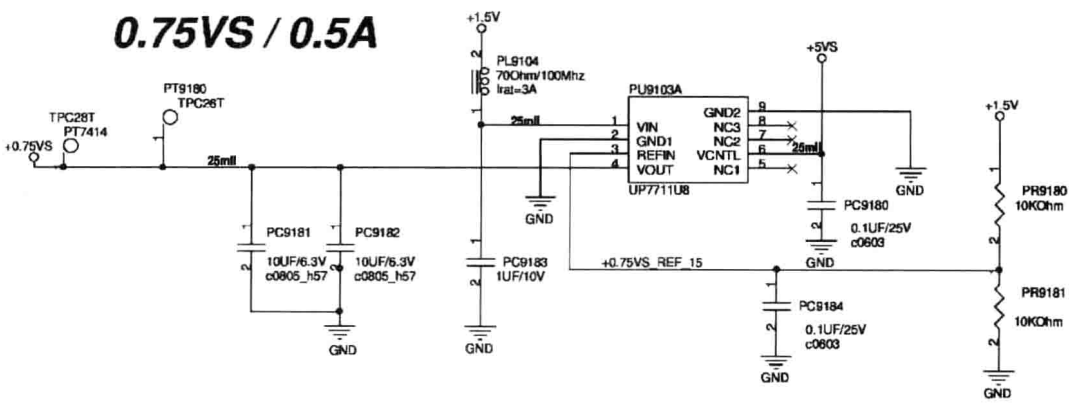


图 15-33　0.75VS 的产生电路

EC 发出的高电平 SUSB_EC#同时送至 UP7706（PU8402A），用于控制产生+1.8VS，然后开漏输出 1.8VS_PWRGD，如图 15-34 所示。

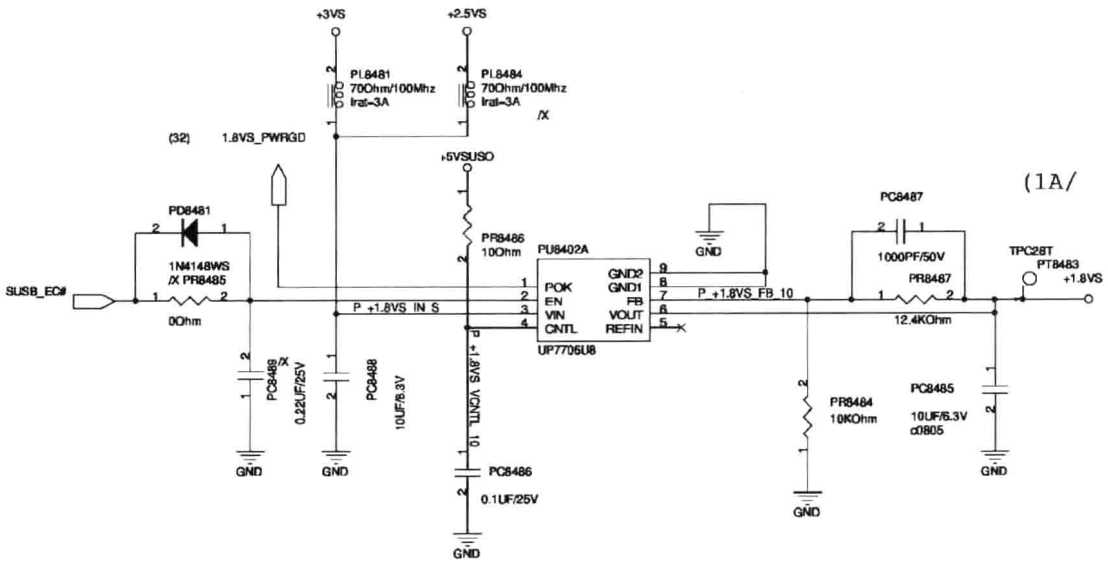


图 15-34　+1.8VS 控制电路

+1.5V_PWRGD 与 1.8VS_PWRGD 相与产生 SYSTEM_PWRGD，如图 15-35 所示。

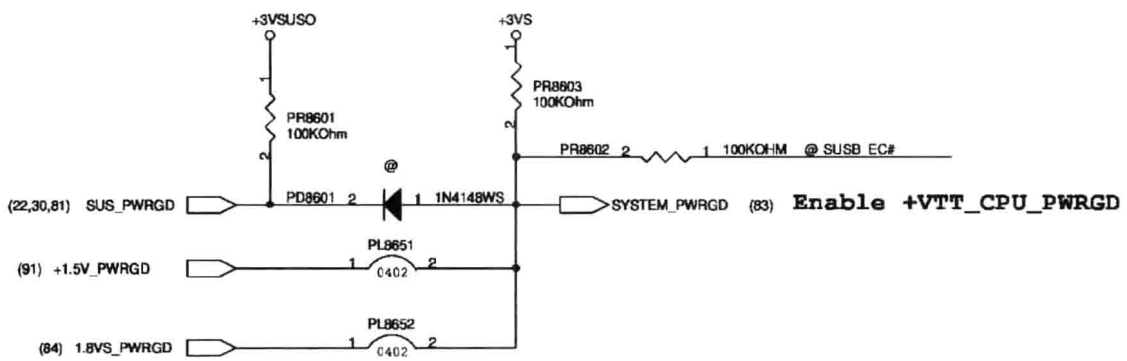


图 15-35　SYSTEM_PWRGD 的产生电路

SYSTEM_PWRGD 经过 PR8301 送给 RT8202（PU8301），控制输出+VTT_CPU、+VTT_PCH，如图 15-36 所示。电压产生正常后，芯片发出+VTT_CPU_PWRGD。

+VTT_CPU_PWRGD 经过电阻 PR8651、PR8652 分压后，产生 H_VTTPWRGD 送给 CPU，如图 15-37 所示。+VTT_CPU_PWRGD 过电感 PL8650 更名为 ALL_SYSTEM_PWRGD 至 EC。

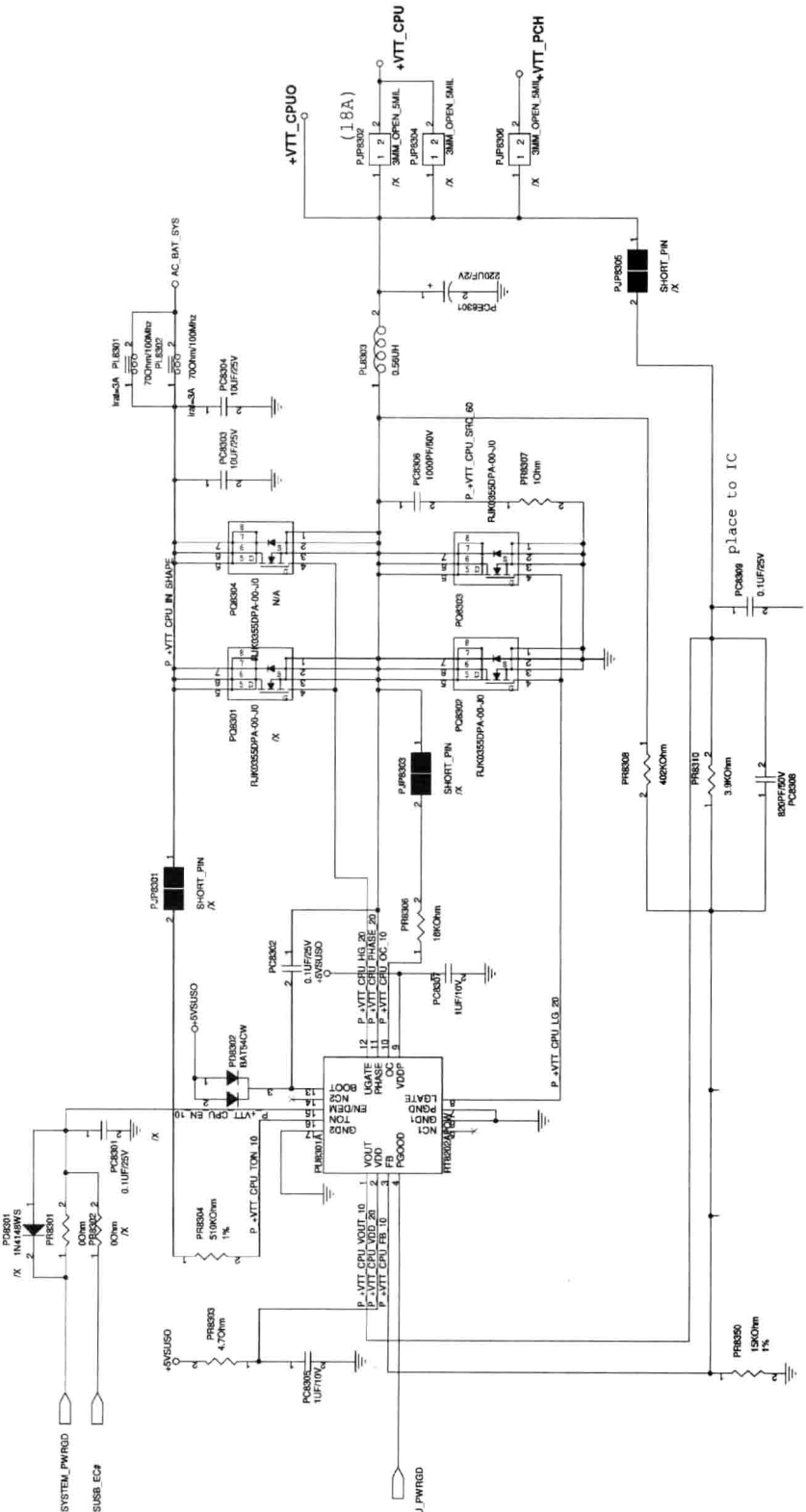


图 15-36　VTT_CPU、VTT_PCH 的产生电路

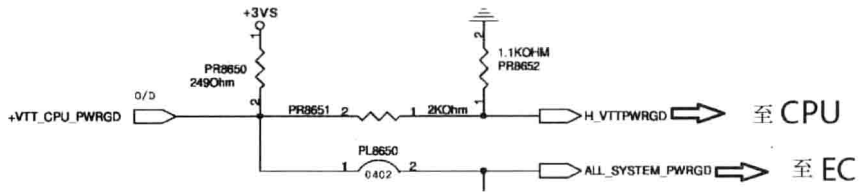


图 15-37　+VTT_CPU_PWRGD 分化电路

CPU 得到+VTT_CPU 和 H_VTTPWRGD 后，发出 GFX_VRON 及 GFX_VID 至 RT8152（PU9201A），开启内置显卡的核心电压+VGFX_CORE，如图 15-38 所示。

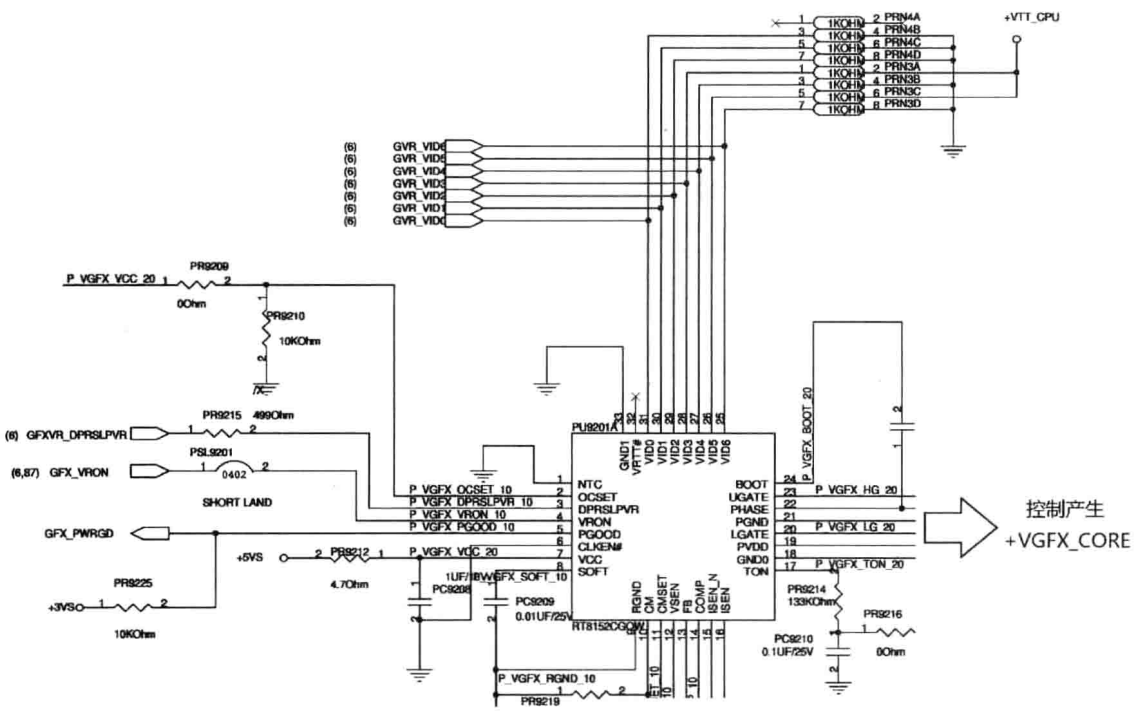


图 15-38　集显供电的产生电路

ALL_SYSTEM_PWRGD 送至 EC 后，EC 延时 99ms 后发出 CPU 核心电压开启信号 CPU_VRON。此信号送到了 RT8856（PU8801A）的 VRON 脚，用于开启 CPU 核心公共点 +VCORE。+VCORE 电压产生正常后，芯片输出 VRM_PWRGD 及 CLK_EN#，如图 15-39 所示。

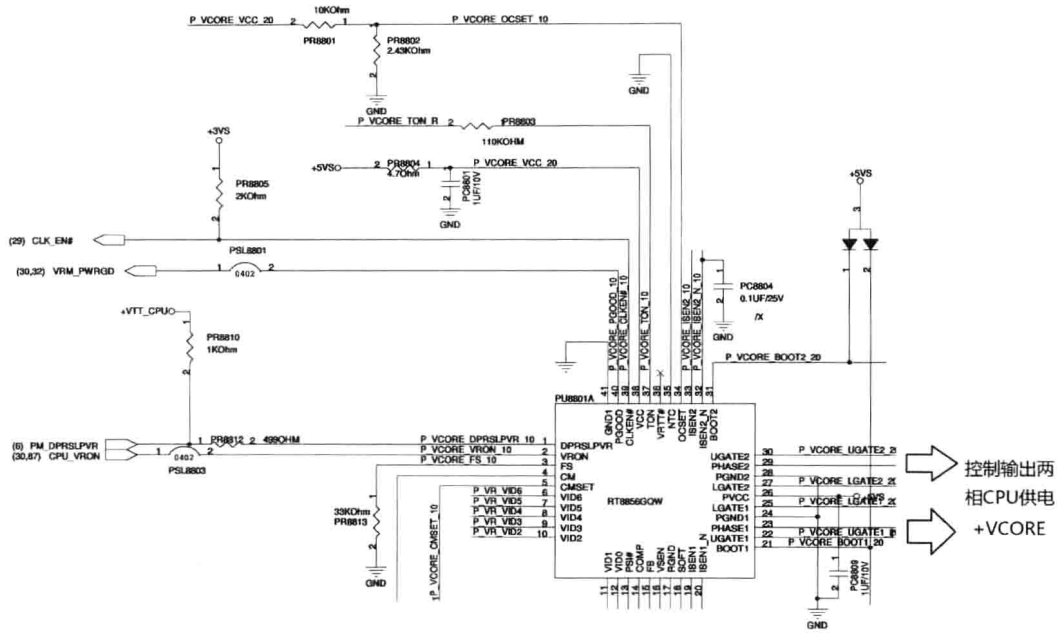


图 15-39　CPU 核心供电芯片所在电路截图

VRM_PWRGD 一路去与 ALL_SYSTEM_PWRGD 相与用于主板的欠压保护电路，具体保护作用如图 15-40 所示，若 ALL_SYSTEM_PWRGD 或者 VRM_PWRGD 任意一路为低电平，PD8603 将会导通，把 PQ8601A 的 G 极拉低，PQ8601A 截止。EC 发出的 3.3V 的 SUSB_EC#经过 PR8604 给 PC8601 充电，根据时间常数大概计算，约 2.6s 后 PQ8601B 的 G 极达到 3V 以上，足够使 PQ8601B 导通，拉低 FORCE_OFF#。也就是说，2.6s 后，ALL_SYSTEM_PWRGD 和 VRM_PWRGD 如果还没有变成高电平，此电路将会拉低 FORCE_OFF#，从而拉低 EC_RST#，实现强制断电。（FORCE_OFF#与 EC_RST#通过 0Ω电阻连接在一起，详见第 15.1 节 EC 的复位电路部分。）

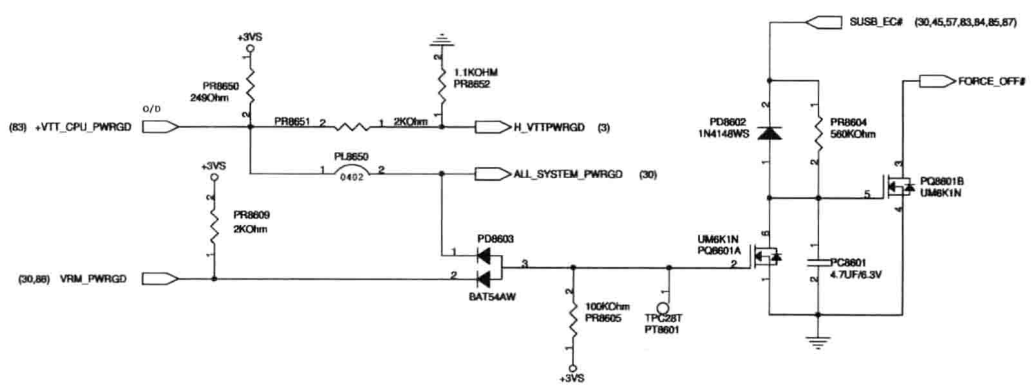


图 15-40　欠压保护电路

实际上，PQ8601B 做开关作用时，G 极无需上升到 3.3V，此场效应管的 G 极阈值为 1.2V 左右。所以，华硕的主板一般会出现通电后 1s 多就会断电，就是此电路导致。维修时可以采取加大 PC8601 的电容值、短接 PC8601、拆除 PQ8601、拆除 PD8603 等手段去掉断

电保护的功能，逐步追查各路供电，找出导致掉电的元凶即可。

VRM_PWRGD 另一路送给 EC。CLK_EN#送去了时钟电路，详见后 15.4 节的分析。

在 PCH 的供电正常后，PCH 发出高电平的 DGPU_PWR_EN#截止 PD8520，+3VS 直接上拉 P_+VGA_VCORE_EN。P_+VGA_VCORE_EN 一路送去 PU8201 的 EN/DEM，控制产生独显核心供电+VGA_VCORE，如图 15-41 所示。独显核心供电正常后，PU8201 发出 VGA_VCORE_PWRGD。

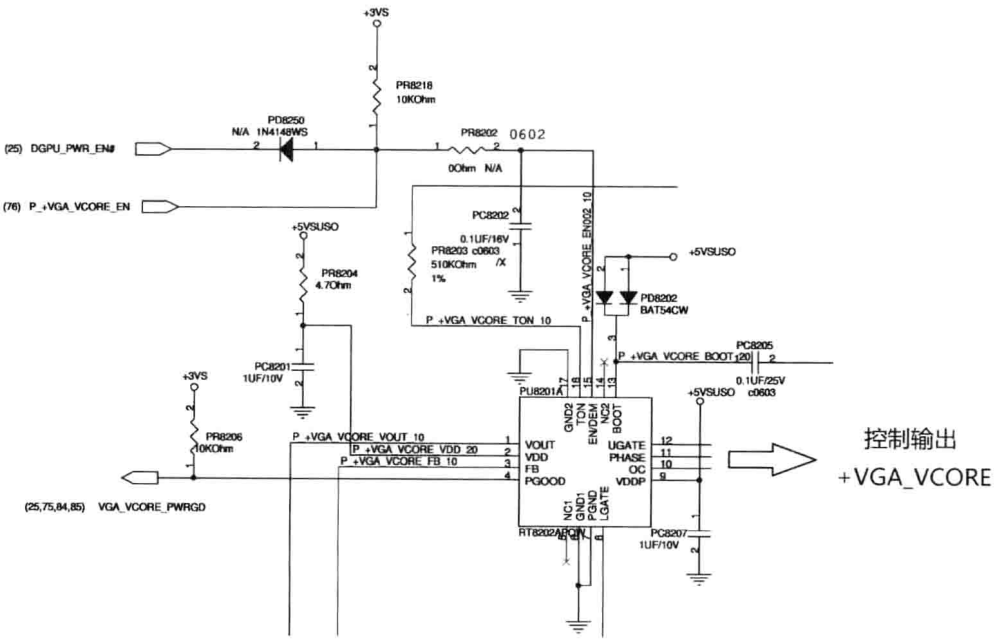


图 15-41　独显核心供电产生电路

P_+VGA_VCORE_EN 另一路控制 Q7601 导通，使 R7603 接地。Q7602 的 G 极得到 +3VS 分压后的低电平，Q7602 导通，产生+3VSG，如图 15-42 所示。

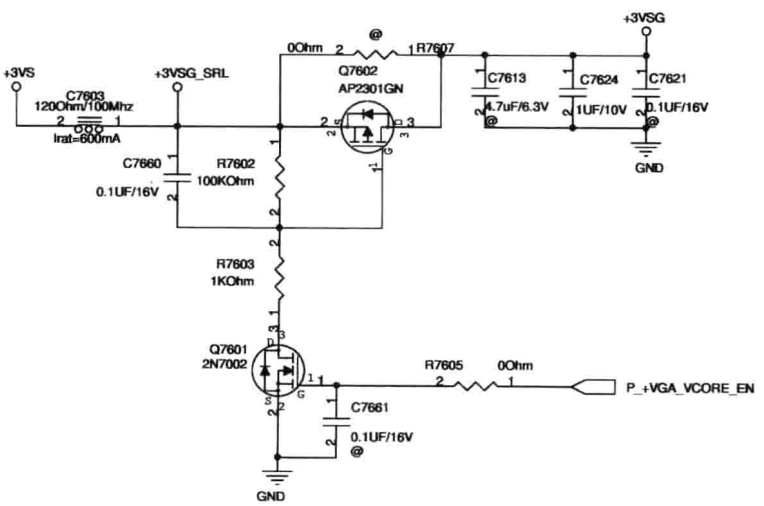


图 15-42　+3VSG 产生电路

独显核心供电正常后 PU8201 发出的 VGA_VCORE_PWRGD 送至 UP7706（PU8403A）开启+1VS，如图 15-43 所示。

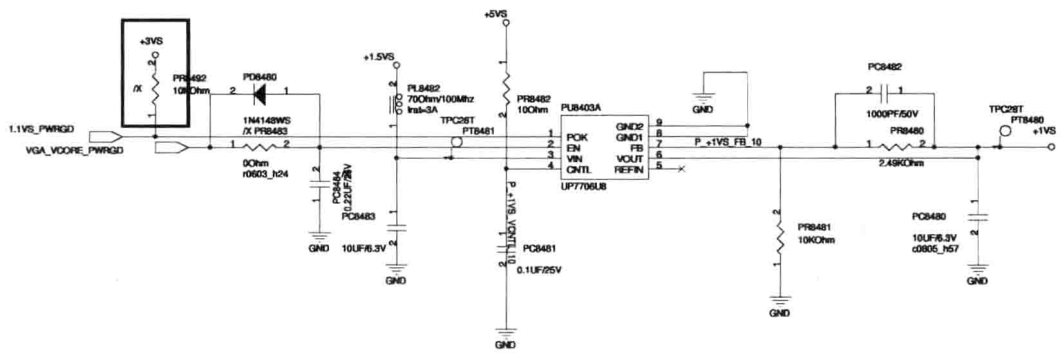


图 15-43　+1VS 产生电路

VGA_VCORE_PWRGD 还送至 PQ8560，经过转换控制+0.75VSG、+1.5VSG、+1.8VSG，如图 15-44 所示。

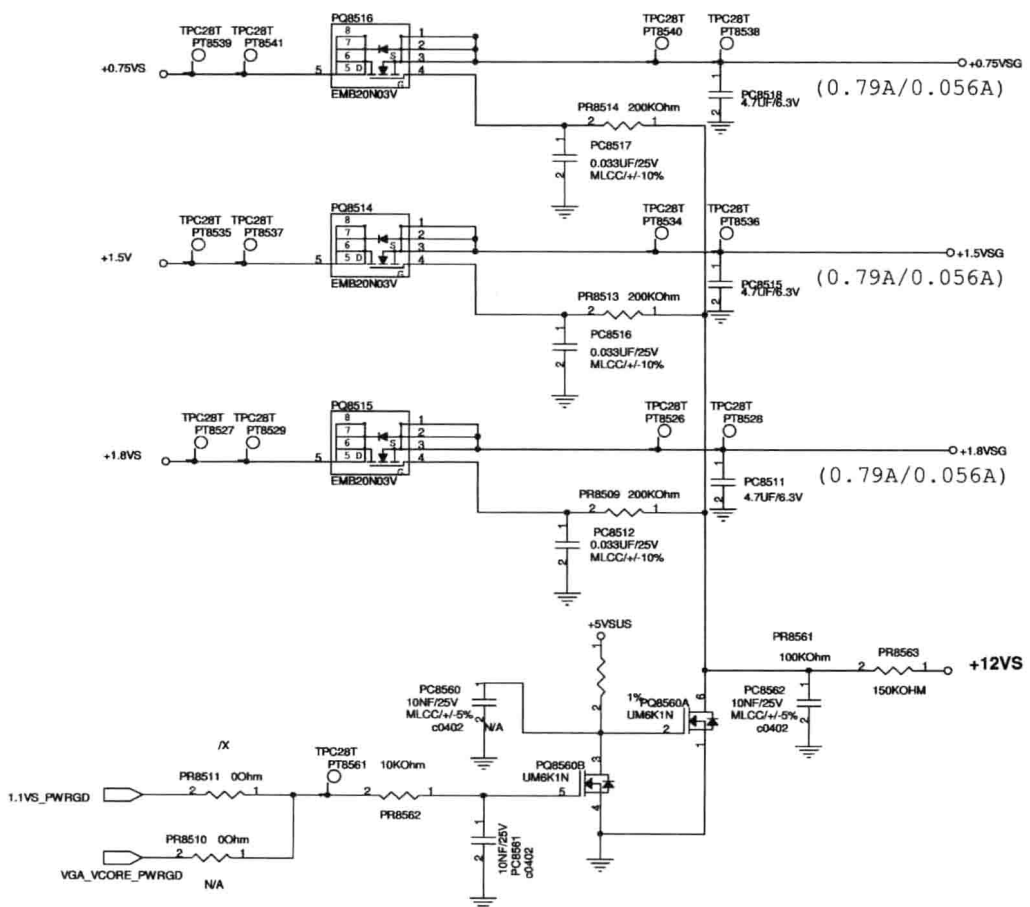


图 15-44　+0.75VSG、+1.5VSG、+1.8VSG 产生电路

VGA_VCORE_PWRGD 同时还转换成 PARK_PWRGD_PCH 送给 PCH，通知 PCH 此时显卡供电已经就绪，如图 15-45 所示。

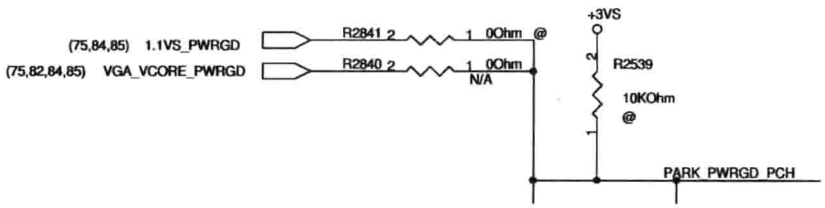


图 15-45　PARK_PWRGD_PCH 产生电路

VGA_VCORE_PWRGD 同时也送给 Q7504，使其导通，产生低电平的 PARK_PECLK_REQ#给 PCH，请求发出显卡的 100MHz 总线时钟，如图 15-46 所示。

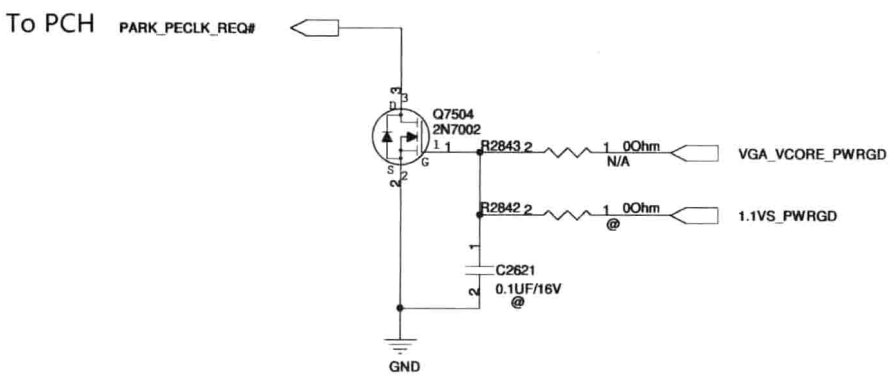


图 15-46　显卡时钟请求信号产生图

15.4　时钟、PG 和复位

+VCORE 电压产生正常后，RT8856 芯片输出的 CLK_EN#经过 CQ2 反相成高电平的 CLK_EN，如图 15-47 所示。此信号至时钟 IC（ICS9LPRS427）开启时钟。

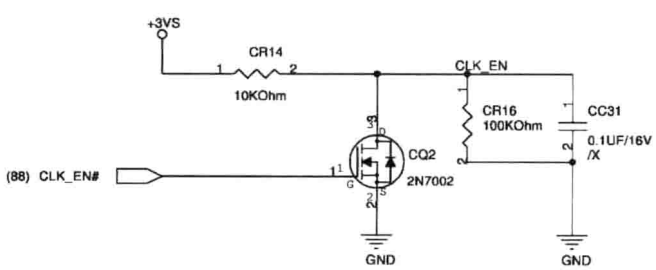


图 15-47　时钟开启信号产生电路

时钟 IC 开启工作后，产生各时钟至 PCH，再由 PCH 内置时钟产生各时钟去往外设。PCH 内置时钟框图如图 15-48 所示。

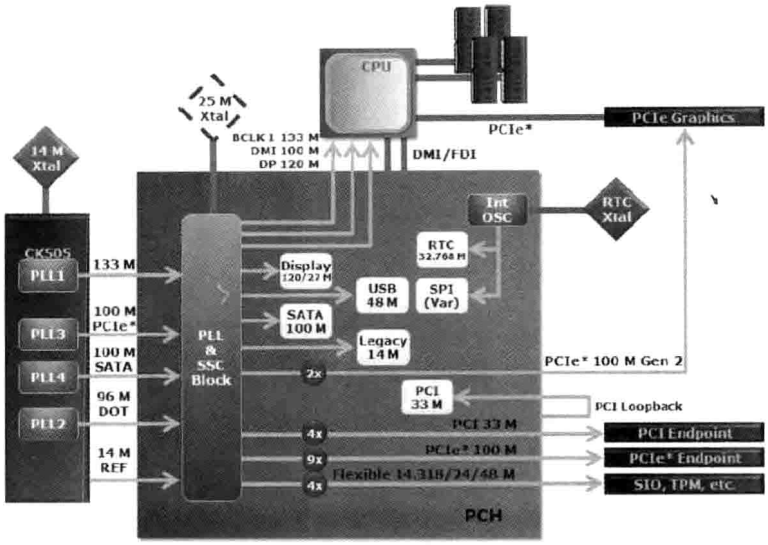


图 15-48　PCH 内部时钟框图

+VCORE 电压产生正常后，RT8856 芯片输出的 VRM_PWRGD 至 EC，EC 延时发出 PM_PWROK，如图 15-49 所示。

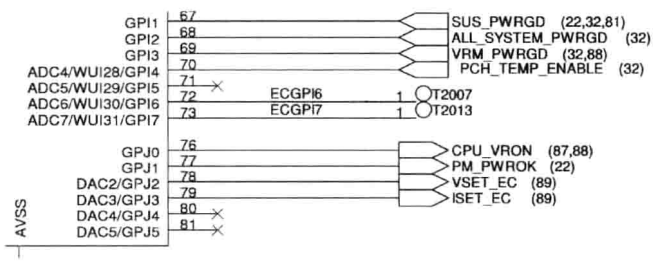


图 15-49　EC 发出 PM_PWROK

PM_PWROK 转换为 PM_PWROK_PCH，如图 15-50 所示。

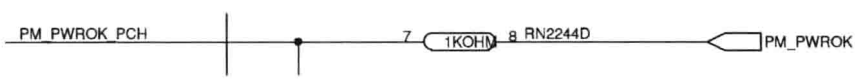


图 15-50　PM_PWROK 更名为 PM_PWROK_PCH

PM_PWROK_PCH 送至 PCH 的 MEPWROK、SYS_PWROK、PWROK 脚，如图 15-51 所示。

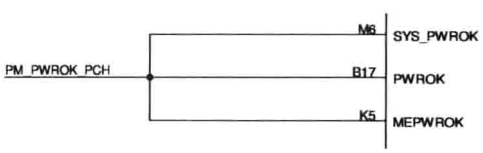


图 15-51　PCH 收到三个 PG

PCH 收到 PWROK 后，发出 DRAMPWROK 信号至 CPU；在 PCH 内部，PWROK 及 SYS_PWROK 逻辑相与，产生 PROCPWRGD 至 CPU。PCH 发出 PLTRST#，更名为 BUF_PLT_RST#，经 R0318、R0319 分压成 1.1V 至 CPU。图 15-52 为 CPU 的 PG 和复位接收图。

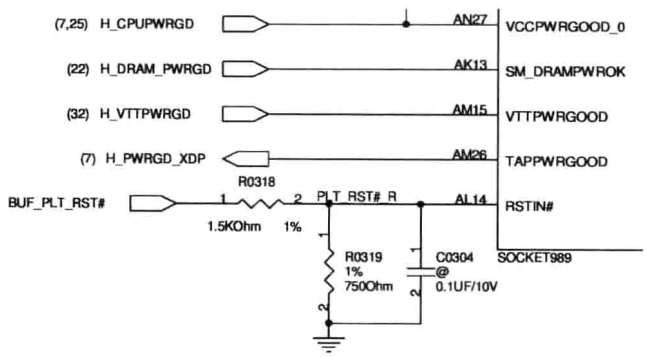


图 15-52　CPU 的 PG 和复位接收图

第 16 章
苹果 A1286（HM5x）时序分析

苹果 A1286（K18），板号 820-2850，也是一款采用 Intel 5 系列芯片组产品。本章以该机为例，详细分析苹果笔记本电脑的待机和上电时序。

16.1 G3 状态

首先，插入适配器产生 PPDCIN_G3H，如图 16-1 所示。

MagSafe DC Power Jack

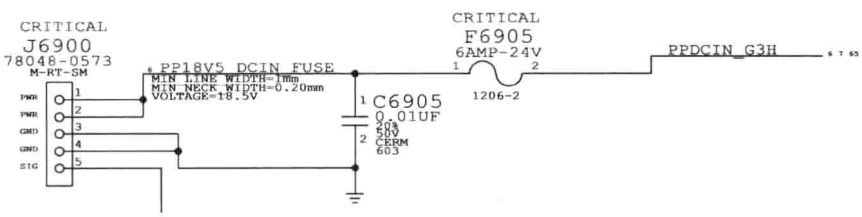


图 16-1　适配器接入电路

苹果的适配器接入插口需要一个小的转接头，电源头接入是磁铁吸合式，5 个触点：两端的为接地，最中间的为适配器 ID 信息识别，还有两根就是电源正极了，具体实物如图 16-2 所示。

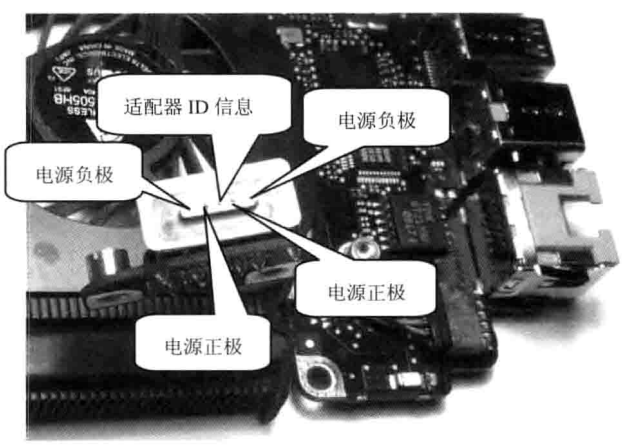


图 16-2　苹果适配器转接头实物

PPDCIN_G3H 经过 Q7080 的体二极管产生 PPDCIN_G3H_OR_PBUS，如图 16-3 所示。（电池模式下，由电池经过 Q7055 体二极管，经过充电电路的上管 Q7030，再经过 Q7085D 的体二极管给 PPDCIN_G3H_OR_PBUS 供电。）

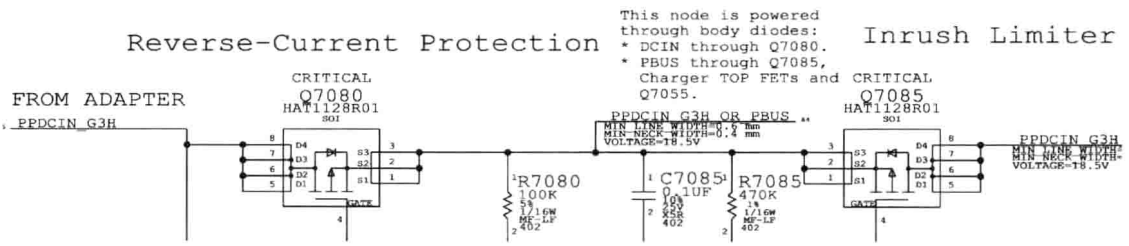


图 16-3　PPDCIN_G3H_OR_PBUS 产生电路

PPDCIN_G3H_OR_PBUS 给 U6990（LT3970）的 VIN 供电，并直接加到 EN，芯片输出 PP3V42_G3H，如图 16-4 所示。这是一个微型 PWM 控制芯片，内部集成了上下管。引脚定义：VIN 为供电，EN 为开启，RT 为振荡设定，BOOST 为启动自举升压脚，SW 为相位/输出脚，FB 为反馈，BD 连接内部升压二极管和稳压器。

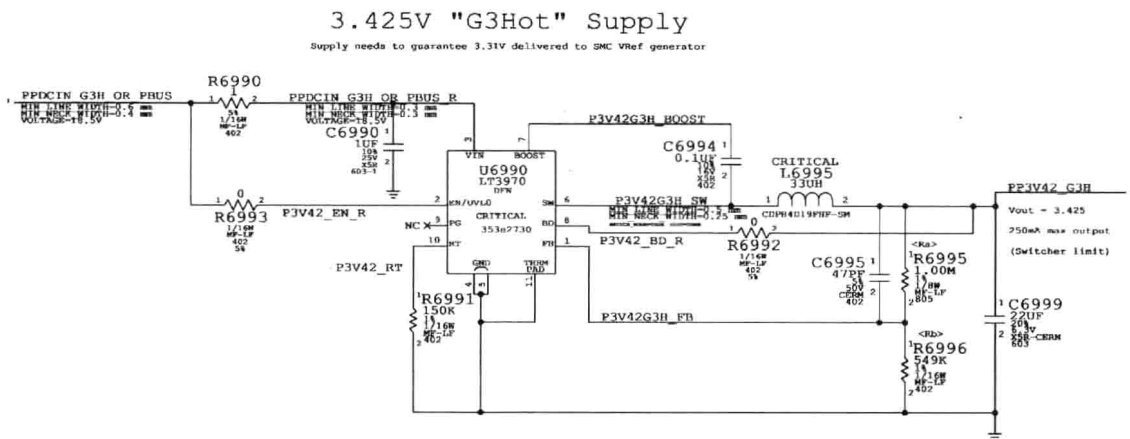


图 16-4　PP3V42_G3H 的产生电路

PP3V42_G3H 给 VR5020 供电，VR5020 输出 PP3V3_S5_AVREF_SMC，如图 16-5 所示。

PP3V42_G3H 给 EC（U4900，H8S2117）的 AVCC 供电，PP3V3_S5_AVREF_SMC 给 EC 的 AVREF 供电，如图 16-6 所示。

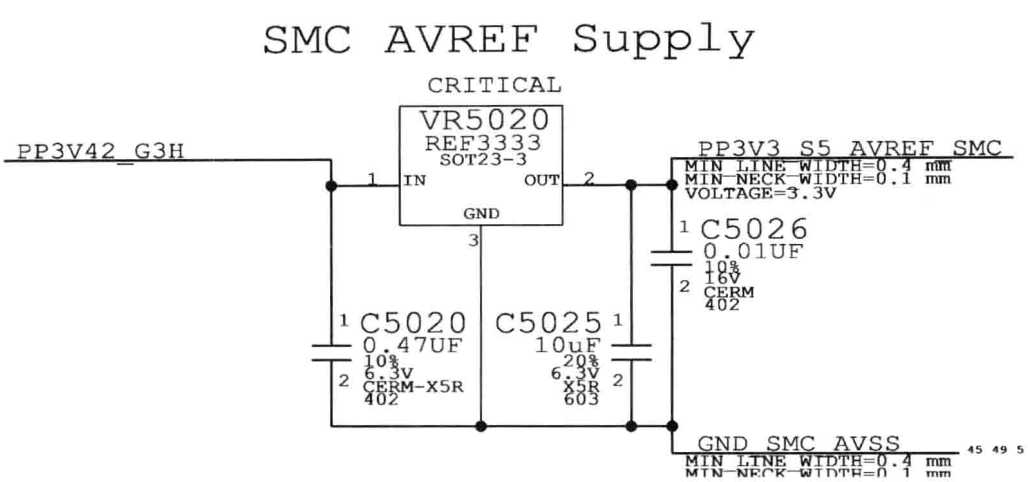


图 16-5　VR5020 所在电路截图

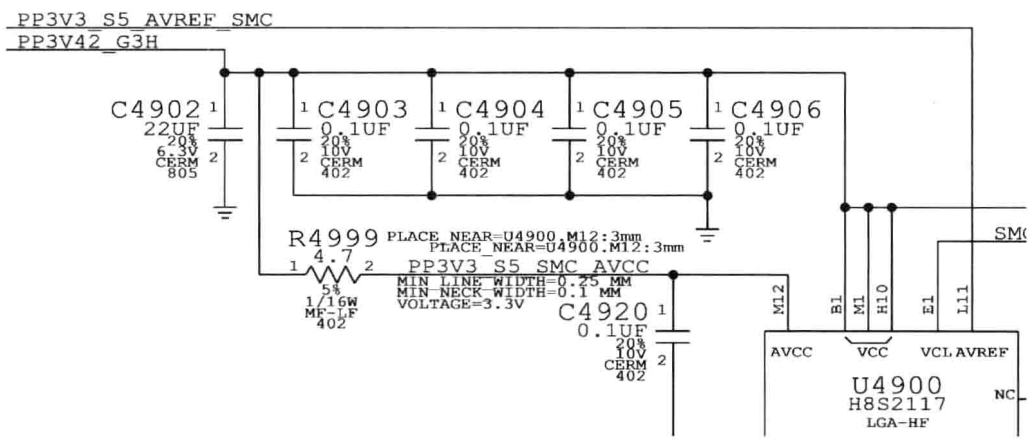


图 16-6　EC 得到供电

EC 得到待机供电后，给 Y5010 供电，产生 20MHz 时钟给 EC，如图 16-7 所示。

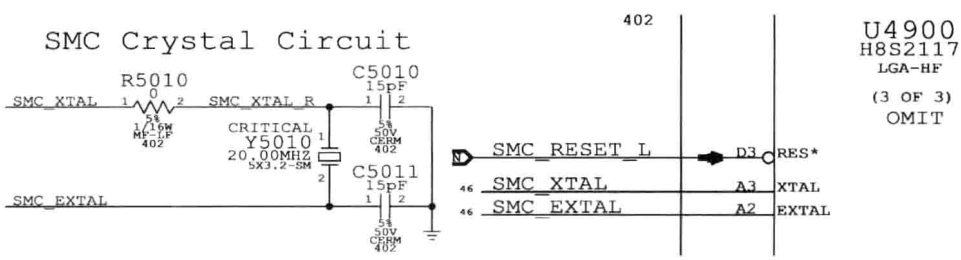


图 16-7　EC 的待机时钟

PP3V42_G3H 给 U5000 的 2 脚输入电压，U5000 是个电压检测/延时芯片，芯片通过 C5001 充电延时，当电压上升到超过阈值后，OUT 脚开漏输出，由 R5000 把 SMC_RESET_L 上拉成 3.42V 给 EC 复位，如图 16-8 所示。

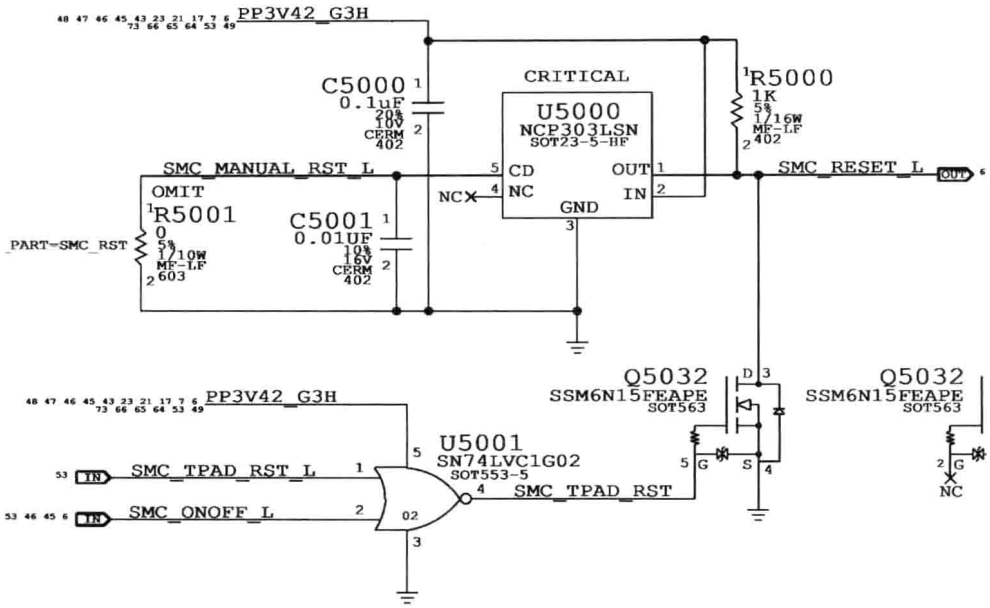


图 16-8　EC 的复位产生电路

图 16-8 中有一个手动复位 EC 的电路：当发生 EC 程序错乱时，可以通过 U5001 和 Q5032 的电路实现强制复位 EC（见图 16-9），同时按下左边的 SHIFT 键、左边的 OPTION 键、CONTROL 键，送给 U5703 产生低电平的 SMC_TPAD_RST_L。再同时按下开关产生低电平的 SMC_ONOFF_L，与 SMC_TPAD_RST_L 同时送给 U5001，输出高电平 SMC_TPAD_RST，控制 Q5032 导通，拉低 SMC_RESET_L。

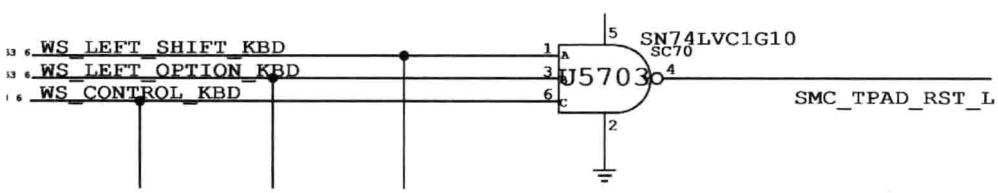


图 16-9　U5703 所在电路截图

EC 待机供电、时钟、复位正常后，读取自带程序。

插入适配器的同时，PPDCIN_G3H 还经过 D7005、R7005 给充电芯片 ISL6259 的 DCIN 供电，经过 R7010 和 R7011 分压给 ACIN，如图 16-10 所示。当 ACIN 电压大于 3.2V 后，ISL6259 输出低电平的 AGATE 导通 Q7085，并启动 PWM 控制产生 12.6V 的公共点 PPBUS_G3H（公共点电压设定：由 PP3V42_G3H 经过 R7012 上拉 CELL 设定为 12.6V）。充电芯片检测到流经 R7020 的电流超过 0.4A（适配器电流检测电阻 R7020 两端压降 8mV）后，驱动 SGATE 为低电平；当电流低于 0.15A 时（适配器电流检测电阻 R7020 两端压降 3mV），SGATE 驱动为高电平。

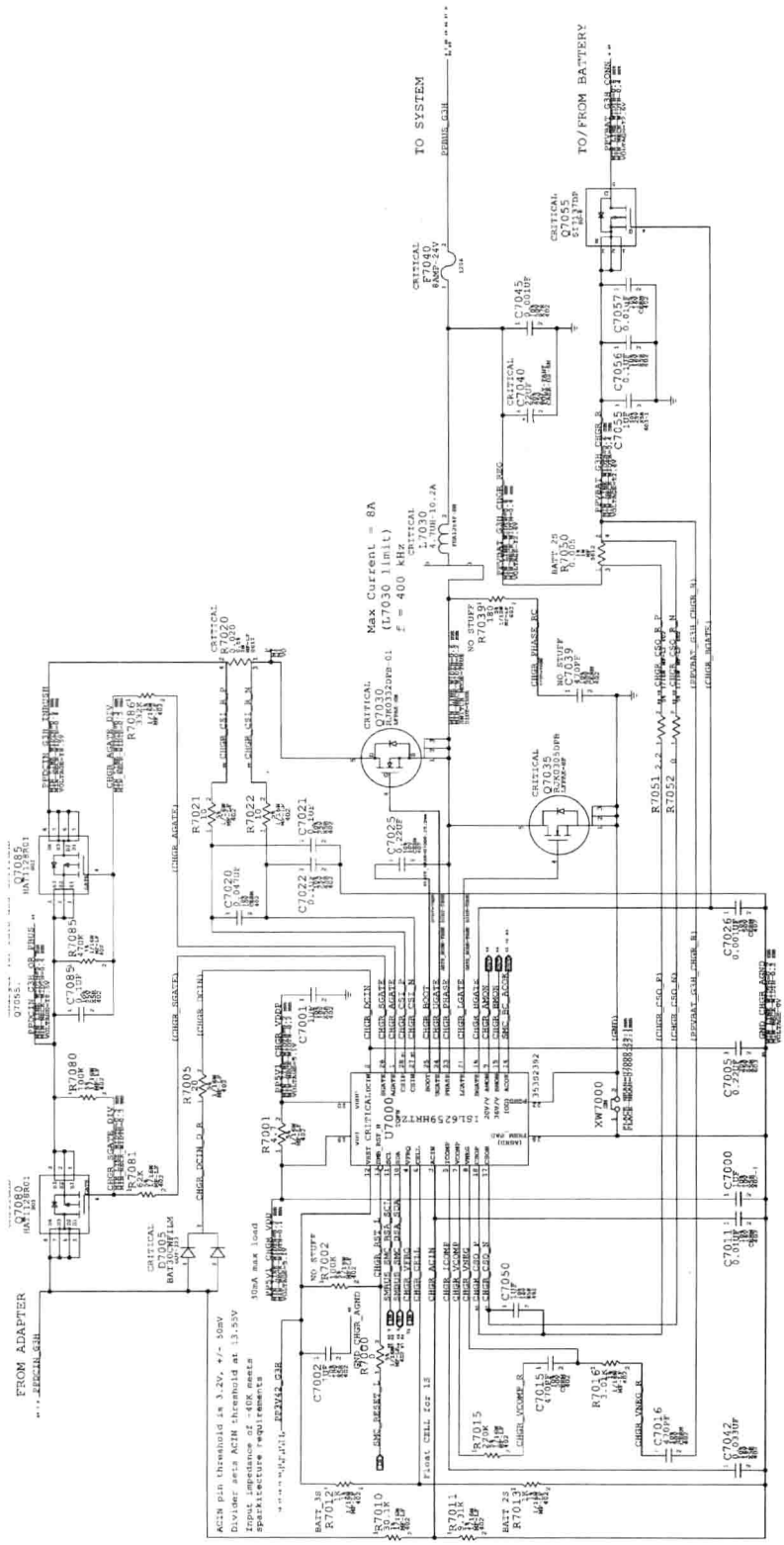


图 16-10　充电芯片所在电路截图

苹果的公共点产生方式与其他品牌机器有所不同。如图 16-11 所示，它采取的是混合供电方案：适配器电压需经过充电芯片的调节后才产生公共点，电压等于电池电压。这样的好处是可以无需任何电路改动，可以直接支持 Intel 睿频技术。

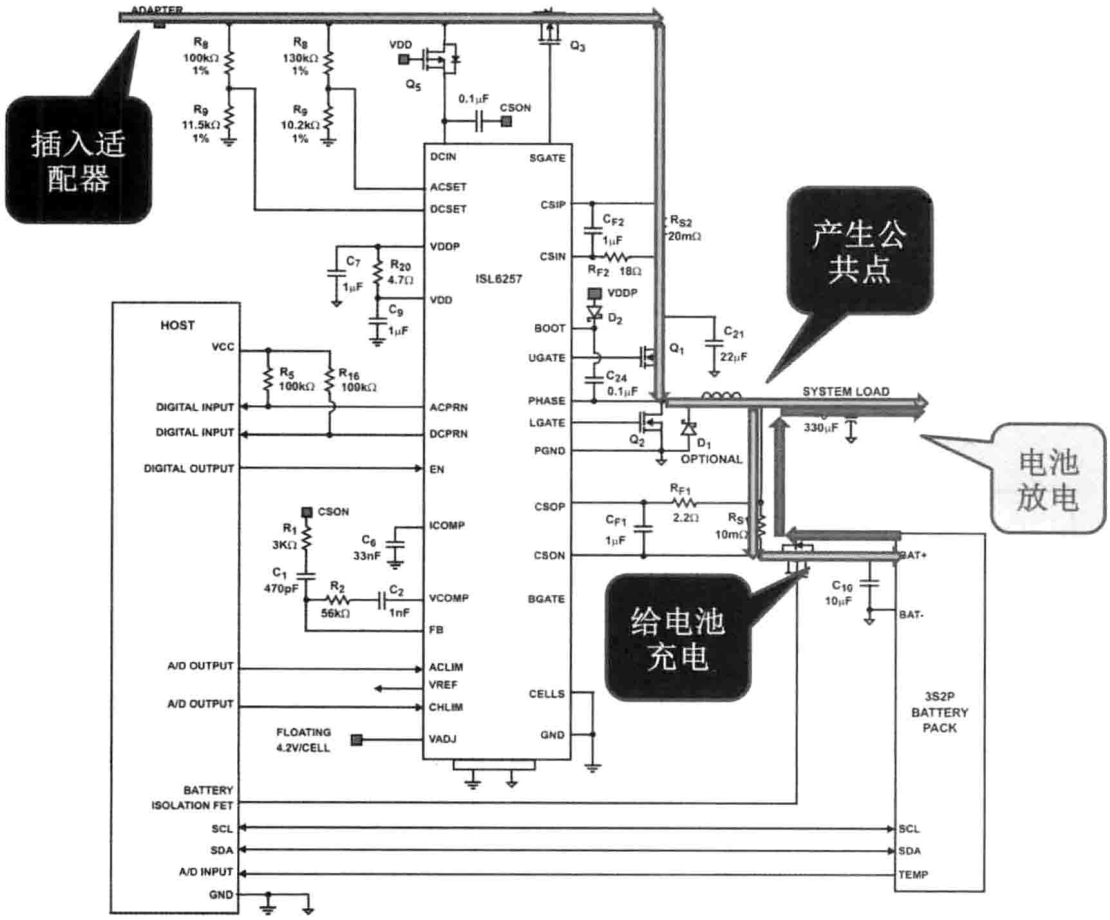


图 16-11　苹果电脑的公共点产生方式

当 U7000 检测到 ACIN 高于 3.2V 后，还会开漏输出 SMC_BC_ACOK。SMC_BC_ACOK 一路送给 EC 表示适配器插入，另一路送给与门 U6901 产生 SMC_BC_ACOK_VCC 给 MAX9940（U6900）供电，如图 16-12 所示。

MAX9940 是一个信号线过压保护器，简单原理：直流过压保护时，当 EXT 电压高于 VCC+0.26V 时（阈值见图 16-13），芯片把 4 脚和 5 脚断开，也就是把适配器接口 J6900 的 5 脚与 EC 的 SYS_ONEWIRE 隔离开，防止损坏 EC；当 VCC=0V 时，EXT 有-0.7～28V 的保护范围；芯片可以防±4kV 静电。

ONE-WIRE 是一条单线串行总线，用于传输适配器信息。当 EC 通过 ONE-WIRE 总线读取到适配器参数后，适配器头上的绿灯就亮了。

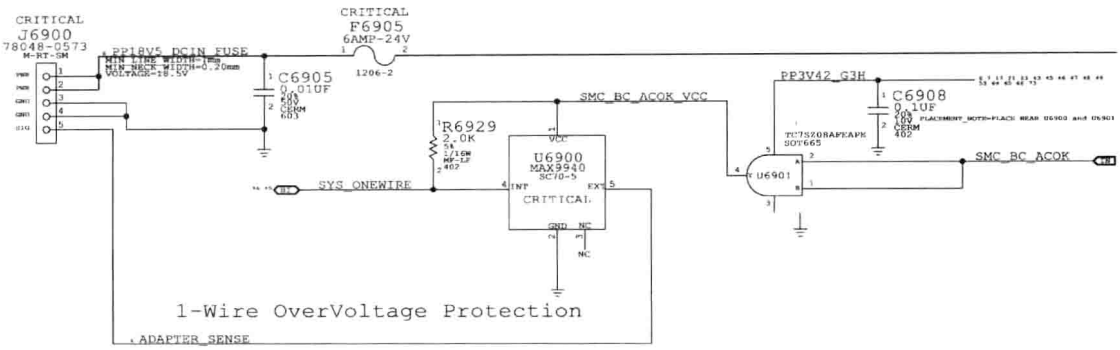


图 16-12　MAX9940 所在电路截图

EXT Voltage Range	V_{EXT}	(Note 2)	-0.7		+28	V
EXT Rising Threshold	V_{THR}		V_{CC} + 0.19	V_{CC} + 0.26	V_{CC} + 0.30	V
EXT Falling Threshold	V_{THF}		V_{CC} + 0.09	V_{CC} + 0.13	V_{CC} + 0.16	V

图 16-13　MAX9940 数据手册中 EXT 阈值的电气特性描述截图

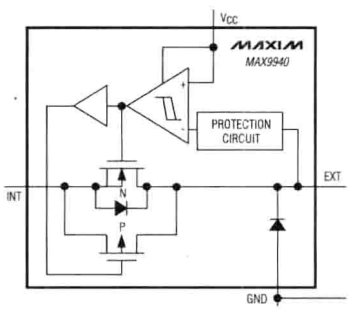


图 16-14　MAX9940 内部结构图

MAX9940 内部结构如图 16-14 所示。

小知识：ONE-WIRE 是美国的 Maxim 全资子公司达拉斯半导体公司 Dallas（DALLASSEMICONDUCTOR）推出的一项特有的单总线（1-Wire Bus）技术。该技术与 SPI、I^2C、SCI 总线不同，它采用单根信号线，既可传输时钟，又能传输数据，而且数据传输是双向的，因而这种单总线技术具有线路简单，硬件开销少，成本低廉，便于总线扩展和维护等优点。

16.2　RTC 电路

该机的 VCCRTC 来源由 PP3V42_G3H 直接供电，没有 CMOS 电池，如图 16-15 所示，这也是苹果的特色。

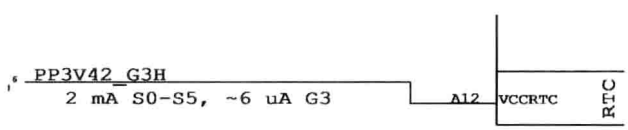


图 16-15　VCCRTC 的供电

RTCRST#、SRTCRST#都由下面电路延时而来，RTC 电路另外两个信号是 INTRUDER#和 INTVRMEN，则由 3.42V 上拉，如图 16-16 所示。

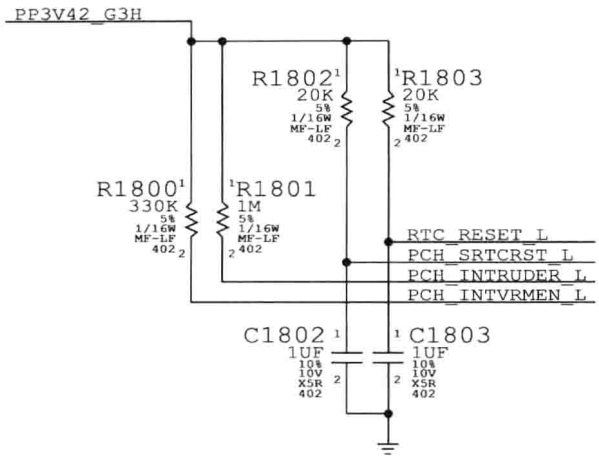


图 16-16　RTC 电路截图

PCH 的 RTC 晶振 32.768kHz 是 Y2810，如图 16-17 所示。

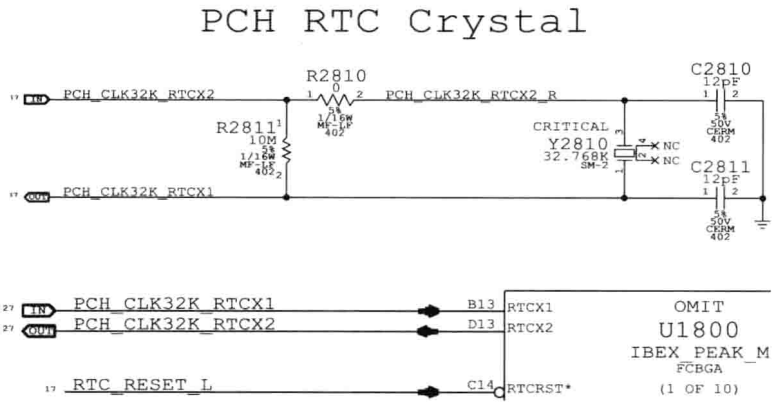


图 16-17　RTC 晶振电路

16.3　S5 状态

EC 检测到适配器存在后（SMC_BC_ACOK 为高电平），发出高电平的 SMC_PM_G2_EN，同时 EC 还会发出 SMC_ADAPTER_EN 给 PCH，告诉 PCH 适配器已经插入，如图 16-18 所示。

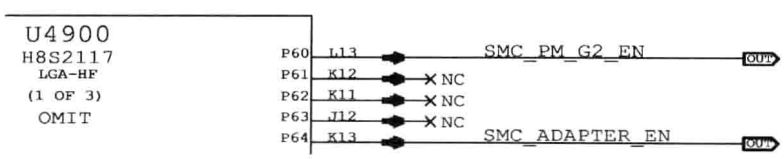


图 16-18　EC 发出 SMC_PM_G2_EN 等信号

SMC_PM_G2_EN 经过 R7272 送至 TPS51125 的 EN0，作为线性开启，如图 16-19 所

示。公共点电压 PPBUS_G3H 送给 16 脚 VIN 作为主供电，TPS51125 输出两路线性供电 VREG3 和 VREG5。其中 VREG3 电压没有采用，VREG5 输出电压为 PP5V_S5。

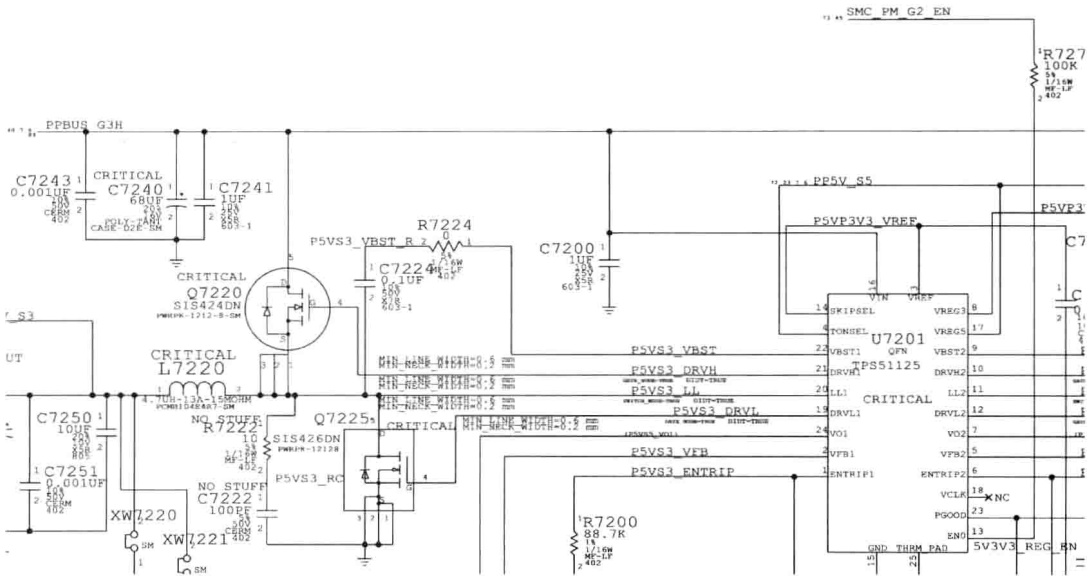


图 16-19　待机供电芯片所在电路截图

PP5V_S5 经过 R2400 产生 PP5V_S5_PCH_V5REFSUS，如图 16-20 所示。PP5V_S5_PCH_V5REFSUS 给桥的 5V 待机电压 V5REF_SUS 供电。

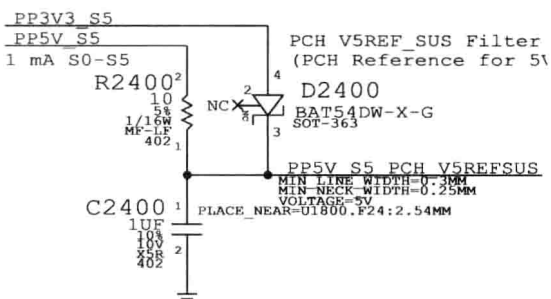


图 16-20　PP5V_S5_PCH_V5REFSUS 的产生电路

SMC_PM_G2_EN 还转换成 P3V3S5_EN，如图 16-21 所示。

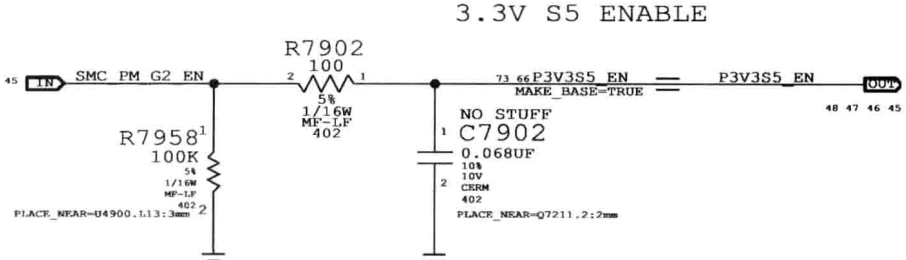


图 16-21　P3V3S5_EN 的产生

高电平的 P3V3S5_EN 控制 Q7211 的 6-1 脚导通，3-4 脚就会截止，TPS51125 的 6 脚 ENTRIP2 通过电阻 R7206 接地，设定第二路 PWM 控制器的过流保护阈值，如图 16-22 所示。

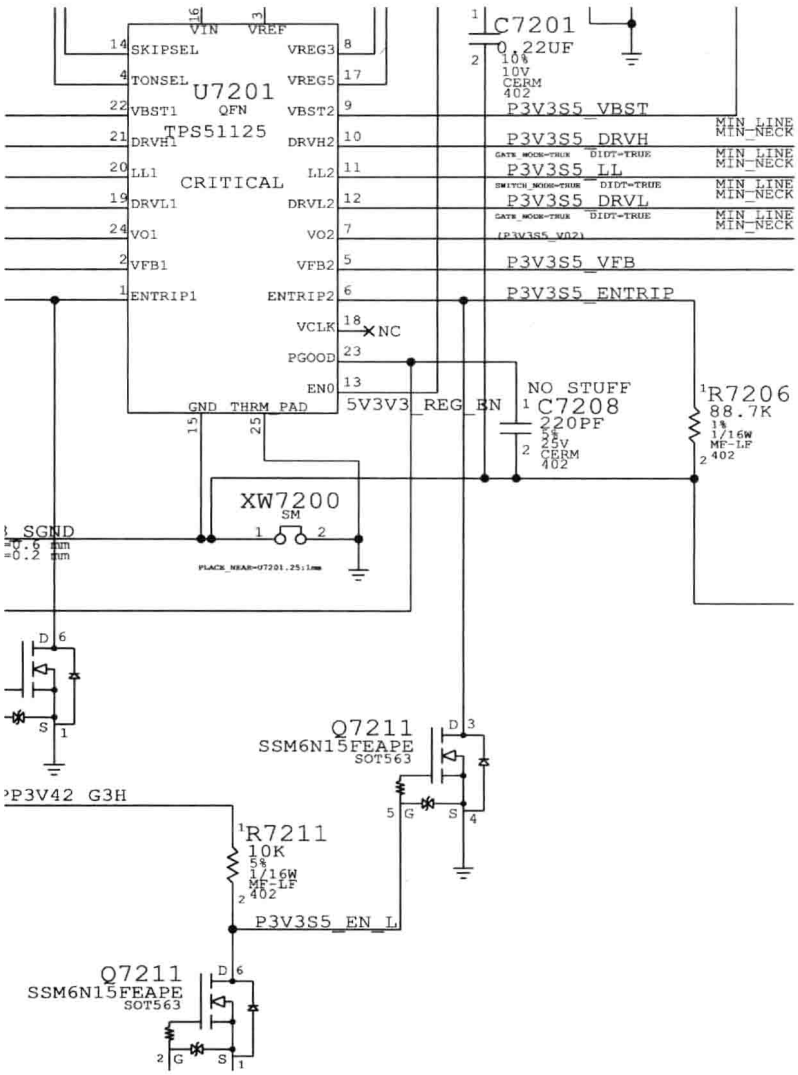


图 16-22　待机芯片 ENTRIP2 的控制电路

TPS51125 内部给 ENTRIP2 提供上拉，与 R7206 分压成高电平开启芯片的第二路 PWM，产生 PP3V3_S5，如图 16-23 所示。（该机待机时只有一个 3.3V 电感有电，5V 电感没有电。）PP3V3_S5 最终送给了 PCH 的 VCCSUS3_3，作为桥的待机供电。

当 PP3V3_S5 正常后，U7940（TPS3808G33）通过 5 脚检测 PP3V3_S5，如图 16-24 所示。

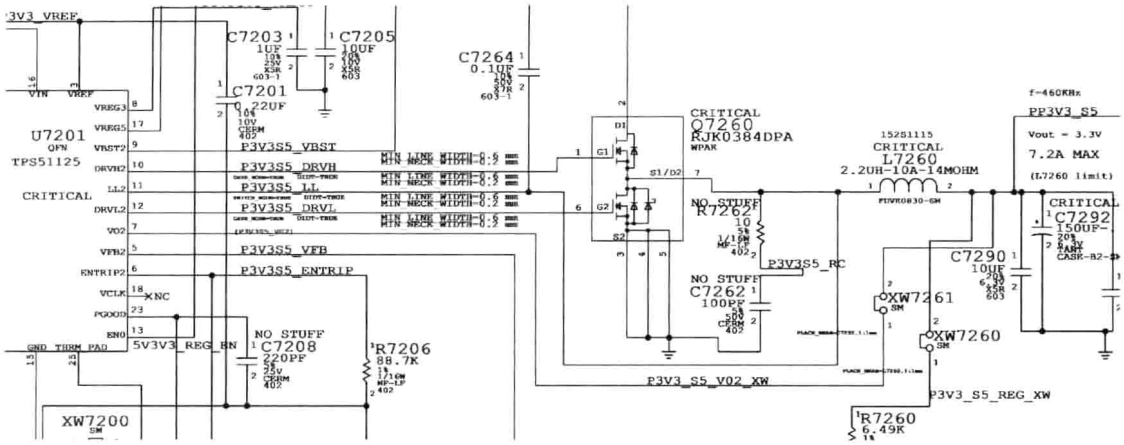


图 16-23　PP3V3_S5 的产生电路

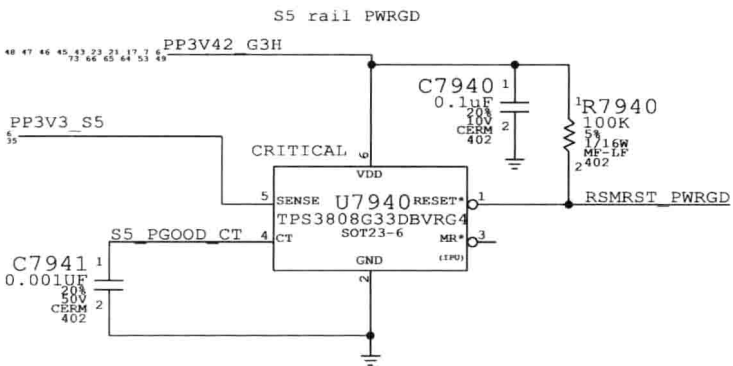


图 16-24　PP3V3_S5 检测电路

根据 TPS3808G33 引脚定义（见图 16-25）知道 5 脚是电压检测脚。当此脚低于阈值 V_{IT}，RESET*有效。

TERMINAL		
NAME	SOT23 (DBV) PIN NO.	DESCRIPTION
$\overline{RESET}$	1	$\overline{RESET}$ is an open drain output that is driven to a low impedance state when $\overline{RESET}$ is asserted (either the SENSE input is lower than the threshold voltage (V_{IT}) or the $\overline{MR}$ pin is set to a logic low). $\overline{RESET}$ will remain low (asserted) for the reset period after both SENSE is above V_{IT} and $\overline{MR}$ is set to a logic high. A pull-up resistor from 10kΩ to 1MΩ should be used on this pin, and allows the reset pin to attain voltages higher than V_{DD}.
GND	2	Ground
$\overline{MR}$	3	Driving the manual reset pin ($\overline{MR}$) low asserts $\overline{RESET}$. $\overline{MR}$ is internally tied to V_{DD} by a 90kΩ pull-up resistor.
C_T	4	Reset period programming pin. Connecting this pin to V_{DD} through a 40kΩ to 200kΩ resistor or leaving it open results in fixed delay times (see *Electrical Characteristics*). Connecting this pin to a ground referenced capacitor ≥ 100pF gives a user-programmable delay time. See *Selecting The Reset Delay Time* in the *Device Operation* section for more information.
SENSE	5	This pin is connected to the voltage to be monitored. If the voltage at this terminal drops below the threshold voltage V_{IT}, then $\overline{RESET}$ is asserted.
V_{DD}	6	Supply voltage. It is good analog design practice to place a 0.1μF ceramic capacitor close to this pin.
PowerPAD		PowerPAD. Connect to ground plane to enhance thermal performance of package.

图 16-25　TPS3808G33 引脚定义截图

TPS3808G33 检测电压的阈值是 3.07V，如图 16-26 所示。

PRODUCT	NOMINAL SUPPLY VOLTAGE(2)	THRESHOLD VOLTAGE (V_{IT})
TPS3808G01	Adjustable	0.405V
TPS3808G09	0.9V	0.84V
TPS3808G12	1.2V	1.12V
TPS3808G15	1.5V	1.40V
TPS3808G18	1.8V	1.67V
TPS3808G25	2.5V	2.33V
TPS3808G30	3.0V	2.79V
TPS3808G33	3.3V	3.07V
TPS3808G50	5.0V	4.65V

图 16-26　TPS3808G33 数据手册中电压检测阈值的电气特性描述截图

高电平的 RSMRST_PWRGD 送给了 EC，EC 收到 RSMRST_PWRGD 后，发出 PM_RSMRST_L 给桥，如图 16-27 所示。

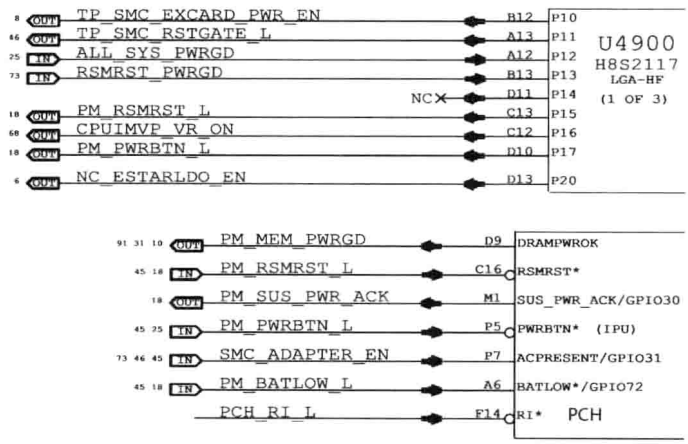


图 16-27　RSMRST#相关电路

图 16-27 中，还有一个 PCH 的上电条件：BATLOW*。此信号为电池电量低指示。当此信号为低电平时，PCH 强制进入 S5 状态。正常工作时，必须为高电平，它由 PP3V3_S5 上拉，受控于 EC。EC 需要检测到电池，才会置高 PM_BATLOW_L，如图 16-28 所示。

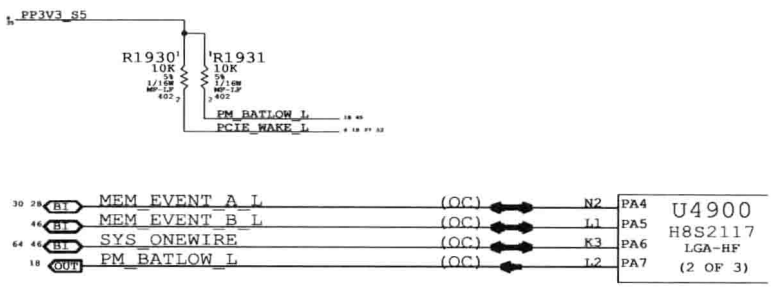


图 16-28　BATLOW#电路

16.4　触　　发

该机电源开关是做在键盘上的，如图 16-29 所示，按下开关，产生低电平脉冲信号 SMC_ONOFF_L。

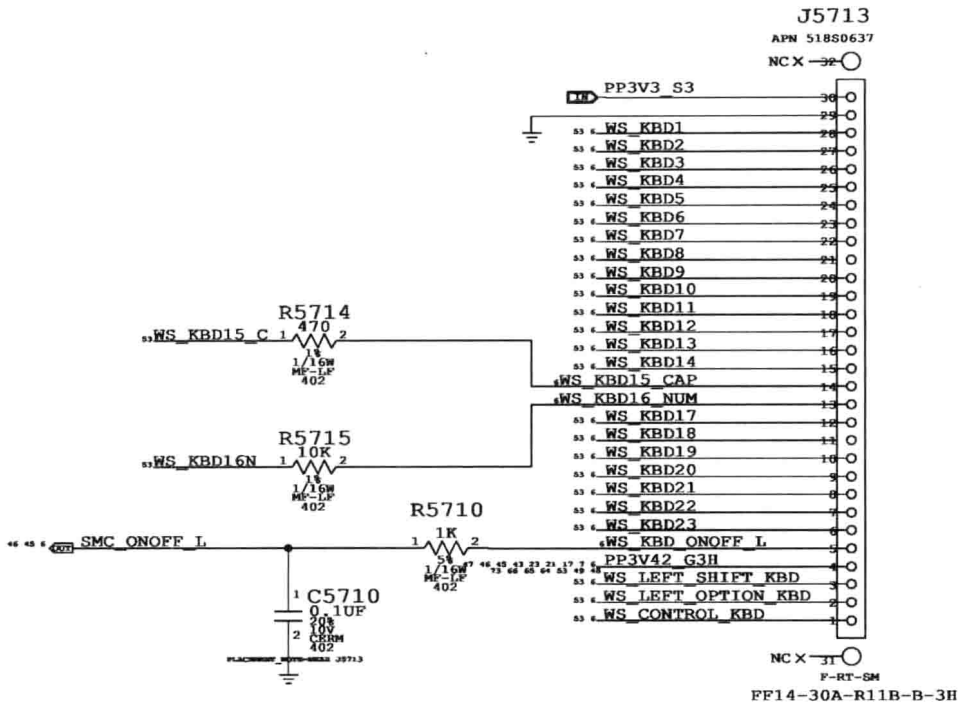


图 16-29　键盘接口

SMC_ONOFF_L 送给了 EC 的 J4 脚，EC 收到 SMC_ONOFF_L 后，从 D10 脚发出 PM_PWRBTN_L，如图 16-30 所示。

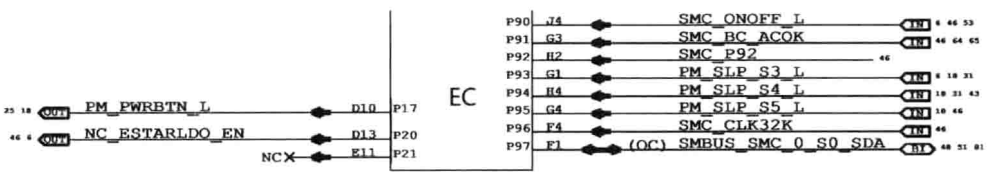


图 16-30　EC 收到触发信号

PM_PWRBTN_L 送到了 PCH 的 PWRBTN*脚，如图 16-31 所示。

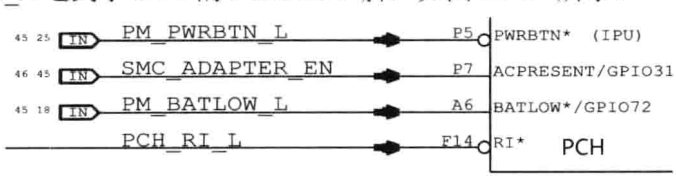


图 16-31　PCH 收到触发信号

16.5　S3 和 S0 状态

桥收到 PM_PWRBTN_L 后，会发出 SLP_S5#、SLP_S4#、SLP_S3#、SLP_M#，如

图 16-32 所示。该机不支持 Intel AMT，SLP_M#未采用。

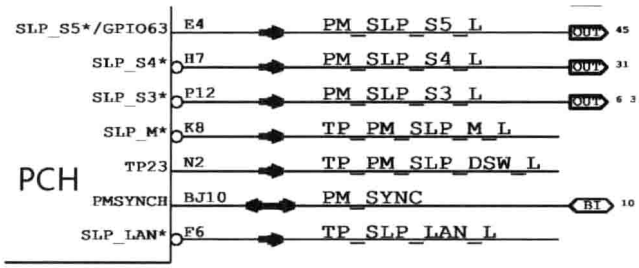


图 16-32　PCH 发出各路上电信号

PM_SLP_S5_L 送给 EC；PM_SLP_S4_L 也给 EC，同时还给 Q7812 经过转换控制产生 PP3V3_S3 电压，如图 16-33 所示。

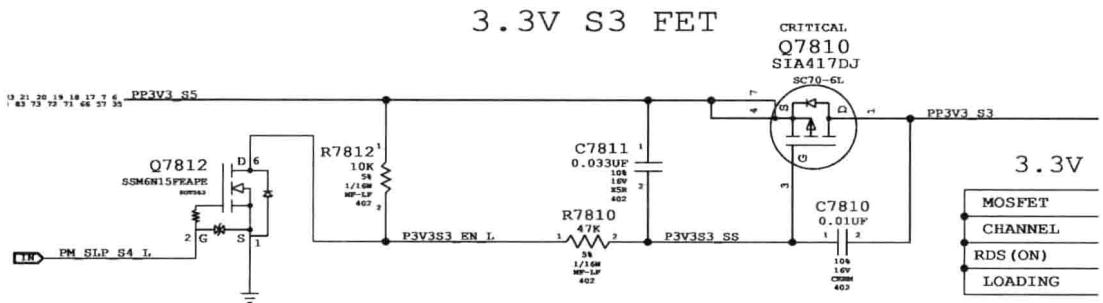


图 16-33　PP3V3_S3 的产生电路

PM_SLP_S4_L 还转换成 P5VS3_EN 和 DDRREG_EN，如图 16-34 所示。

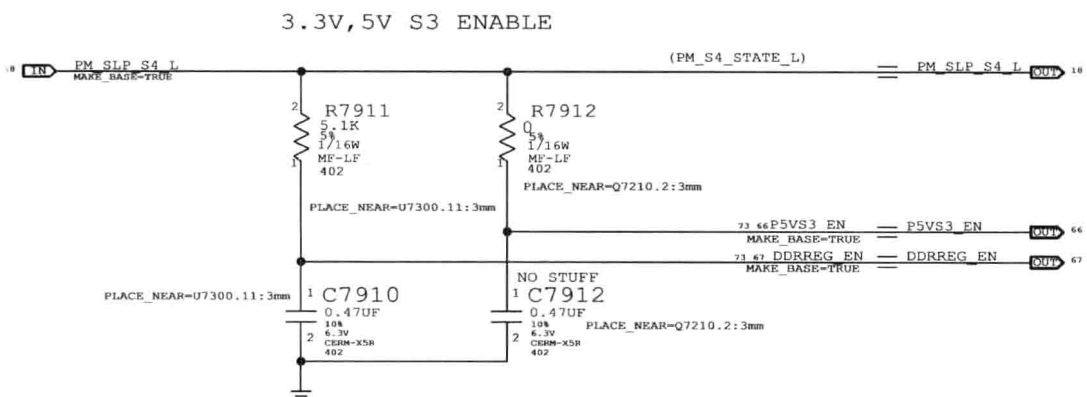


图 16-34　PM_SLP_S4_L 更名

DDRREG_EN 送给 TPS51116 的 S5 脚，这是一个典型的内存供电芯片，它会输出 PWM 供电 PP1V5_S3 和 PPVTTDDR_S3，如图 16-35 所示。内存主供电和基准电压正常后，TPS51116 会输出 DDRREG_PGOOD。

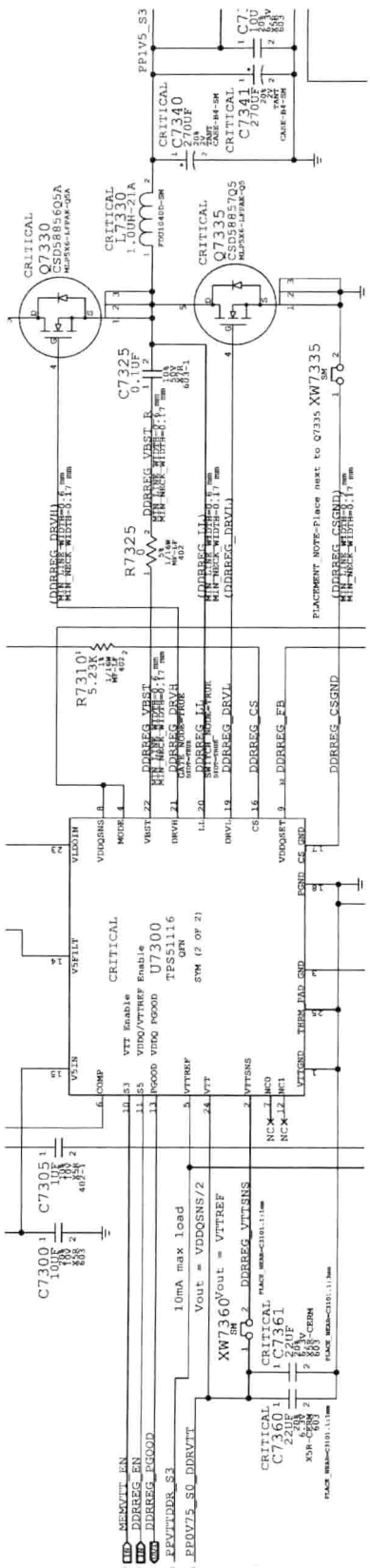


图 16-35　内存供电电路

P5VS3_EN 经过转换控制 TPS51125 的 1 脚，用于控制产生 PP5V_S3，如图 16-36 所示。PP5V_S3 正常后，TPS51125 才会发出 P5V3V3_PGOOD（前面 PP3V3_S5 产生后，TPS51125 的 PG 并不会输出，只有当 5V 也正常后，它会开漏输出 PGOOD）。

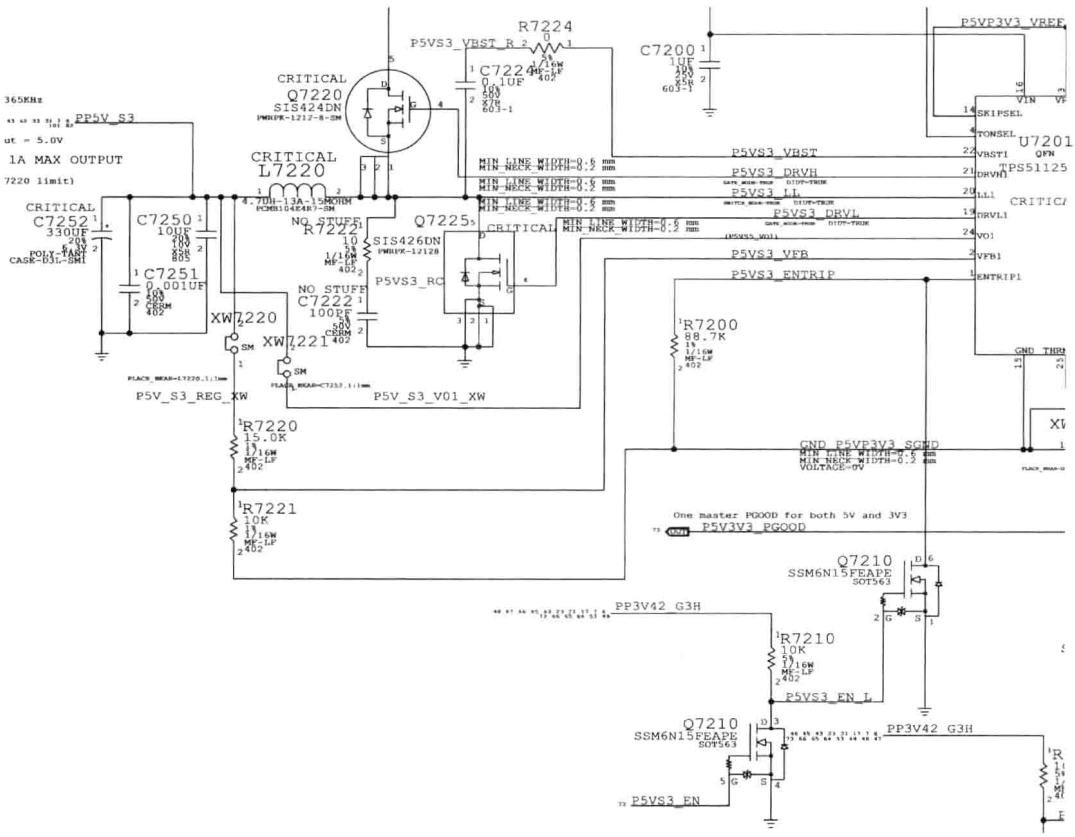


图 16-36　PP5V_S3 的产生电路

PM_SLP_S4_L 还送给了 Q4690，用于控制产生 USB 供电 PP5V_S3_RTUSB_A_ILIM、PP5V_S3_RTUSB_B_ILIM，如图 16-37 所示。

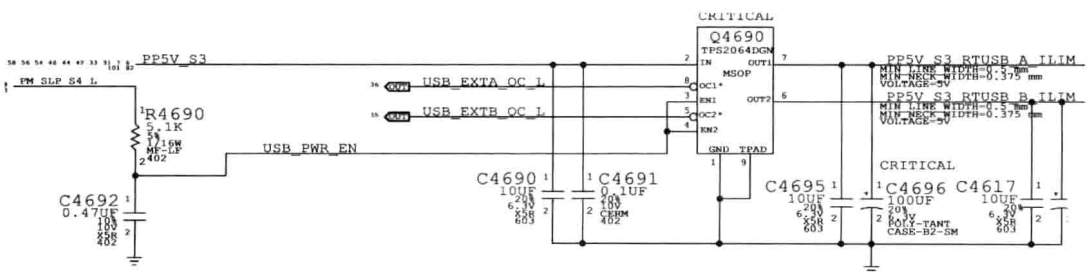


图 16-37　USB 供电的产生电路

桥发出的 SLP_S3#，更名为 PM_SLP_S3_L，除了送给 EC 外，还送给下面这些地方。

控制产生 PP3V3_S0，如图 16-38 所示。

控制产生 PP5V_S0，如图 16-39 所示。

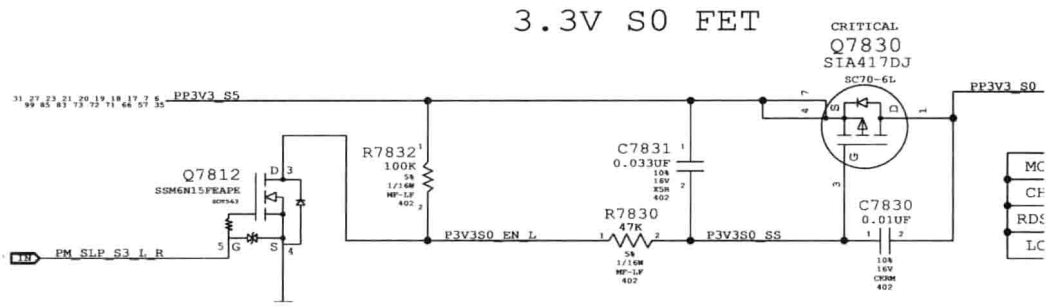


图 16-38　PP3V3_S0 的产生电路

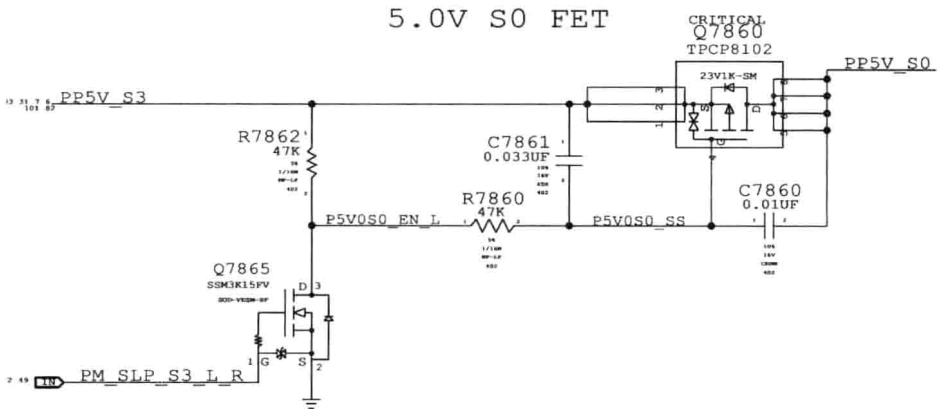


图 16-39　PP5V_S0 的产生电路

控制开启 3.3V 的网卡供电 PP3V3_ENET，并产生 PM_ENET_EN，如图 16-40 所示。这里仅指网络唤醒功能关闭的情况下用于开启网卡供电。如果开启网络唤醒功能，并且为适配器状态，Q7920 会导通，拉低 PM_ENET_EN_L，开启 ENET 电压。

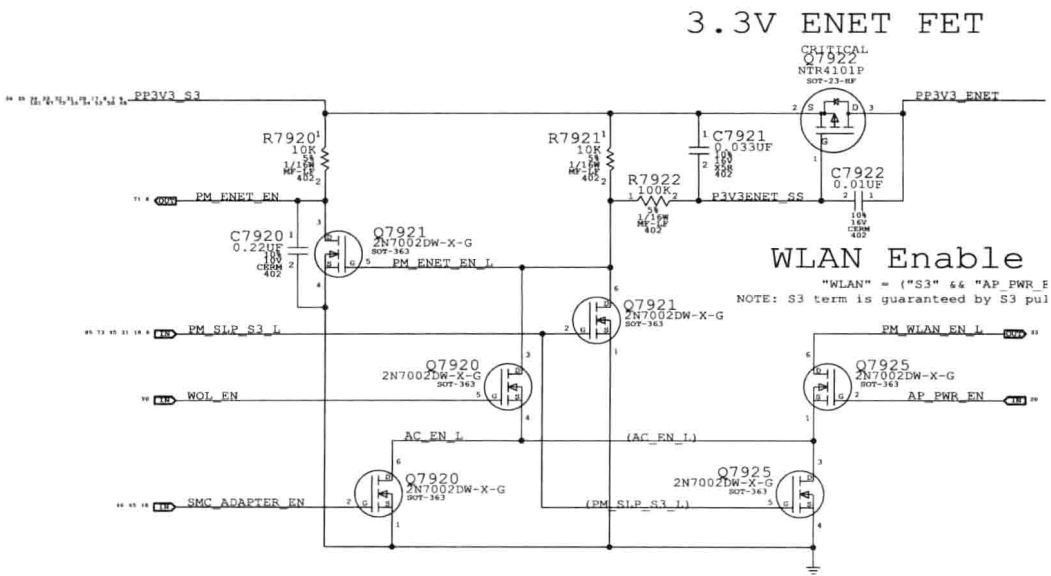


图 16-40　网卡供电的控制电路

控制开启 U9480 产生 PP3V3_S0_DPPWR 给 DP 接口 J9400 供电（J9400 为 Mini DisplayPort），如图 16-41 所示。

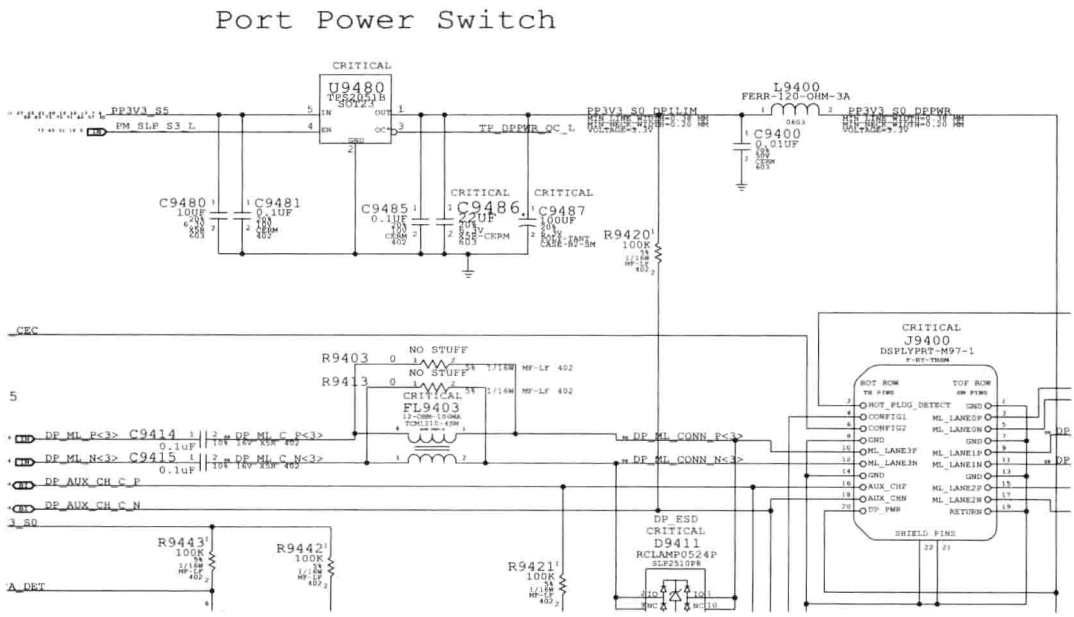


图 16-41　DP 接口供电的产生

控制导通 5315，把公共点电压 PPBUS_G3H 转成 PPBUS_G3H_VSENSE，再分压产生 SMC_PBUS_VSENS 给 EC，用于检测公共点电压，如图 16-42 所示。

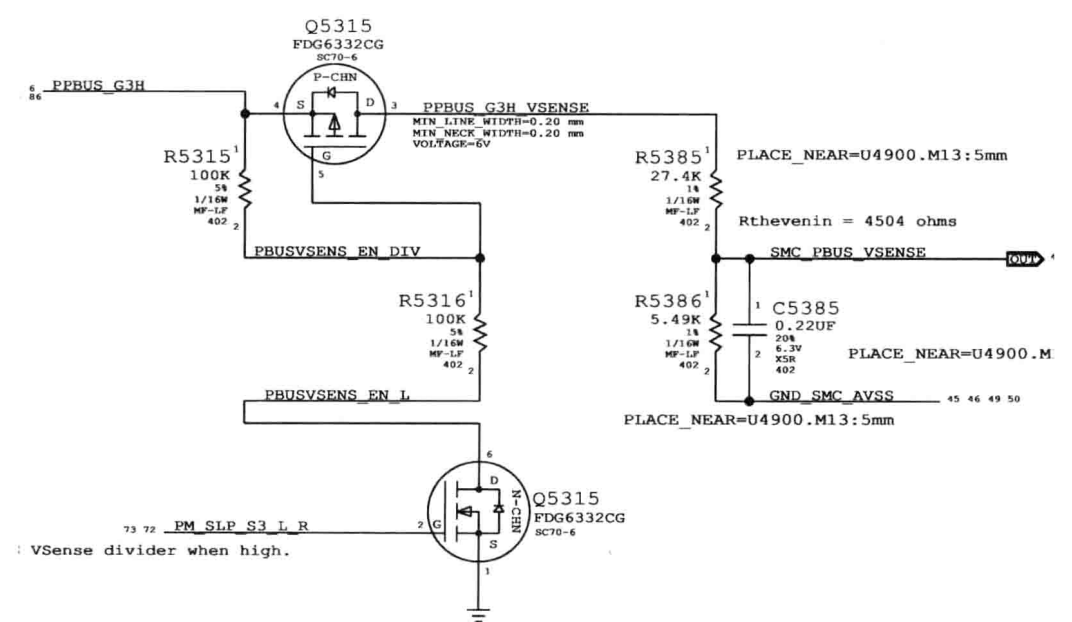


图 16-42　公共点电压检测电路截图

PM_SLP_S3_L 通过电阻 R3210 上拉 MEMVTT_EN。当后续的平台复位 PLT_RESET_L 有效之后，控制 Q3210 的 3 脚和 4 脚导通，或者 ISOLATE_CPU_MEM_L 为高电平控制 Q3200 导通，产生低电平的 MEMVTT_EN_L 控制 Q3210 的 6 脚和 1 脚截止，MEMVTT_EN 被 PM_SLP_S3_L 上拉为高，送给 U7300，U7300 收到从 24 脚的 VTT 输出 PP0V75_S0_DDRVTT。

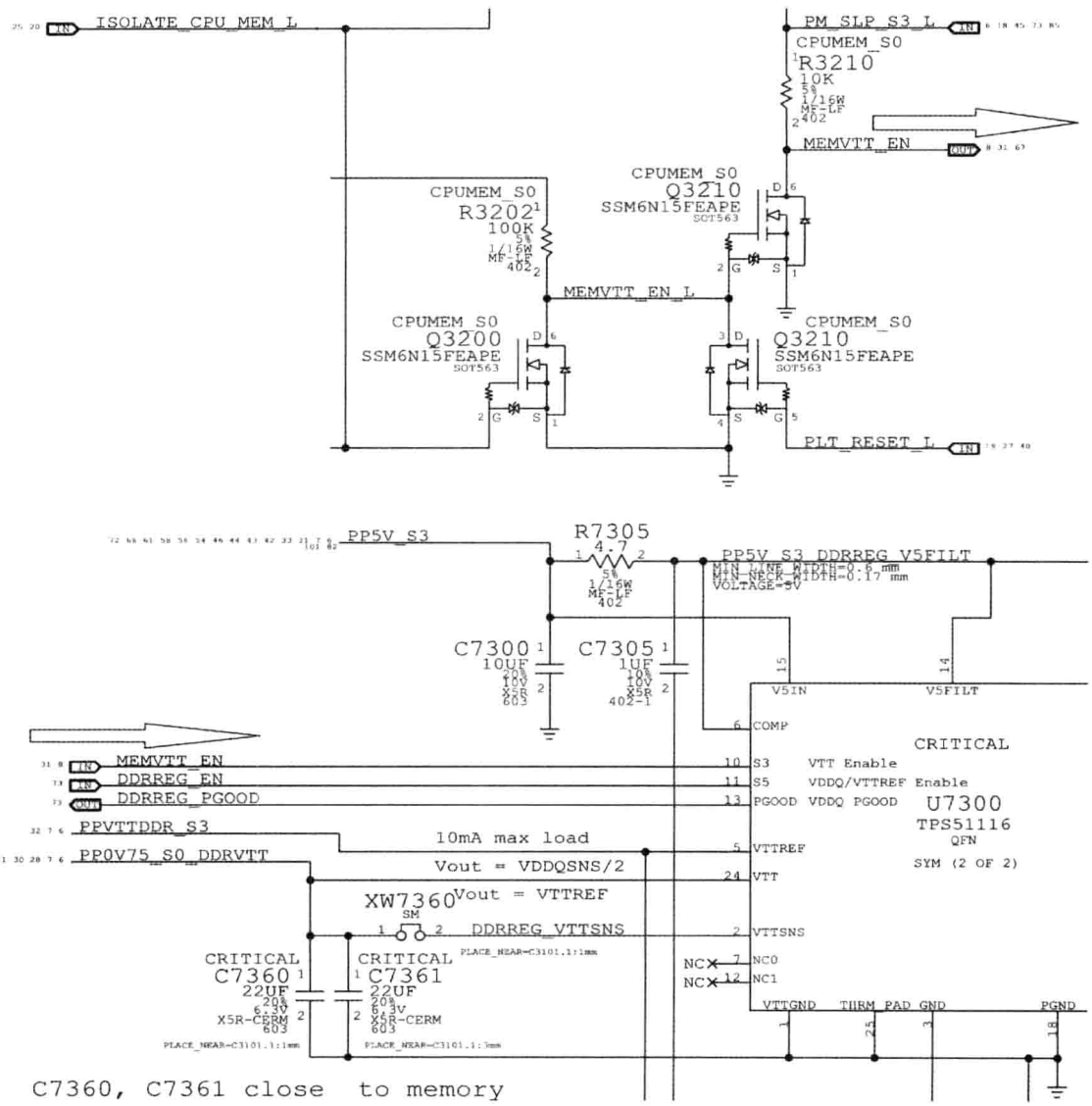


图 16-43　内存 VTT 电压的控制电路

PM_SLP_S3_L 还会通过图 16-44 所示电路转换出 P1V8S0_EN、P1V2S0_EN、CPUVTTS0_EN 及 P1V5CPU_EN，如图 16-45 所示。

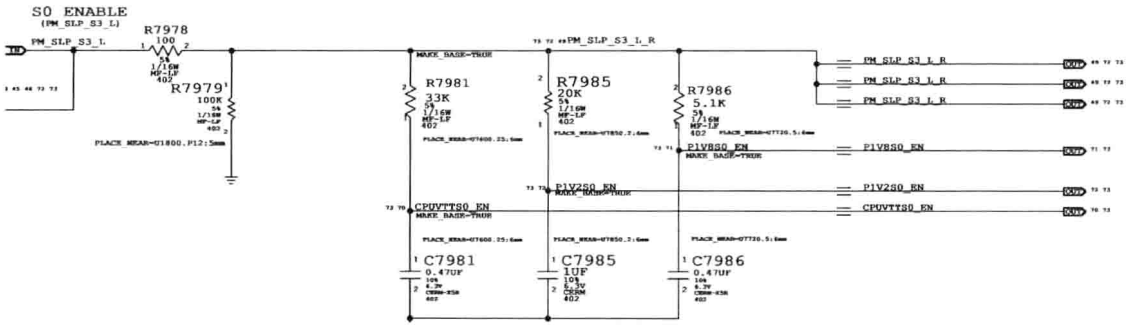


图 16-44　PM_SLP_S3_L 更名

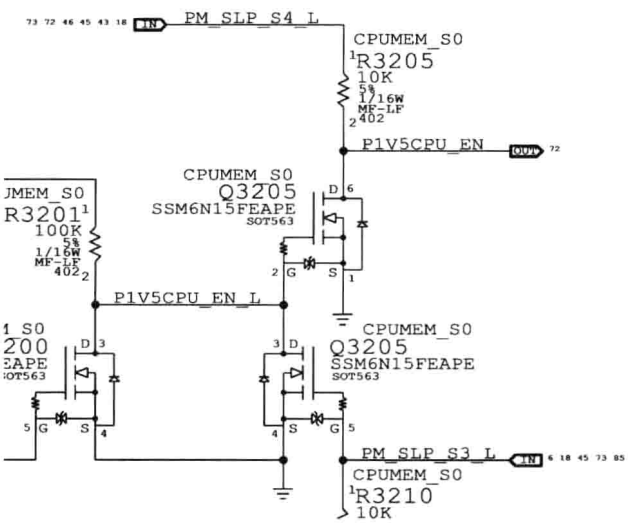


图 16-45　P1V5CPU_EN 的产生

其中，P1V8S0_EN 送给 U7720 开启 PP1V8_S0，如图 16-46 所示。

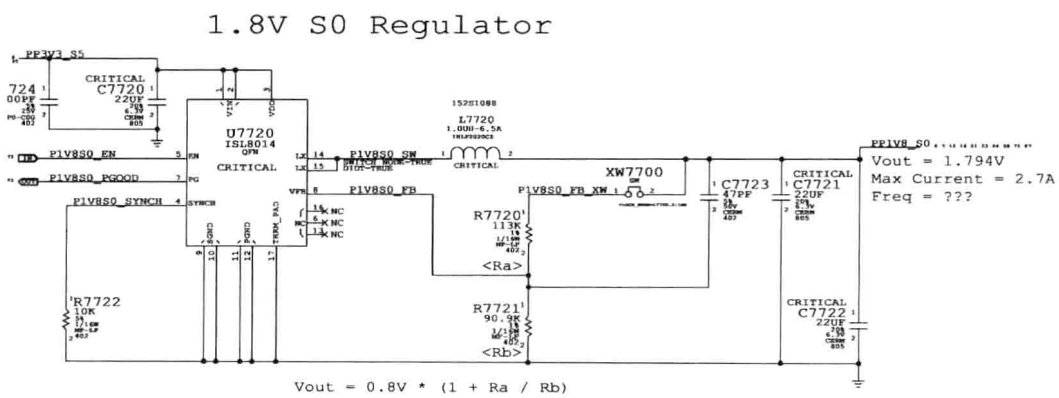


图 16-46　PP1V8_S0 的产生电路

P1V2S0_EN 送给 U7850，使之发出 7 脚的控制信号驱动 Q7850 产生 PP1V2_S0，如图 16-47 所示。

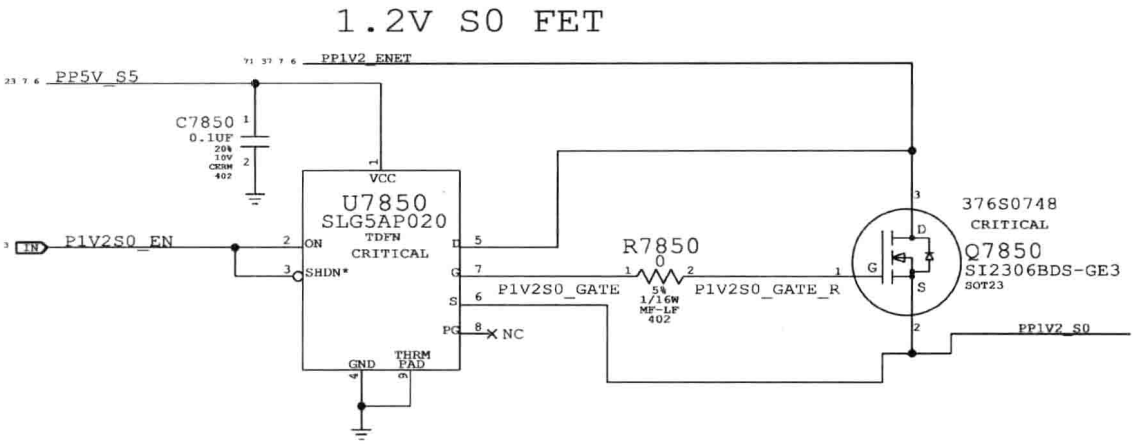


图 16-47　PP1V2_S0 的产生电路

图 16-47 中 Q7850 的输入电压 1V2_ENET 是由 PM_ENET_EN 控制 U7760 输出的，如图 16-48 所示。

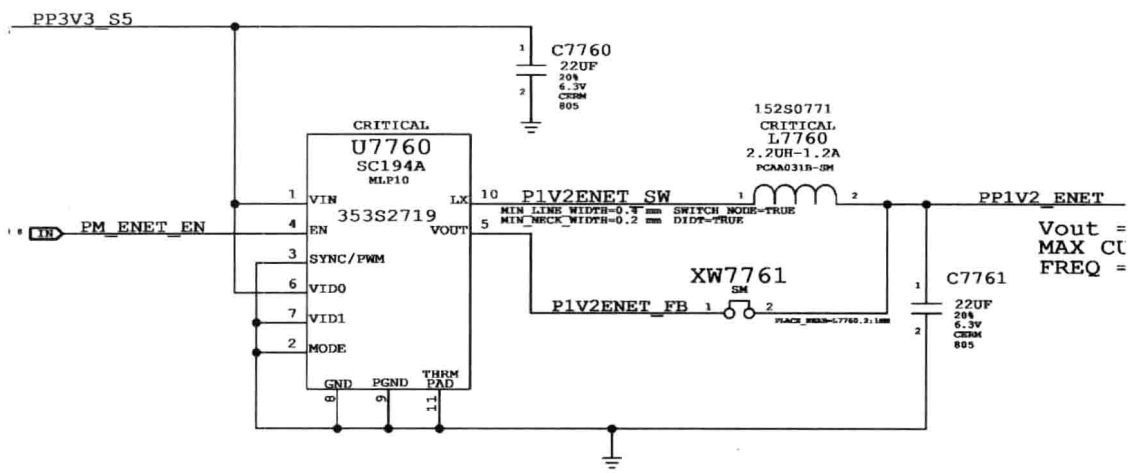


图 16-48　PP1V2_ENET 的产生电路

CPUVTTS0_EN 送给 U7600 控制输出 PP1V05_S0，如图 16-49 所示。

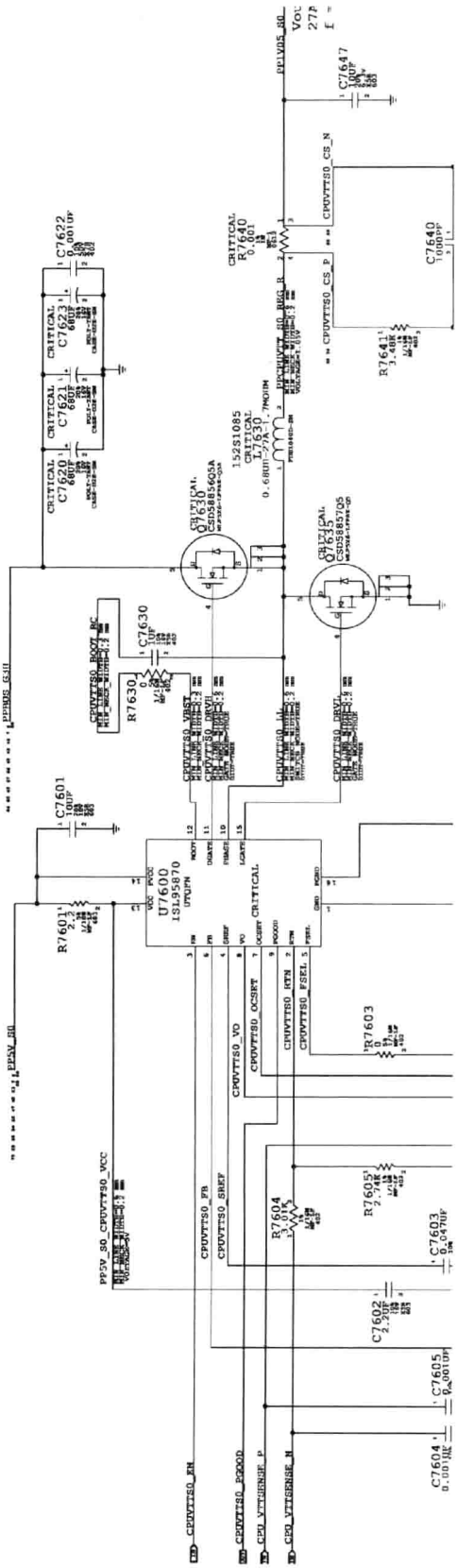


图 16-49　PP1V05_S0 的产生电路

P1V5CPU_EN 送给 U7801，控制 Q7801 把内存的 PP1V5_S3 供电转换为 PP1V5_S3_RS0 给 CPU 供电，如图 16-50 所示。

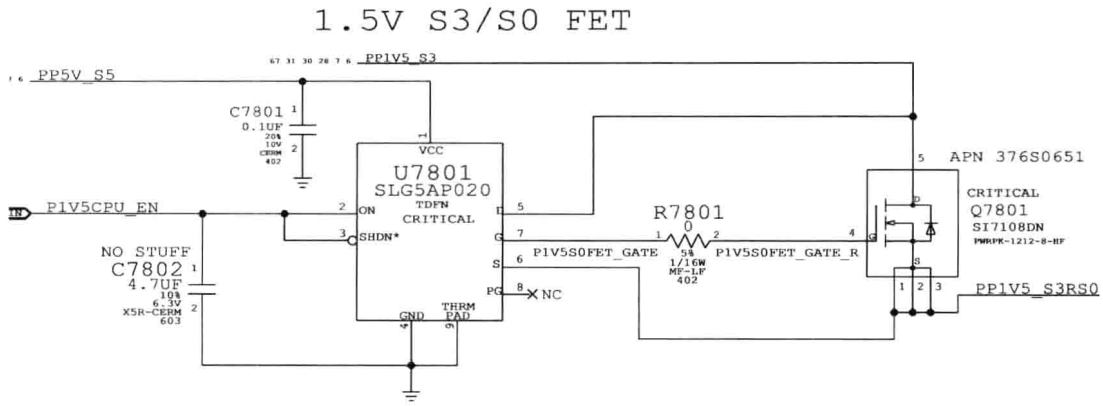


图 16-50　PP1V5_S3RS0 的产生电路

前面电压全部正常后，由 U7971 检测 PP3V3_S0、PP1V5_S3RS0、PP1V05_S0，超过各自的阈值后，RST#开漏输出 S0PGOOD_PWROK，如图 16-51 所示。

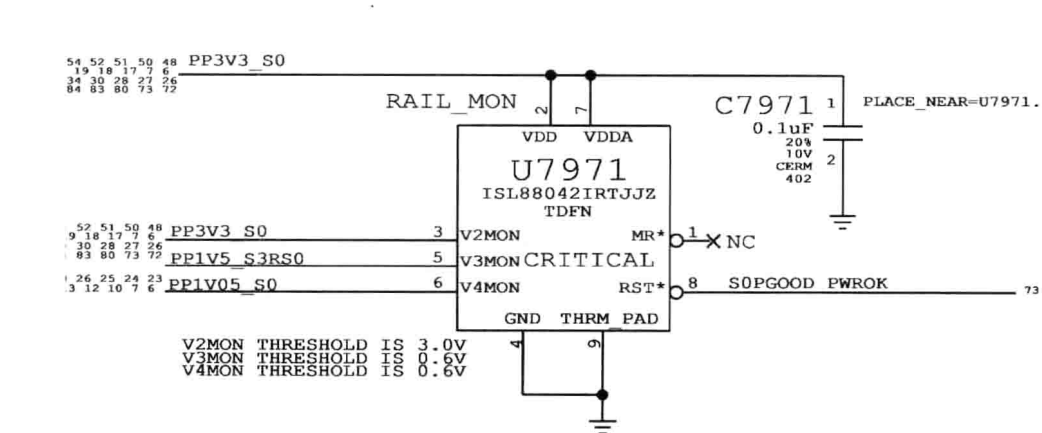


图 16-51　电压检测电路

S0PGOOD_PWRO 与其他供电芯片开漏输出的 PG 相与，由 PP3V3_S0 上拉生成 S0_PWR_PGOOD，如图 16-52 所示。S0_PWR_GOOD 送给 U7980，和 PP3V3_S5 上拉的 ALL_GFX_PGOOD 相与（R7991 没有安装零件），共同产生 ALL_SYS_PWRGD 送给 EC。这个电路也可以叫作“大与门”。

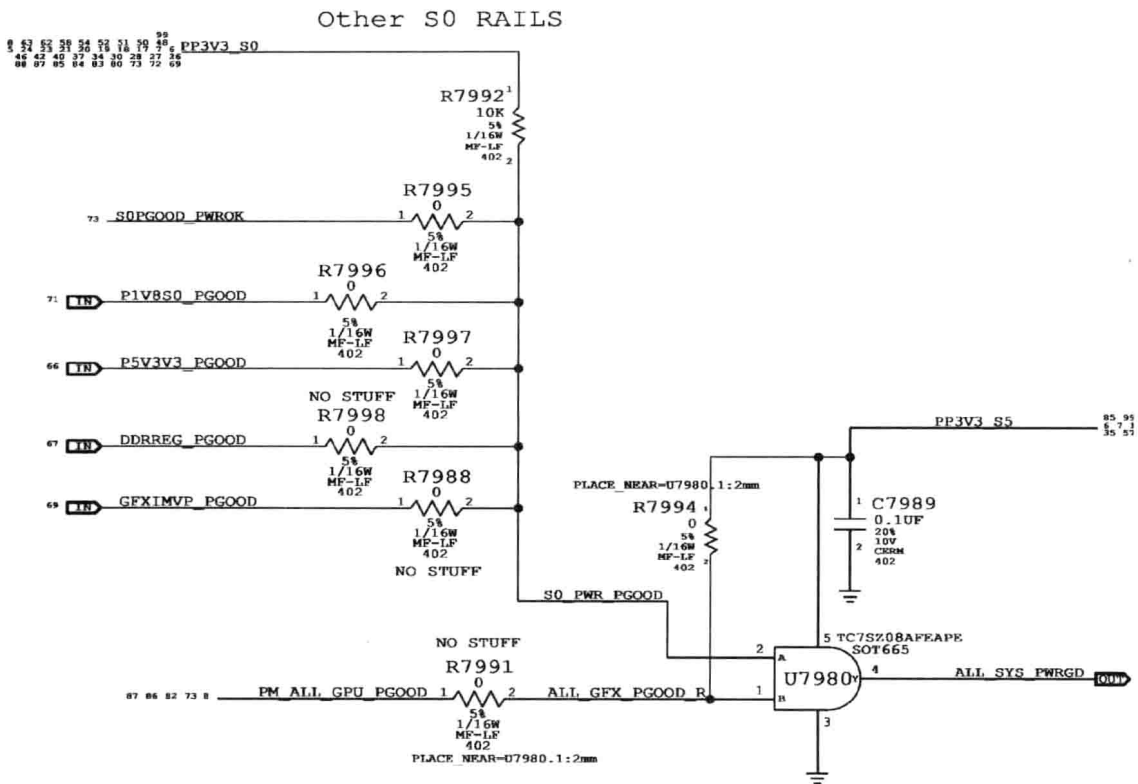


图 16-52　大与门电路

ALL_SYS_PWRGD 一路送给 EC，当 EC 收到 ALL_SYS_PWRGD 后，发出 CPUIMVP_VR_ON，如图 16-53 所示。

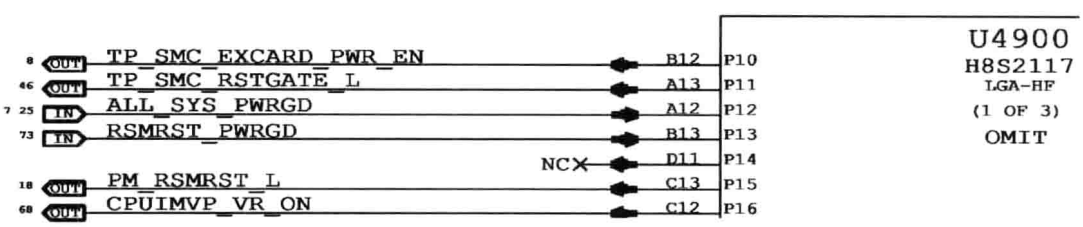


图 16-53　EC 发出 CPUIMVP_VR_ON

CPUIMVP_VR_ON 送给 U7400 TPS51621 的 35 脚，开启 CPU 供电 PPVCORE_S0_CPU，如图 16-54 所示。CPU 供电正常后，发出 CPUIMVP_PGOOD 和 CPUIMVP_CLK_EN_L。

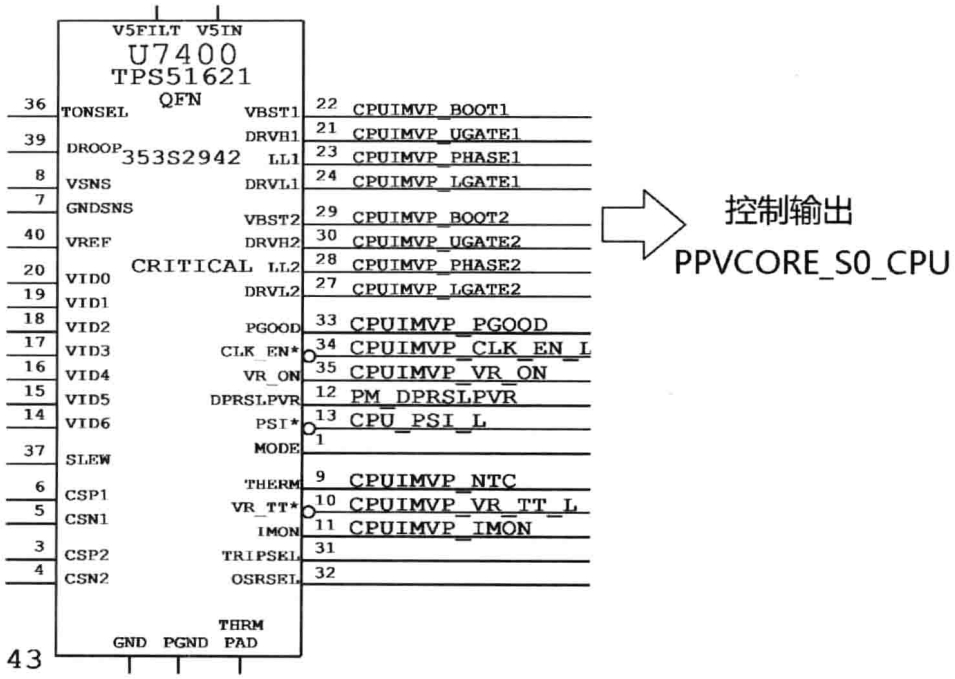


图 16-54　CPU 供电产生电路

在供电电路中，其中总线供电产生后，给 CPU 供电，CPU 会发出 GFX_VR_EN 开启 CPU 内集显供电，如图 16-55 所示。

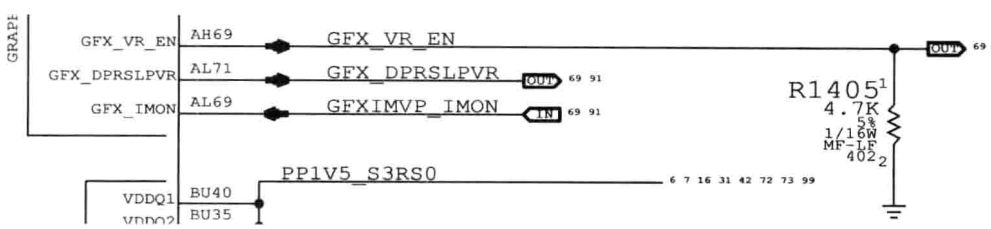


图 16-55　CPU 发出 GFX_VR_EN

GFX_VR_EN 是送给 U7500 TPS51981 的 25 脚，供电芯片输出集显供电 PPVCORE_S0_GFX。集显供电正常后，芯片开漏输出 PG，但此脚连接的电阻没有安装，表示不采用此路 PG，如图 16-56 所示。

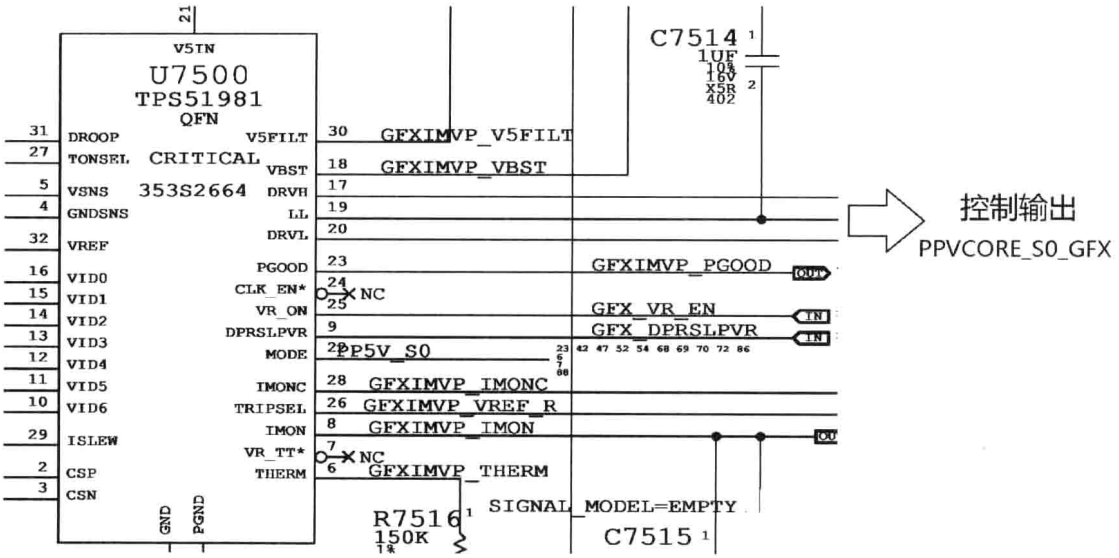


图 16-56　集显供电电路

16.6　时钟、PG 和复位

CPU 供电正常后，电源芯片发出的 CPUIMVP_PGOOD 送给 U2850 与 ALL_SYS_PWRGD 相与，形成 PM_PCH_PWRGD 送给桥，分别给桥的 3 个 PG 脚：SYS_PWROK、PWROK、MEPWROK（SYS_PWROK 表示 CPU 供电正常，PWROK 表示其他 S0 电压正常，MEPWROK 表示 SLP_M#开启的电压正常，但该机 SLP_M#不采用，所以直接用 S0 电压的 PG 连接），如图 16-57 所示。

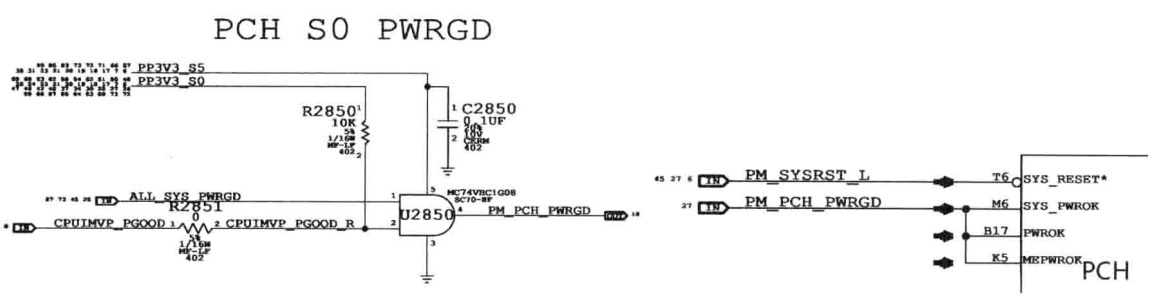


图 16-57　PM_PCH_PWRGD 送给了 PCH

CPUIMVP_CLK_EN_L 经过 U2790 这个与非门反相后，送给 U2700 时钟芯片开启各路时钟（时钟芯片的 27MHz 受控于 16 脚，暂时还未开启），如图 16-58 所示。

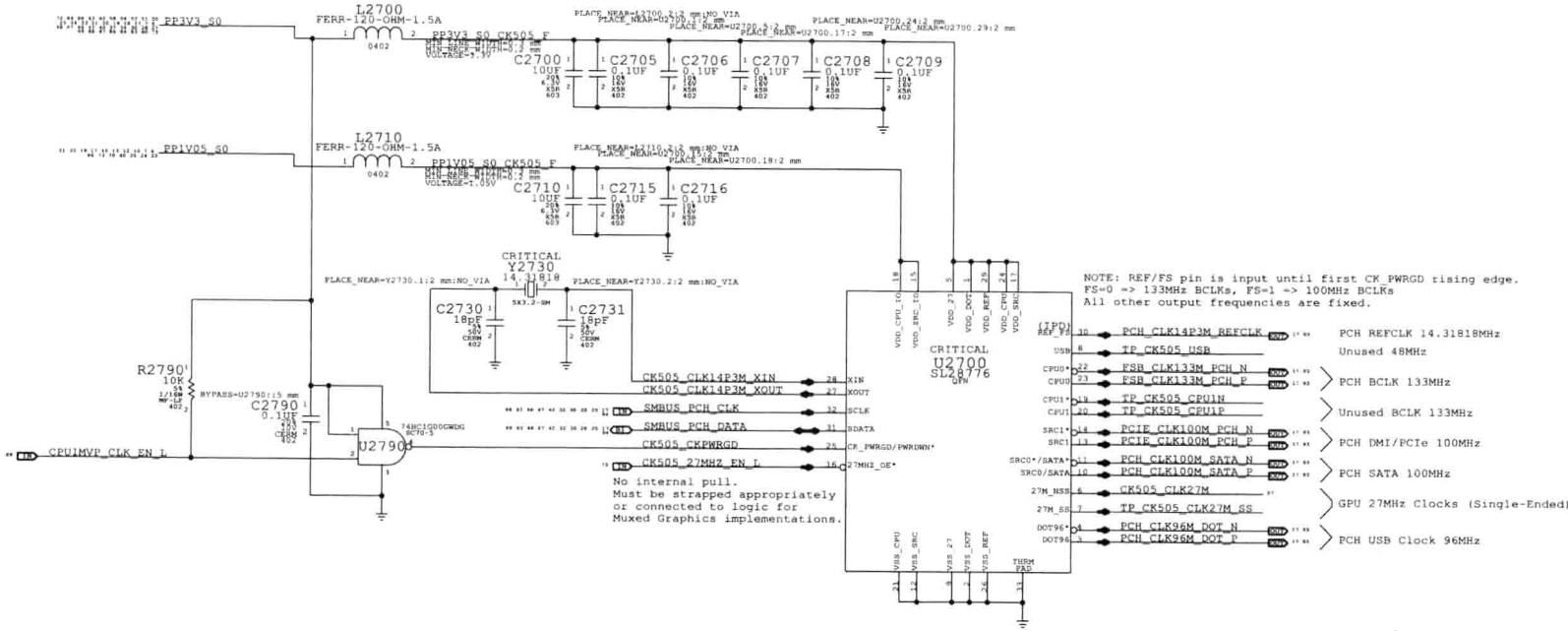

L2700
FERR-120-OHM-1.5A
PP3V3_S0
PP3V3_S0_CK505_F
C2700
C2705
C2706
C2707
C2708
C2709
L2710
PP1V05_S0
PP1V05_S0_CK505_F
C2710
C2715
C2716
CRITICAL
Y2730
14.31818
C2730
18pF
C2731
18pF
R2790
10K
C2790
0.1UF
U2790
74HC1G00GW
CPU1MVP_CLK_EN_L
CK505_CLK14P3M_XIN
CK505_CLK14P3M_XOUT
SMBUS_PCH_CLK
SMBUS_PCH_DATA
CK505_CKPWRGD
CK505_27MHZ_EN_L
No internal pull.
Must be strapped appropriately
or connected to logic for
Muxed Graphics implementations.
CRITICAL
U2700
SLG28776
NOTE: REF/FS pin is input until first CK_PWRGD rising edge.
FS=0 => 133MHz BCLKs, FS=1 => 100MHz BCLKs
All other output frequencies are fixed.
PCH_CLK14P3M_REFCLK
TP_CK505_USB
FSB_CLK133M_PCH_N
FSB_CLK133M_PCH_P
TP_CK505_CPU1N
TP_CK505_CPU1P
PCIE_CLK100M_PCH_N
PCIE_CLK100M_PCH_P
PCH_CLK100M_SATA_N
PCH_CLK100M_SATA_P
CK505_CLK27M
TP_CK505_CLK27M_SS
PCH_CLK96M_DOT_N
PCH_CLK96M_DOT_P
PCH REFCLK 14.31818MHz
Unused 48MHz
PCH BCLK 133MHz
Unused BCLK 133MHz
PCH DMI/PCIe 100MHz
PCH SATA 100MHz
GPU 27MHz Clocks (Single-Ended)
PCH USB Clock 96MHz

图 16-58　时钟电路

PCH 在满足了供电、时钟、PG 后，发出 DRAMPWROK、PROCPWRGD 给 CPU，如图 16-59 所示。

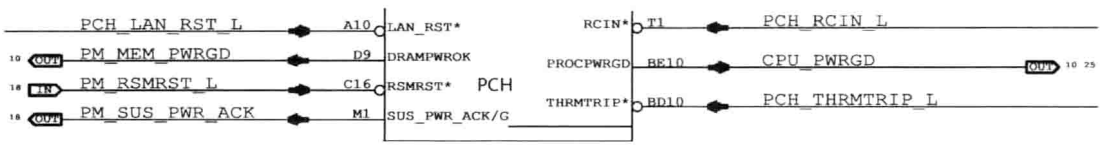


图 16-59　发出 DRAMPWROK、PROCPWRGD 给 CPU

PCH 接着发出 PLTRST#和 PCIRST#，其中 PCIRST#空置不采用，如图 16-60 所示。

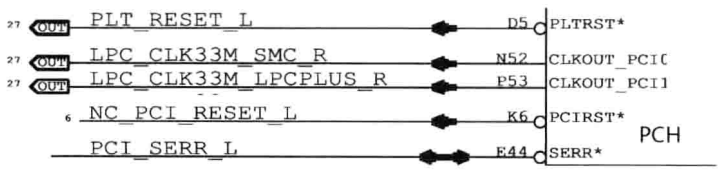


图 16-60　PCH 发出复位

PLT_RESET_L 转换出各种 RESET，送给板载各芯片，如图 16-61 所示。PLT_RESET_L 还会送给 U2880 与 PP3V3_S0 相与产生 PLT_RST_BUF_L。

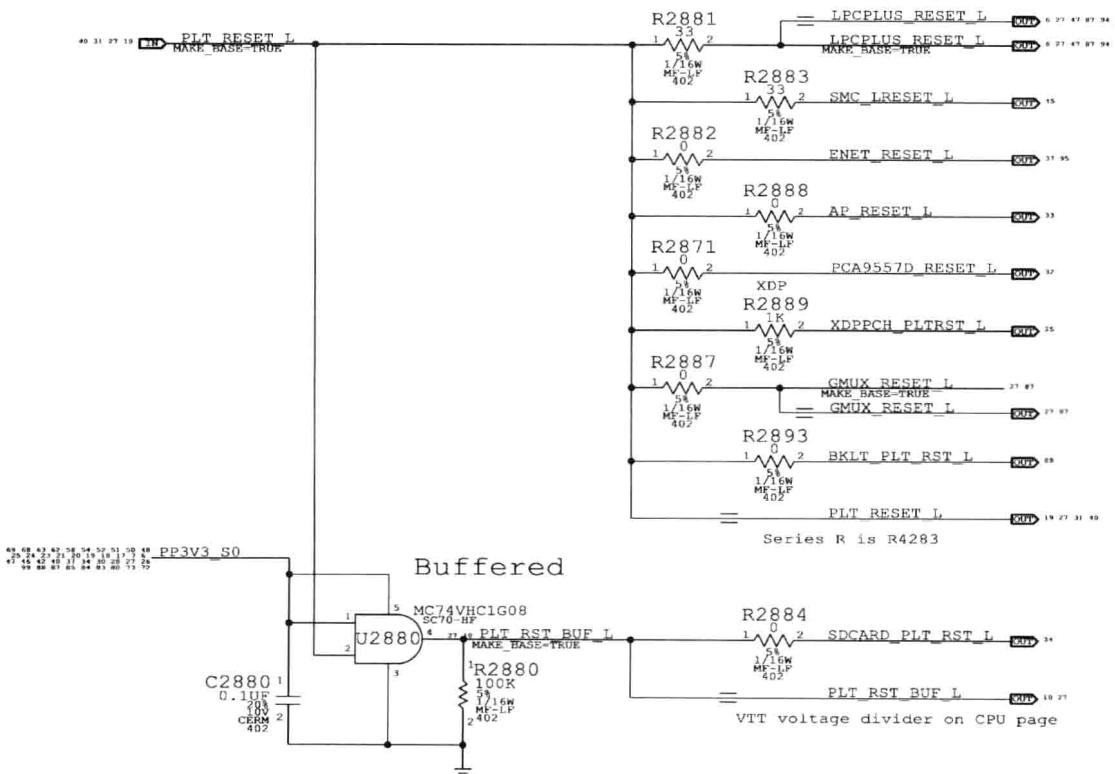


图 16-61　PLT_RESET_L 转换电路

PLT_RST_BUF_L 经过 R1125 和 R1126 分压成 1.1V 送给 CPU 复位脚 RSTIN#，如图 16-62 所示。

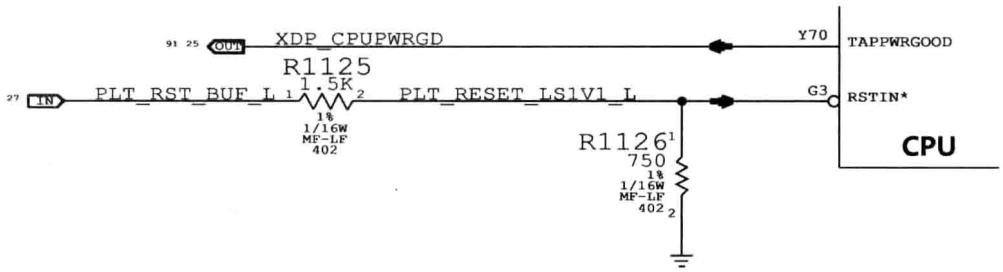


图 16-62　CPU 复位电路

至此硬启动完成。

第 17 章
DELL N4110（HM6x）时序分析

DELL N4110 为一款采用 Intel 6 系列芯片组的机器。本章以该机为例，略过 RTC 电路，分析讲解 Intel 6 系列的详细时序特色。

17.1 G3 状态

插入适配器产生+DCIN_JACK，经过 FL2 后转换为+DC_IN 给 PQ29 的 S 极供电，然后分压给 PQ29 的 G 极，导通 PQ29 产生+DC_IN_SS，如图 17-1 所示。

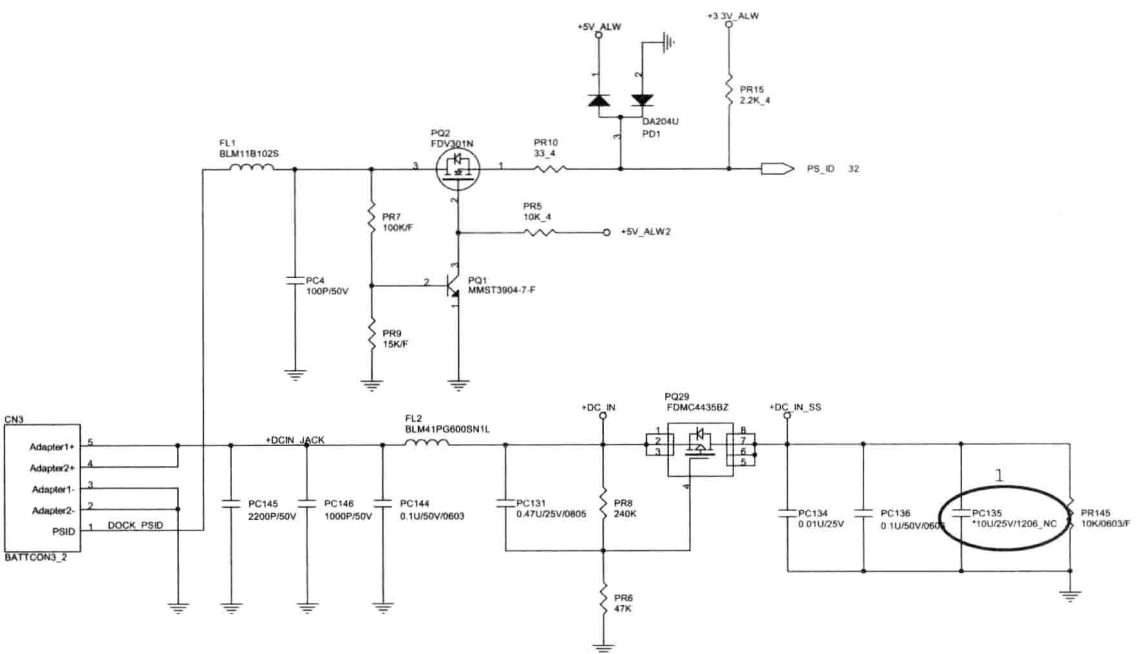


图 17-1　适配器插入电路

注：DELL 电源接口处有个 PS_ID 信号，此信号与苹果的 ONE-WIRE 一样，EC 通过此信号获取适配器参数。PQ1 和 PQ2 组成过压保护电路：当适配器 PSID 脚电压超过 5.3V 后，经过 PR7 和 PR9 分压给 PQ1 的 B 极，将会使 PQ1 导通，拉低 PQ2 的 G 极，PQ2 截止。PS_ID 和 CN3 的 PSID 脚断开，EC 无法获取适配器信息，导致不能充电等故障。

图 17-2 是维修用的 DELL 电源头的解剖图。



图 17-2　DELL 维修用电源头解剖图

戴尔笔记本电脑电源适配器的输出接口比较特殊：其外壁是负极，内壁是正极，中间还有一根小针与电源适配器内的 ID 信息存储芯片相连。戴尔笔记本电脑通过这颗芯片识别接入的适配器的型号。

ID 信息存储芯片 2929/2501/DS2501/2502 采用 TO92 封装，有 3 只引脚，其中 3 脚为空脚。该芯片为 512 字节、工作于 ONE-WIRE 总线的 EPROM 芯片，内部存有戴尔电源适配器 ID、功率等信息。这些信息可以通过最少的接口访问，例如微控制器的一个端口引脚。DS2501 有一个工厂刻度的注册码，其中包括 48 位唯一序列码、8 位 CRC 校验码和 8 位家族码（09h）以及 512 位的用户可编程 E-PROM 组成。2929/2501/DS2501/2502 进行编程和读取操作的电源全部来自于 1-Wire 通信线。采用 1-Wire 协议，即仅通过一条信号线和一条地线，实现数据的串行传输。读取数据时电压不得超过 6V，编程时要求电压 12V。

+DC_IN_SS 送给 PQ31，经过体二极管产生小电流的公共点，+DC_IN_SS 还去 PQ27 的 G 极，PQ27 截止，电池被隔离，如图 17-3 所示。同时，+DC_IN_SS 还给 PU1（ISL88731）的 DCIN 供电，并分压给 ACIN。当 DCIN 有电之后，ISL88731 产生 5.2V 的 88731_LDO。88731_LDO 给 VCC 供电，芯片内部产生基准电压 3.2V。当 ACIN 电压高于 3.2V（也就是 +DC_IN_SS 大于 17V），ACOK 开漏输出。由 88731_LDO 分压产生 3.18V 的高电平 ACAV_IN，控制 PQ3 导通。PR13 和 PR14 形成分压，PQ31 完全导通，产生大电流的公共点 PWR_SRC。

公共点 PWR_SRC 给 PU7（RT8206）的 VIN 供电，并且分压给 ONLDO，PU7 从 LDO 脚输出+5V_ALW2，如图 17-4 所示。

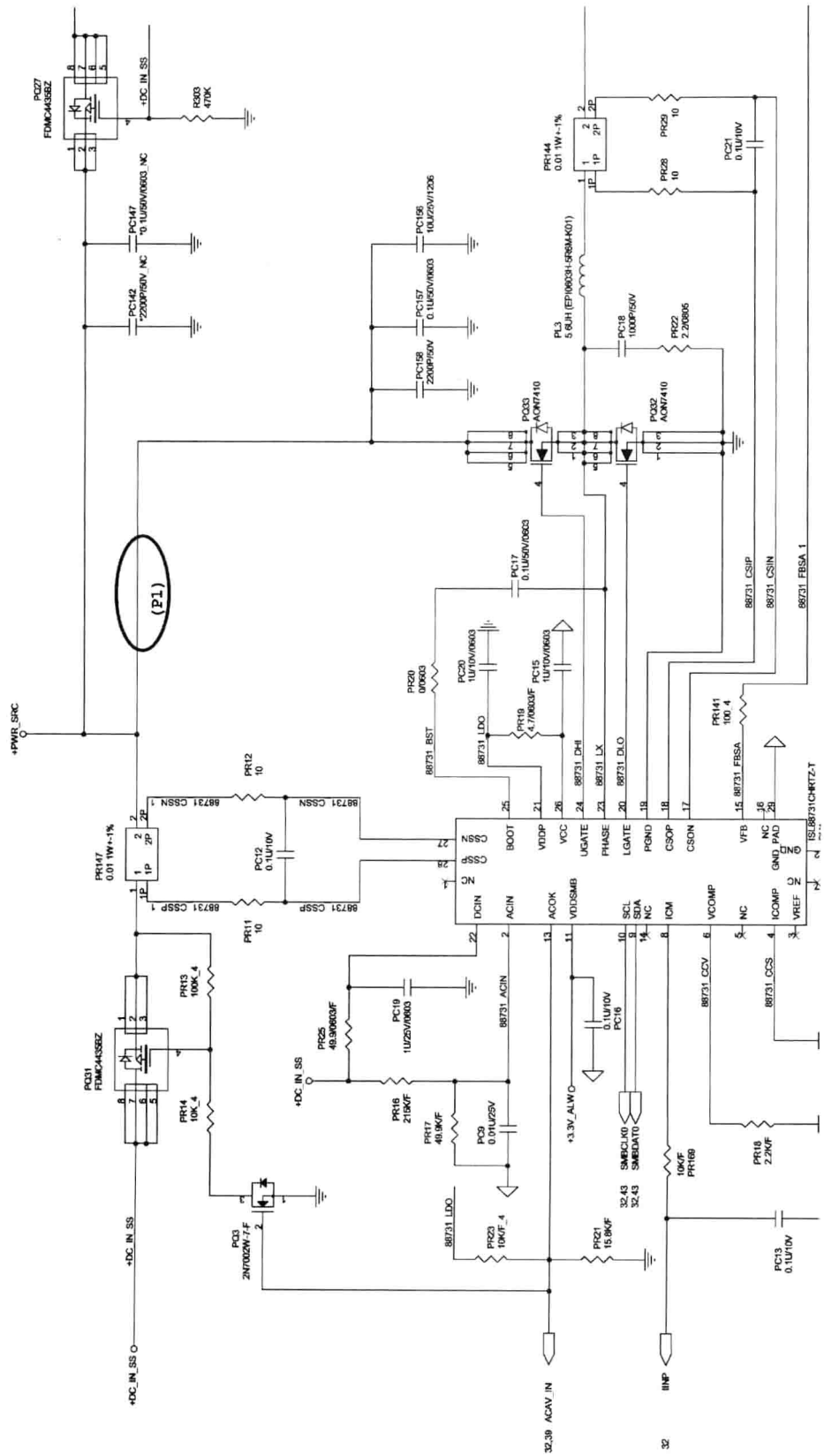


图 17-3　小电流公共点的产生和电池隔离电路

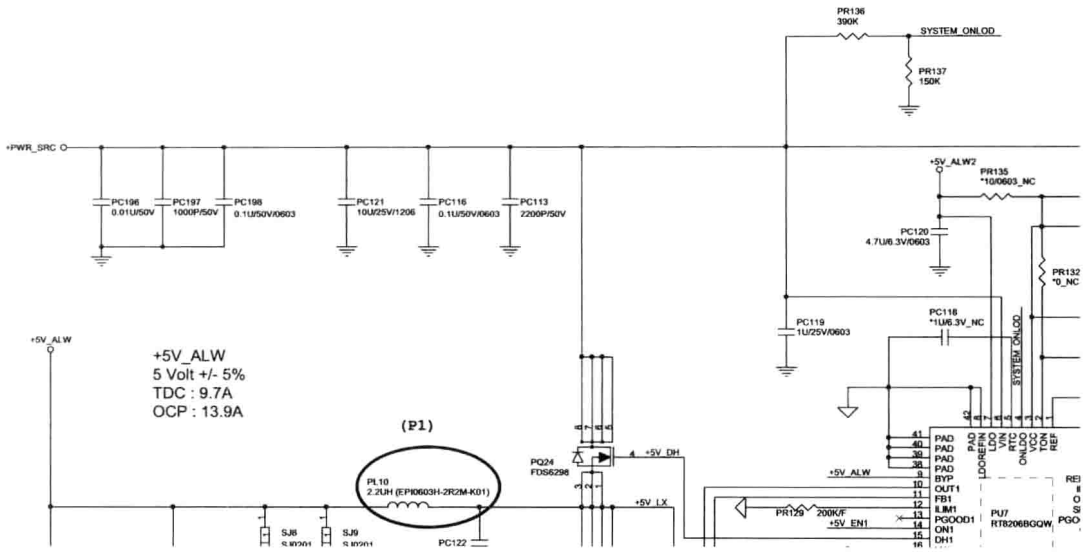


图 17-4　+5V_ALW2 的产生电路

高电平的 ACAV_IN 使 Q12 导通，拉低 LATCH，Q13 截止，+5V_ALW2 上拉 3.3V_ALW_ON，如图 17-5 所示。（电池模式下需要按开关拉低 POWER_SW_IN0#，控制产生 3.3V_ALW_ON，EC 再发出 ALW_ON 维持其为高电平；USB_CHG_DET# 连接到 SATA+USB 接口 CN7，关机状态下，只要插入了 USB 设备，也可以产生高电平的 3.3V_ALW_ON。产生 EC 待机供电后，EC 检测到 USB 设备插入，会打开 USB 关机充电功能。）

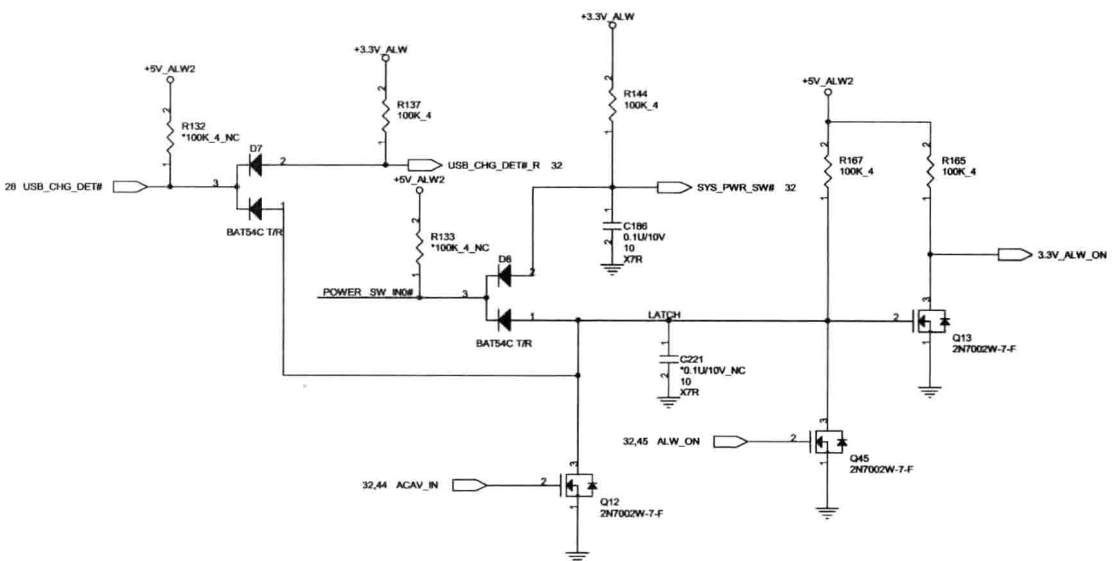


图 17-5　3.3V_ALW_ON 的产生电路

3.3V_ALW_ON 转换为+3.3V_EN2，如图 17-6 所示。THERM_STP#为温控信号：当上电后出现过温，才会拉低+3.3V_EN2。

+3.3V_EN2 送给了 RT8206 的 ON2，用于开启第二路 PWM，产生+3.3V_ALW，如图 17-7 所示。

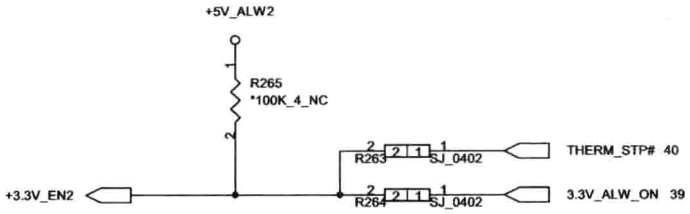


图 17-6　+3.3V_EN2 产生的电路

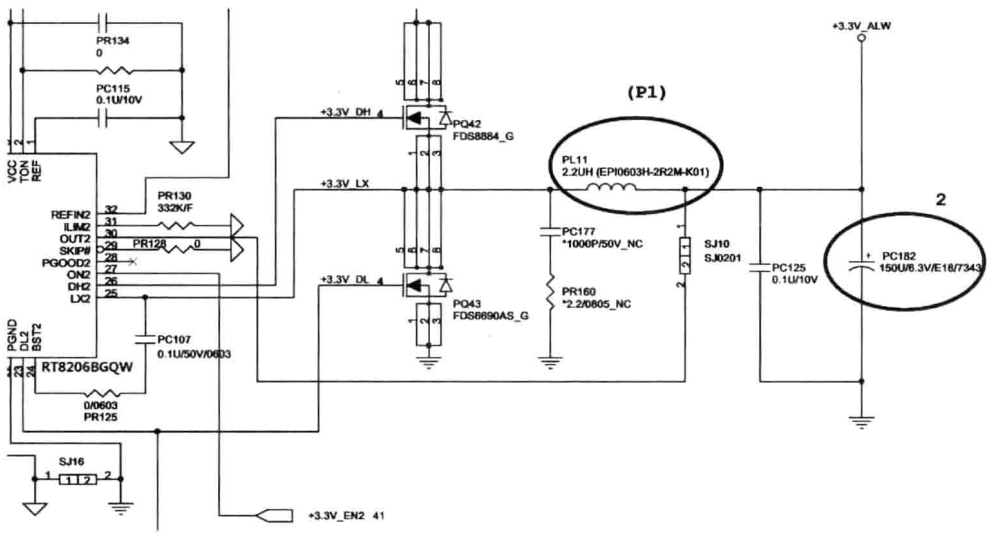


图 17-7　+3.3V_ALW 的产生电路

同时，+5V_ALW2 会与第二路 PWM 的 DL2（下管驱动方波）通过 PD3、PD4 电路的两次自举升压产生+15V_ALWP，如图 17-8 所示。

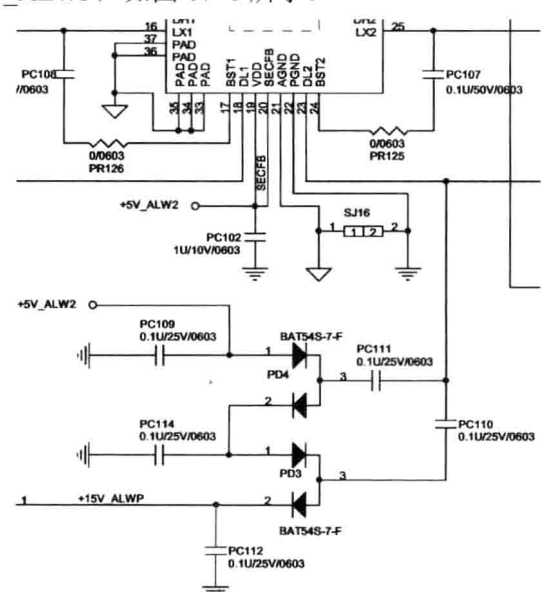


图 17-8　15V 自举升压电路

+3.3V_ALW 经过 L3 转换为+3.3V_ALW_AVCC，送给了 U2（EC），作为待机电压，如图 17-9 所示。

该机的 EC 是无需 32.768kHz 晶振的，如图 17-10 所示。

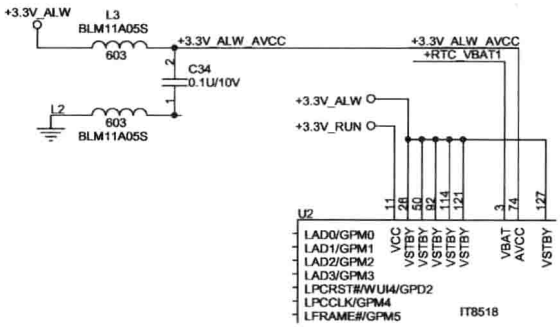


图 17-9　EC 得到待机供电

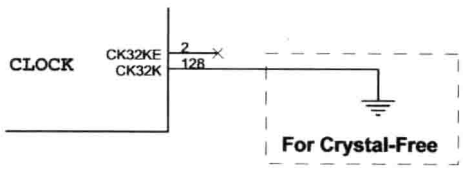


图 17-10　EC 无需晶振

+3.3V_ALW 通过 R56 和 C92 的延时，产生 WRST#送给 EC 的 14 脚，做 EC 的复位信号，如图 17-11 所示。

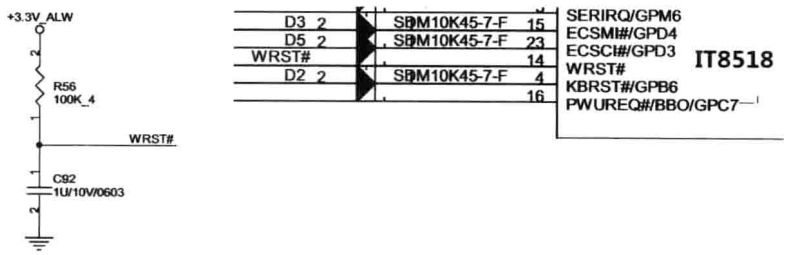


图 17-11　EC 的复位电路

EC 通过 101、102、103、105 的 SPI 总线读取 ROM（U1），配置自身脚位，如图 17-12 所示。

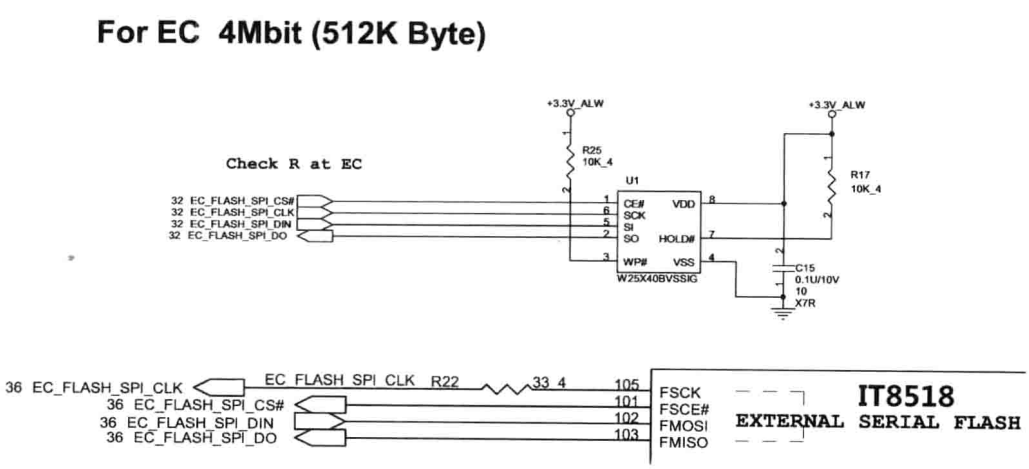


图 17-12　EC 读取程序

EC 读取程序配置脚位后，就可以识别到 21 脚的适配器插入检测信号，如图 17-13 所示：当 ACAV_IN 为低时，21 脚就会被拉低；当 ACAV_IN 为高时，21 脚一定需要芯片内部程序配置完后，才会为高，R62 没装元件。

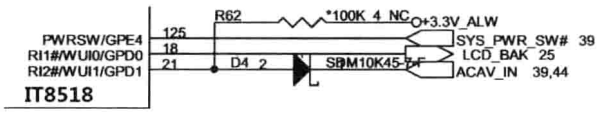


图 17-13　EC 识别到适配器

EC 收到检测到适配器存在后，自动发出 ALW_ON，如图 17-14 所示。

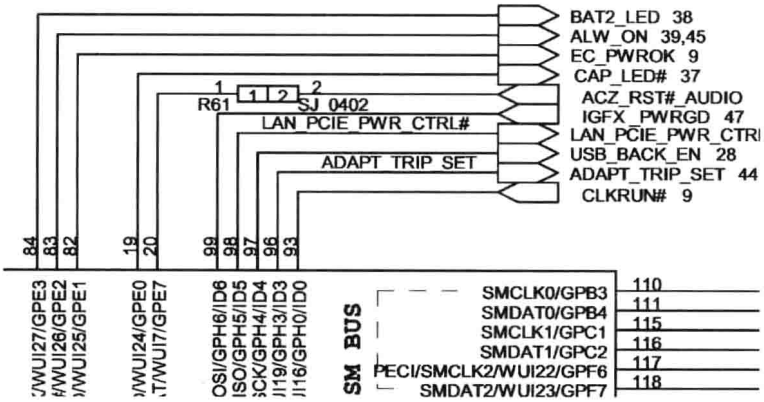


图 17-14　EC 发出 ALW_ON

ALW_ON 转换为+5V_EN1，控制 PQ21 导通，PQ20 也就导通了，+15V_ALWP 通过 PQ20 转换为+15V_ALW，如图 17-15 所示。

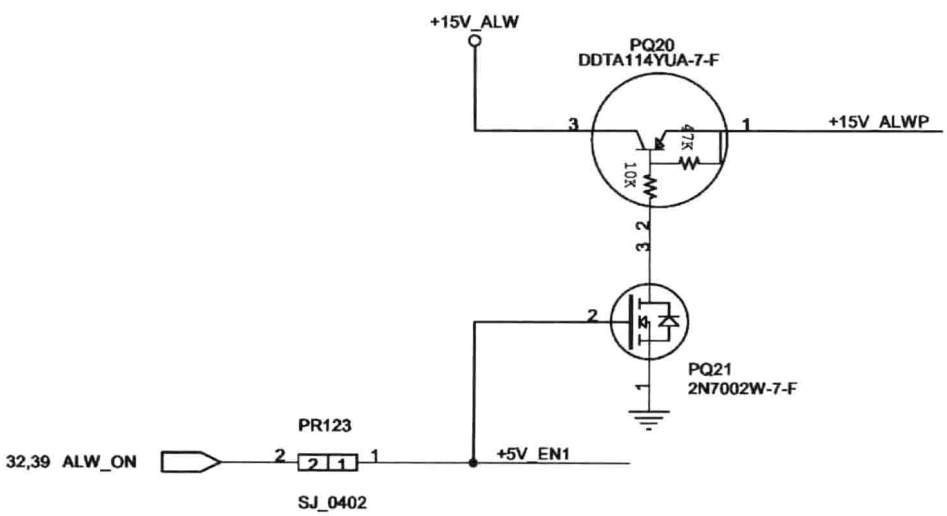


图 17-15　+15V_ALW 的产生电路

+5V_EN1 还去了 RT8206 的 ON1，用于控制产生+5V_ALW，如图 17-16 所示。

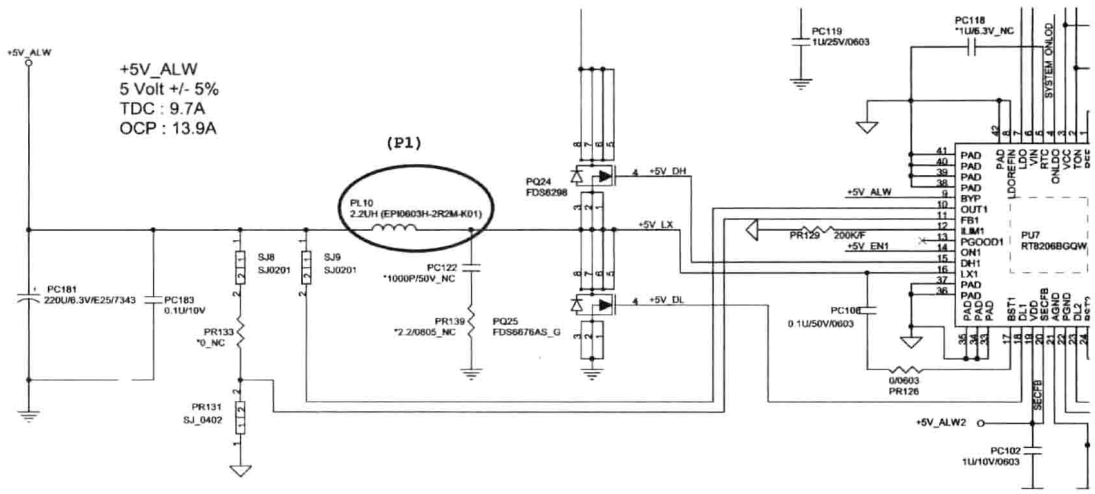


图 17-16　+5V_ALW 的产生电路

17.2 触　　发

按下开关，产生低电平的 POWER_SW_IN0#，如图 17-17 所示。POWER_SW_IN0#通过 D8 拉低 SYS_PWR_SW#。

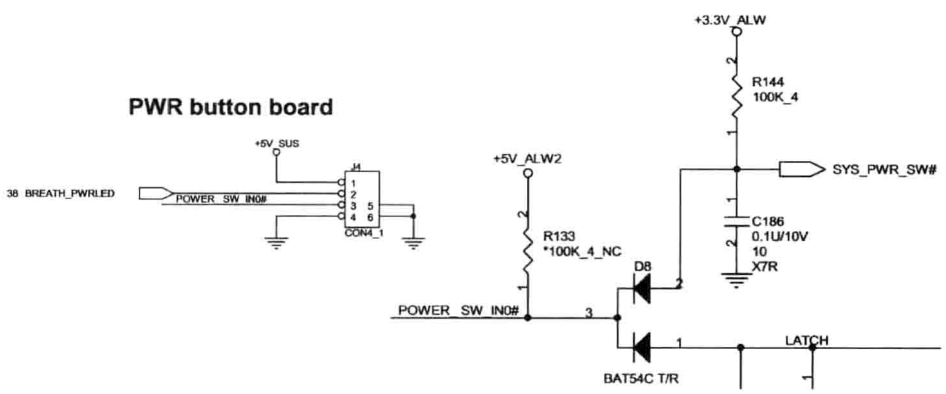


图 17-17　开关触发电路

SYS_PWR_SW#送给了 EC 的 125 脚，如图 17-18 所示。

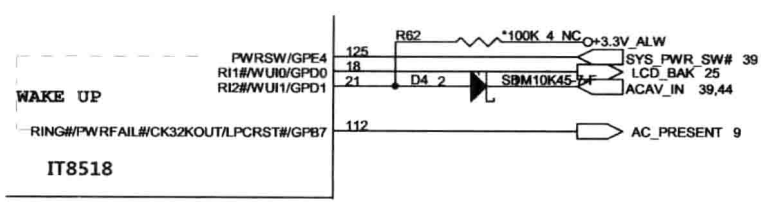


图 17-18　EC 收到触发信号

17.3　桥待机和内存供电

EC 收到触发信号 SYS_PWR_SW#后，发出高电平的 SUS_ON，如图 17-19 所示。

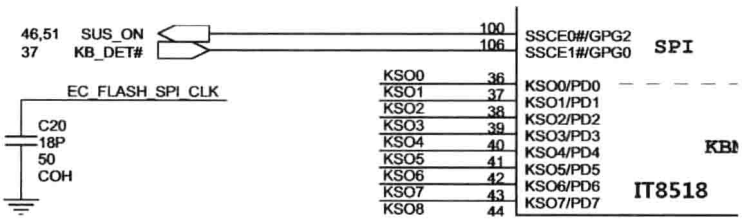


图 17-19　EC 发出 SUS_ON

SUS_ON 控制 PQ16B 导通，PQ16A 截止，+15V_ALW 直接上拉驱动 PQ17 和 PQ23 完全导通，产生+3.3V_SUS 和+5V_SUS，如图 17-20 所示。

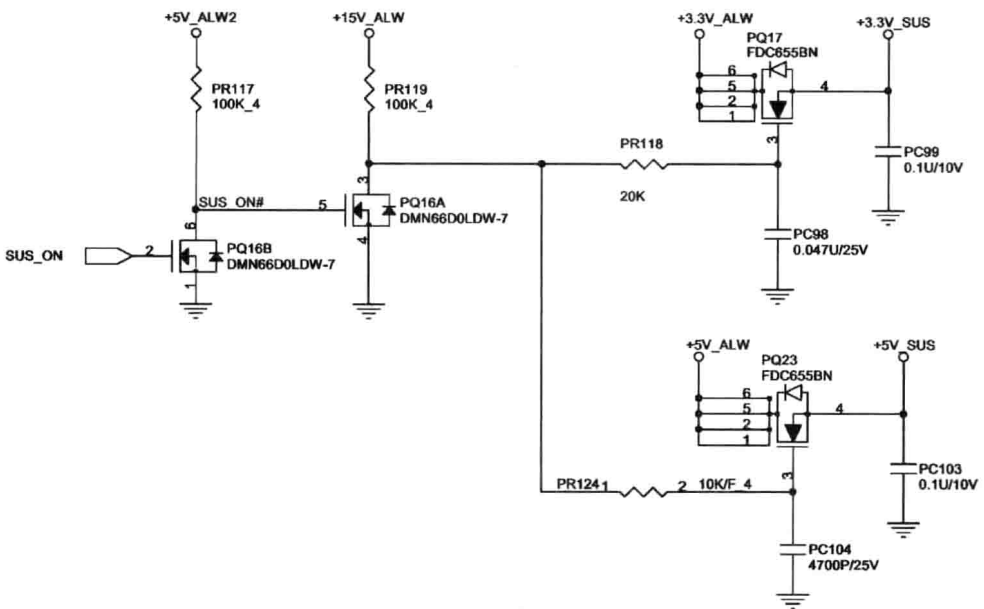


图 17-20　SUS_ON 控制的电路之一

+5V_SUS 通过 R227 送给桥的 V5REF_SUS，如图 17-21 所示。

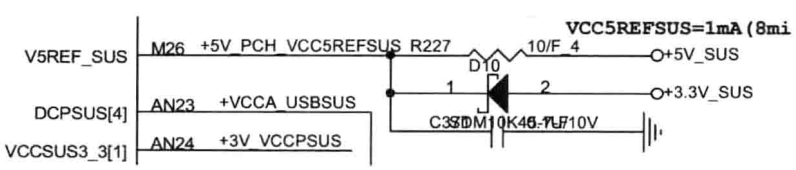


图 17-21　桥得到 V5REF_SUS 待机电压

+3V_SUS 经过 R382 直连也送给了桥，作为 3.3V 待机电压，如图 17-22 所示。

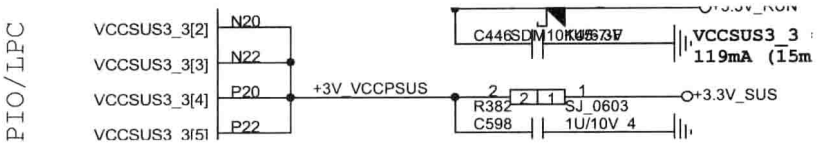


图 17-22　桥得到 3.3V 待机电压

同时，因为该机不支持深度 S5（SLP_SUS#空置），VCCDSW3_3 供电直接采用 +3.3V_SUS，如图 17-23 所示。

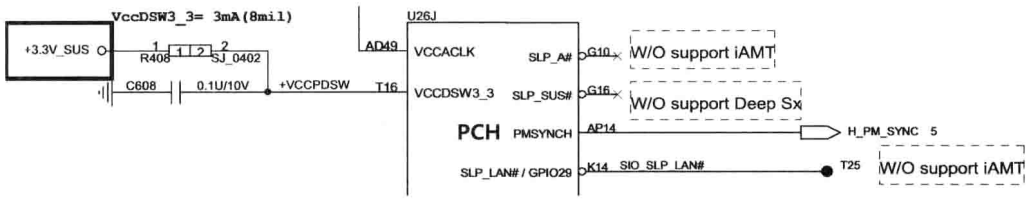


图 17-23　+3.3V_SUS 给桥的 VCCDSW3_3 供电

SUS_ON 同时还被送到 PU5（RT8207）的 S5 脚，用于控制产生内存主供电+1.5V_SUS 和内存基准电压+DDR_VTTREF，如图 17-24 所示。当 RT8207 正常产生+1.5V_SUS 后，开漏输出 PGOOD，由+3.3V_SUS 上拉产生 1.5V_SUS_PWRGD 送给 EC。

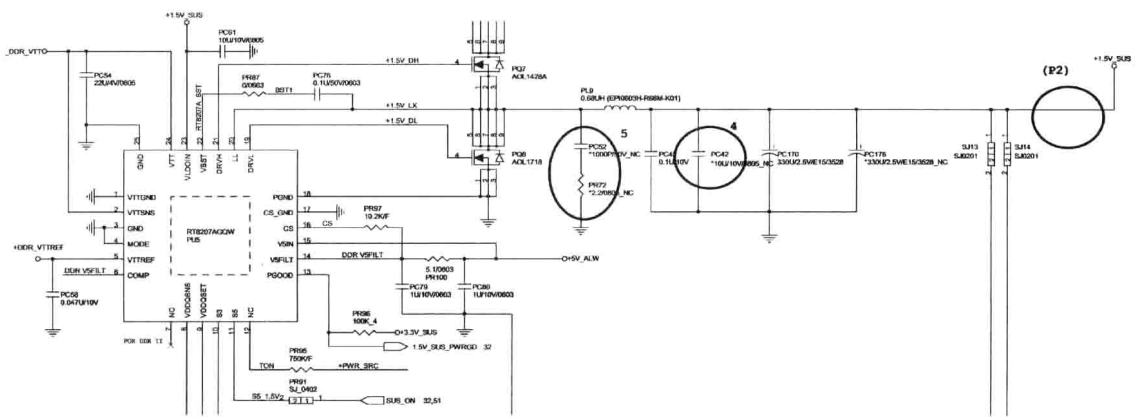


图 17-24　内存供电的产生电路

1.5V_SUS_PWRGD 送给了 EC，EC 收到 1.5V_SUS_PWRGD 后，延时发出 RSMRST#，如图 17-25 所示。RSMRST#同时送给了桥的深度睡眠待机电压好信号 DPWROK 和浅睡眠待机电压好信号（见图 17-26，不支持深度睡眠时，它们需要连一起）。EC 检测到 LID_SW#正常后，把 81 脚拉低，通过 D1 同步把 SIO_PWRBTN#拉低，这个信号送给了桥的 PWRBTN#。

桥收到 PWRBTN#后，发出 SLP_S5#、SLP_S4#、SLP_S3#、SLP_A#，其中 SLP_S4#空置，SLP_A#也不采用，表示该机不支持 Intel AMT，如图 17-26 所示。

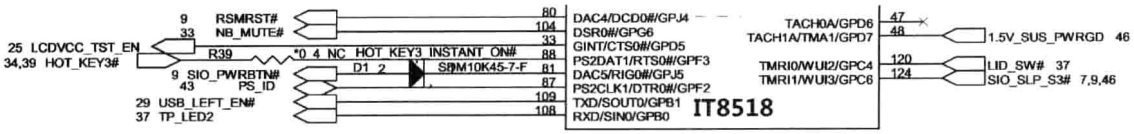


图 17-25　EC 收到 1.5V_SUS_PWRGD

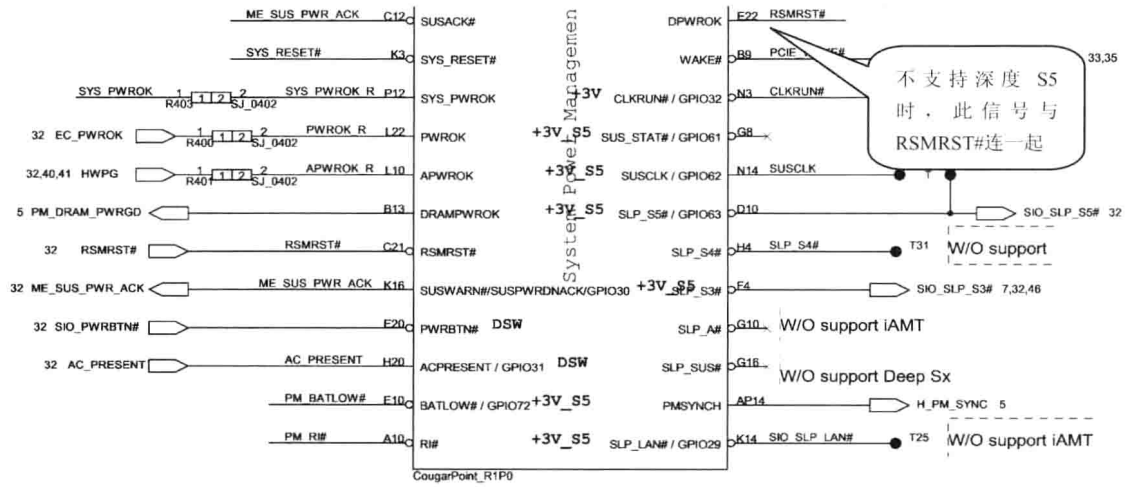


图 17-26　PCH 的触发电路

17.4　S0 状态

桥发出的 SLP_S5#和 SLP_S3#分别更名为 SIO_SLP_S4#和 SIO_SLP_S3#，都送去了 EC。SIO_SLP_S3#还送到了 Q7，使之导通，Q6 截止，+15V_ALW 上拉 PS_S3CNTRL_S，控制 Q3 完全导通，产生+1.5V_CPU，如图 17-27 所示。

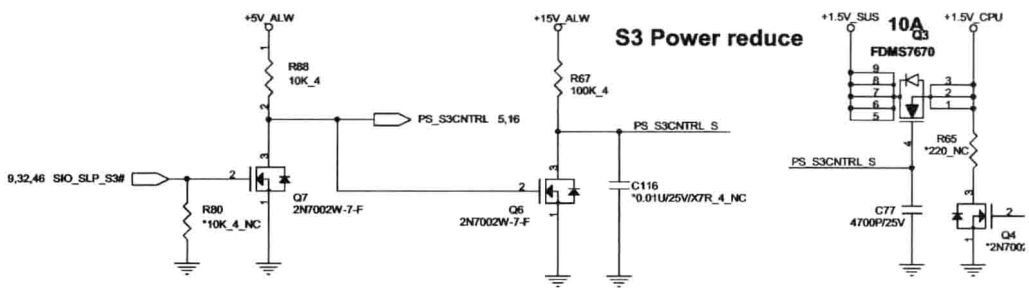


图 17-27　+1.5V_CPU 的产生电路

EC 收到 SIO_SLP_S3#后，内部跟 1.5V_SUS_PWRGD 相与，发出 RUN_ON 控制 PQ18B 导通，PQ18A 就截止，+15V_ALW 直接上拉 PQ22、PQ26、PQ19 的 G 极，三个场效应管都完全导通，产生+5V_RUN、+3.3V_RUN、+1.5V_RUN，如图 17-28 所示。

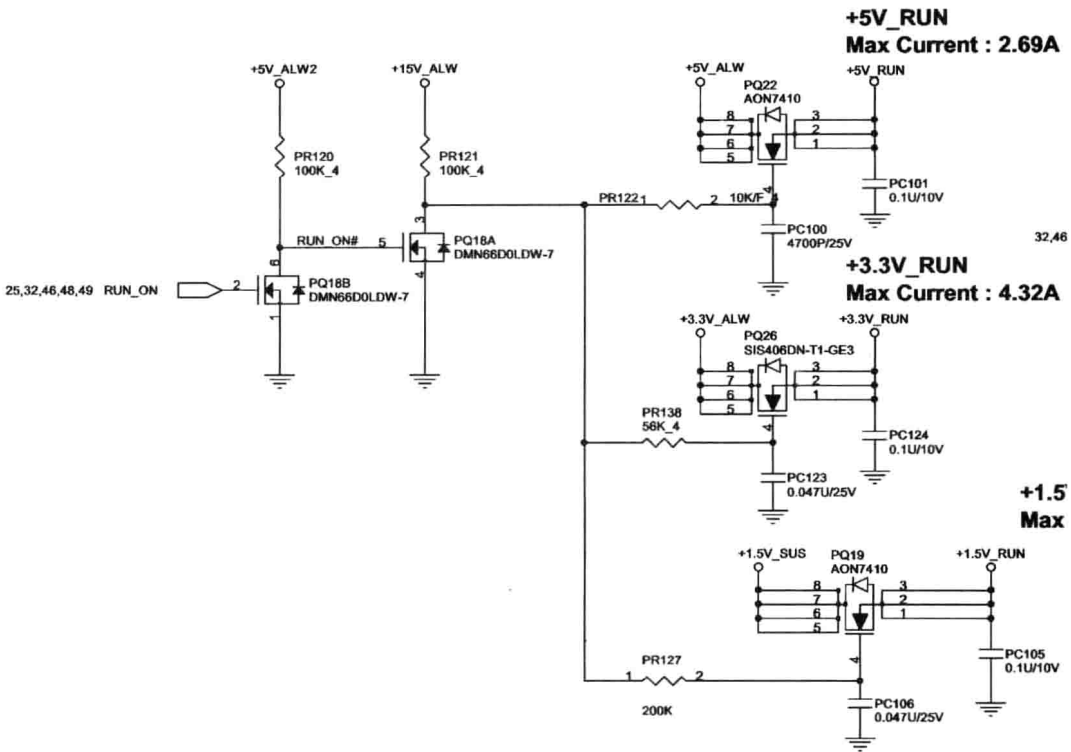


图 17-28　RUN_ON 控制的电压

RUN_ON 同时送给了 RT8207 的 S3 脚，根据 RT8207 的工作原理，它会控制产生 +0.75V_DDR_VTT，如图 17-29 所示。

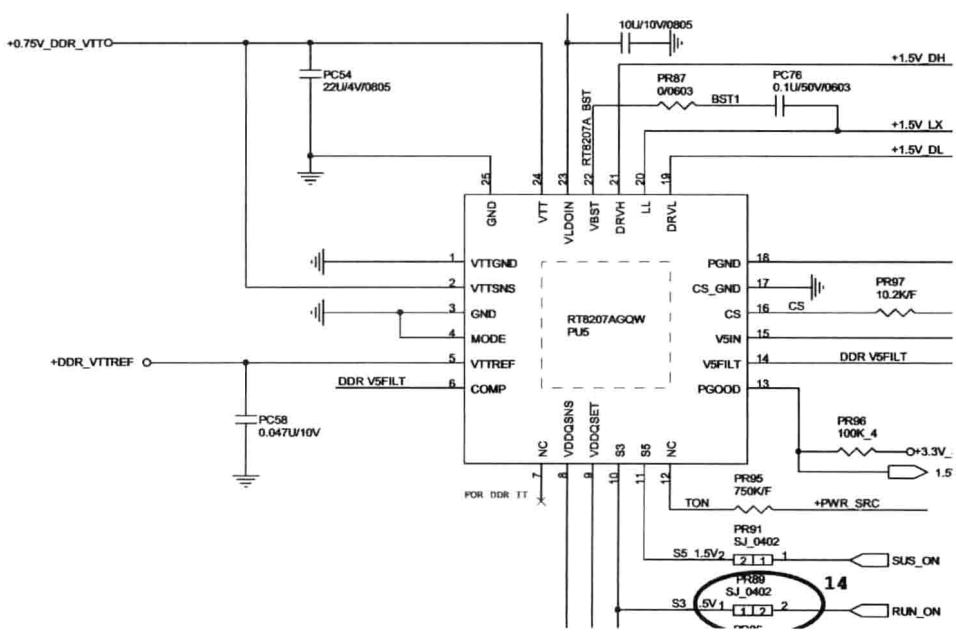


图 17-29　RT8207 输出+0.75V_DDR_VTT

RUN_ON 还去到 PQ9，使之导通，RT8015 的 1 脚通过 PR63 接地，做频率设定用（如果 PQ9 截止，+5V_ALW 直接上拉芯片的第 1 脚，SHDN 有效，芯片关闭输出），控制 PU3 输出+1.8V_RUN，如图 17-30 所示。

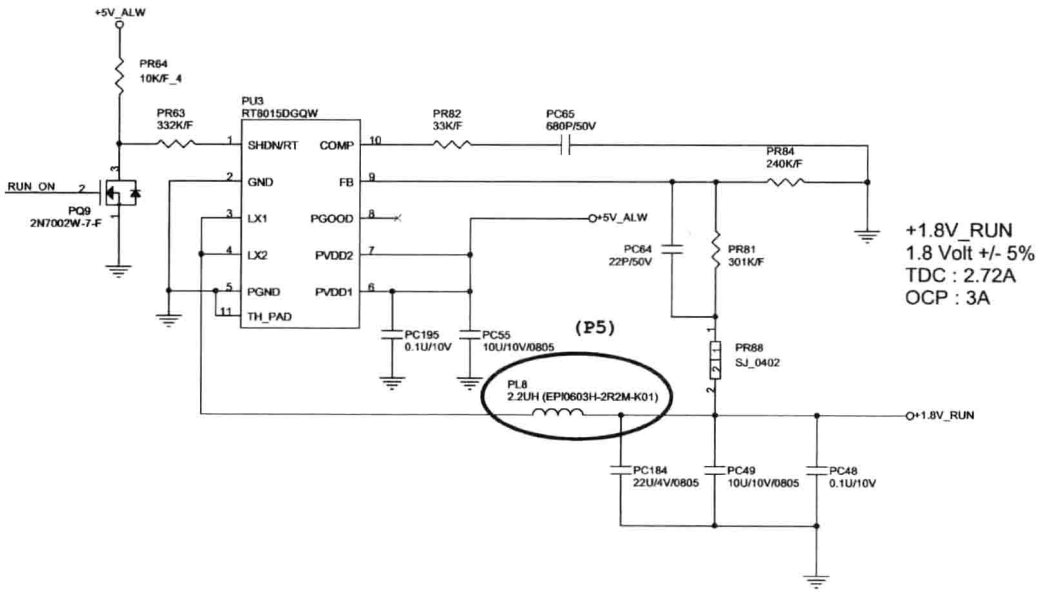


图 17-30　+1.8V_RUN 的产生电路

RUN_ON 还送给了 PU9（RT8240B），控制产生桥核心供电兼总线供电+1.05V_PCH，如图 17-31 所示。供电正常后，发出 1.05V_PCH_PWRGD。

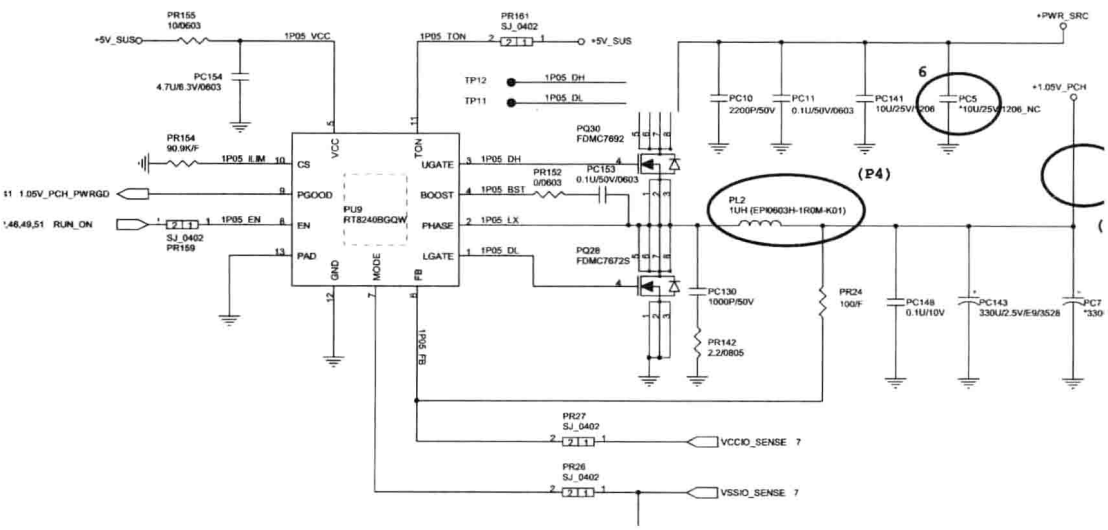
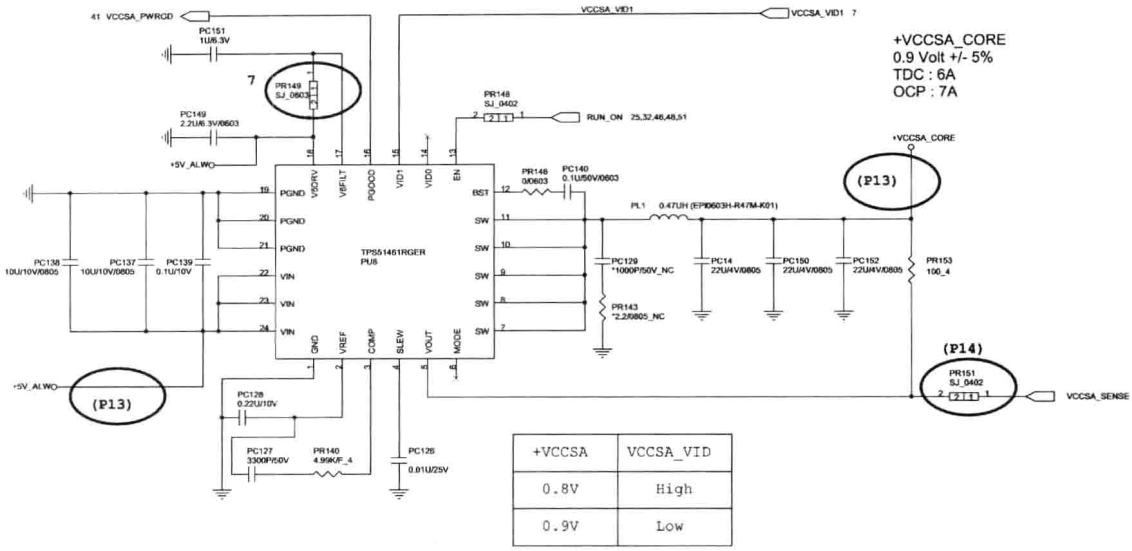


图 17-31　1.05V_PCH 的产生电路

RUN_ON 还送给了 PU8（TPS51461），控制产生 CPU 所需要的+VCCSA_CORE，如图 17-32 所示。供电正常后，开漏输出 VCCSA_PWRGD。



+VCCSA	VCCSA_VID
0.8V	High
0.9V	Low

图 17-32　+VCCSA_CORE 的产生电路

1.05V_PCH_PWRGD 和 VCCSAVCCSA_PWRGD 信号相与产生 HWPG，由+3.3V_SUS 上拉为高电平。一路送给桥的 APWROK，如图 17-33 所示。

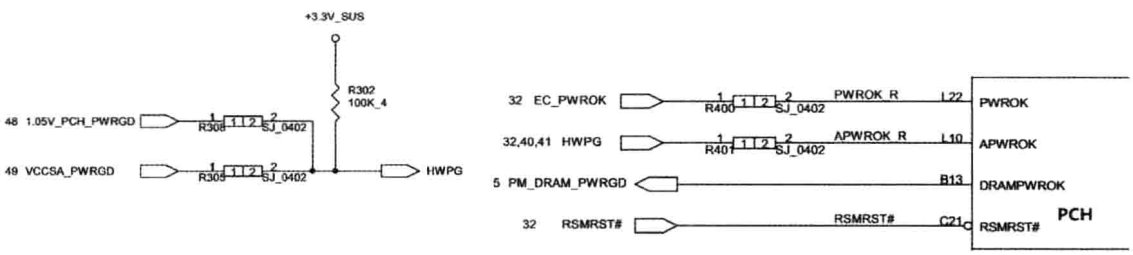


图 17-33　HWPG 送给 PCH 的 APWROK

第二路送给了 Q22，如图 17-34 所示。这是一个温控电路，工作原理：EMC2112 得到供电之后，通过 2-3 脚检测 VGA 的温度，通过 4-5 脚检测 CPU 座旁边的温度，通过 14、15 脚向 EC 汇报。当温度上升时，芯片控制 17、18 脚的+5V_FAN 电压升高，风扇转速加快，以此降温，通过 20 脚检测转速。当温度达到设定极限时（7 脚设定极限温度 85℃），芯片拉低 8 脚 SYS_SHDN#。此时如果 HWPG 为高电平，Q22 会导通，拉低 THERM_STP#，从而+3.3V_EN2 被拉低，导致 EC 的供电被关闭，所以机器会断电。

HWPG 第三路送给 EC 的 66 脚，如图 17-35 所示。EC 在收到 HWPG 后，通过 67 脚的 H_CPUDET#检测 CPU 存在后（H_CPUDET#为低），发出 IMVP_VR_ON。

EC 发出的 IMVP_VR_ON 送给了 CPU 核心供电芯片 PU4（MAX17511），如图 17-36 所示。但此时 CPU 核心供电还不会出来，因为 CPU 还没有发出 SVID 给供电芯片，需要等待后续 PROCPWRGD 送达 CPU 后，CPU 才会发出 SVID，详细参见 Intel HM65 系列以上芯片组时序图。

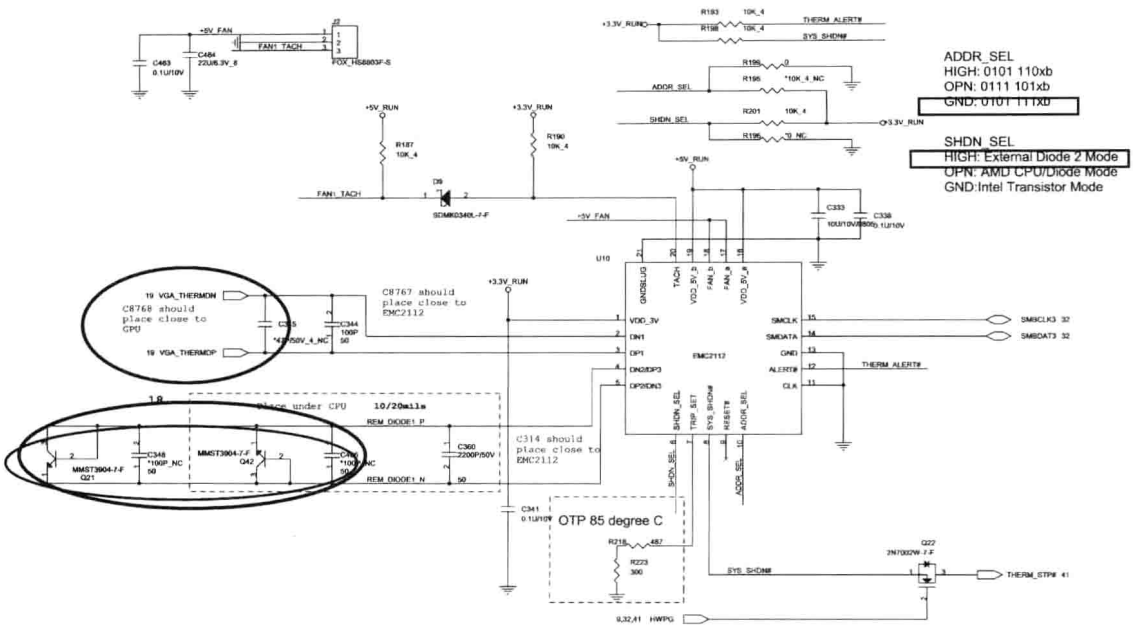


图 17-34 温控芯片所在电路截图

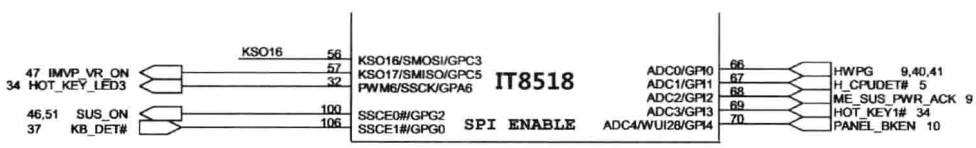


图 17-35 EC 收到发出 IMVP_VR_ON

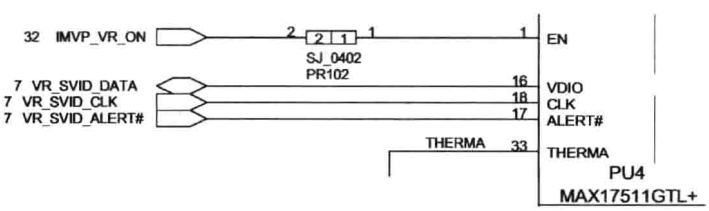


图 17-36 IMVP_VR_ON 送给 CPU 供电芯片

17.5 PG 和时钟

EC 收到 HWPG 并检测到 CPU 存在后，从 82 脚延时发出 EC_PWROK，如图 17-37 所示。

EC_PWROK 送给了桥的 PWROK，如图 17-38 所示。桥从 DRAMPWROK 脚开漏输出 PM_DRAM_PWRGD。

PM_DRAM_PWRGD 由 R118 上拉为高电平后送给了 U4，会在此等待后续电路送来的 SYS_PWROK，最后要相与转成 SM_DRAMPWROK 送给 CPU，如图 17-39 所示。

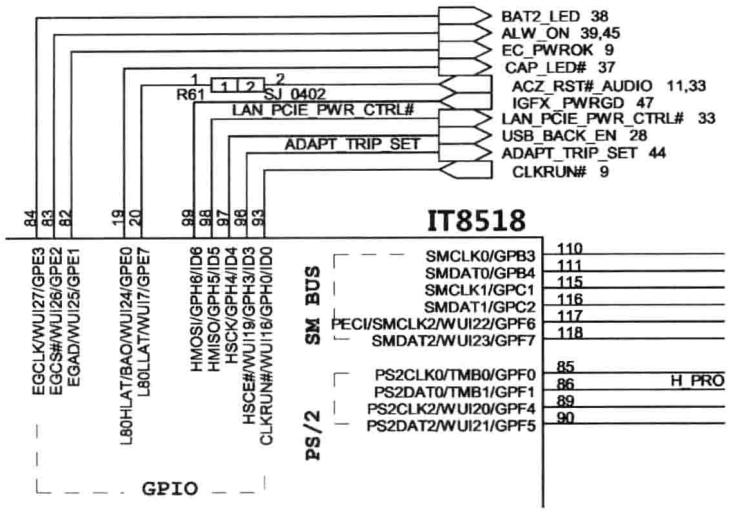


图 17-37　EC 发出 EC_PWROK

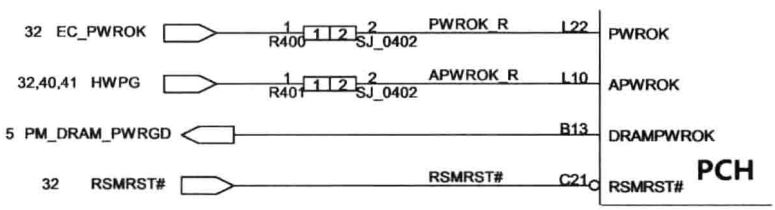


图 17-38　PCH 收到 PWROK 后发出 DRAMPWROK

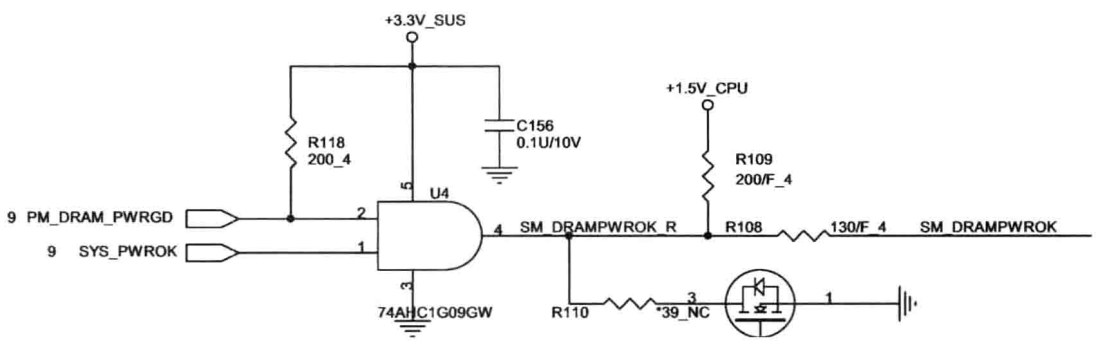


图 17-39　U4 所在电路截图

桥的 25MHz 晶振起振，然后桥会读取 BIOS 程序。25MHz 和读取 BIOS 的波形对比如图 17-40 所示。通道 1 为 BIOS 片选信号，通道 2 为 25MHz 时钟。

正常读取完 BIOS 后，桥内部时钟电路开始工作，发出各组时钟，如图 17-41 所示。其中 CLK_CPU_BCLKN、CLK_CPU_BCLKP 送给了 CPU。

读取 BIOS 和桥发出时钟的时序对比如图 17-42 所示。通道 1 为读取 BIOS，通道 2 为桥发出的 100MHz 时钟。

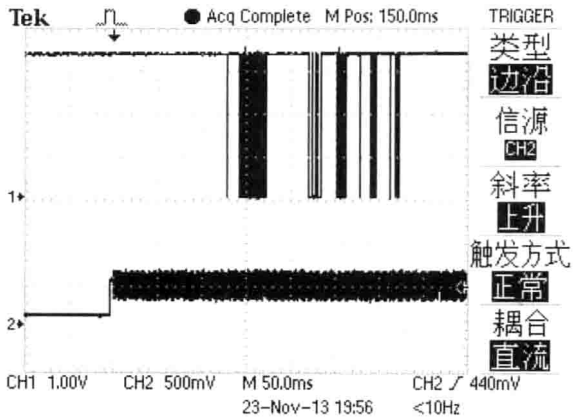


图 17-40　25MHz 和读取 BIOS 时序对比

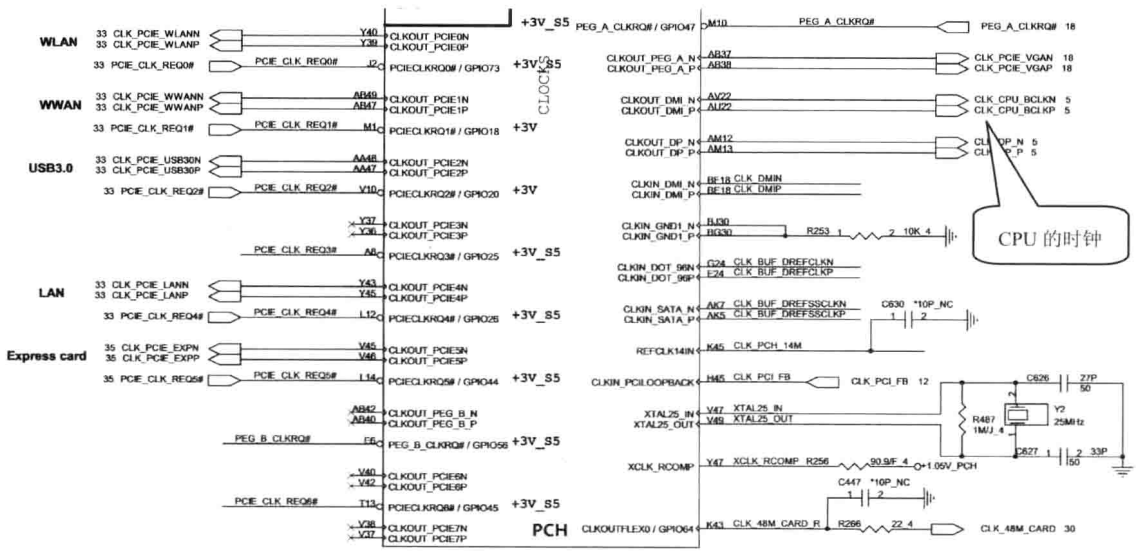


图 17-41　桥发出的各组时钟

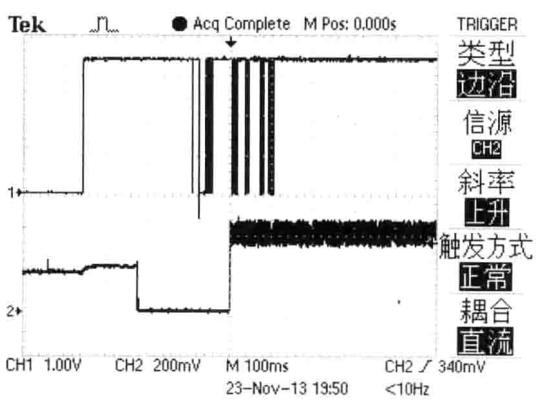


图 17-42　读取 BIOS 和桥发出的时钟时序对比

17.6 CPU 核心供电

桥集成的时钟工作正常后，桥开始发出 PROCPWRGD，名称为 H_PWRGOOD，如图 17-43 所示。

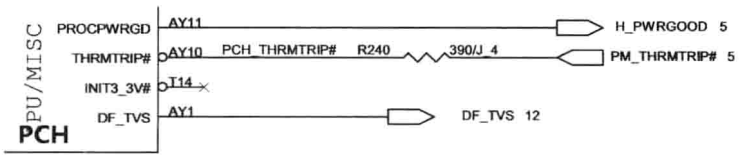


图 17-43 桥开始发出 PROCPWRGD

桥发出的时钟和 PROCPWRGD 时序对比如图 17-44 所示。通道 1 为 PROCPWRGD，通道 2 为桥发出的 100MHz 时钟。

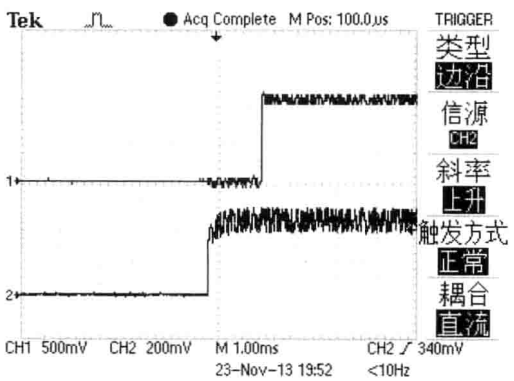


图 17-44 桥发出的时钟和 PROCPWRGD 时序对比

H_PWRGOOD 送给了 CPU 的 UNCOREPWRGOOD（非核心电源好），如图 17-45 所示，表示此时 CPU 所需要的供电中，除了核心供电和集显供电以外的其他所有供电都已经正常了，包括+1.05V_PCH、+1.8V_RUN、+1.5V_CPU、+VCCSA_CORE。

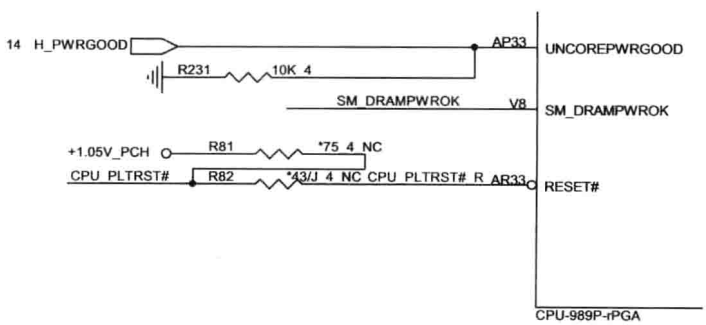


图 17-45 H_PWRGOOD 发给 CPU

CPU 得到了 UNCOREPWRGOOD 后发出 SVID，分别更名为 VR_SVID_CLK、VR_SVID_DATA、VR_SVID_ALERT#，如图 17-46 所示。

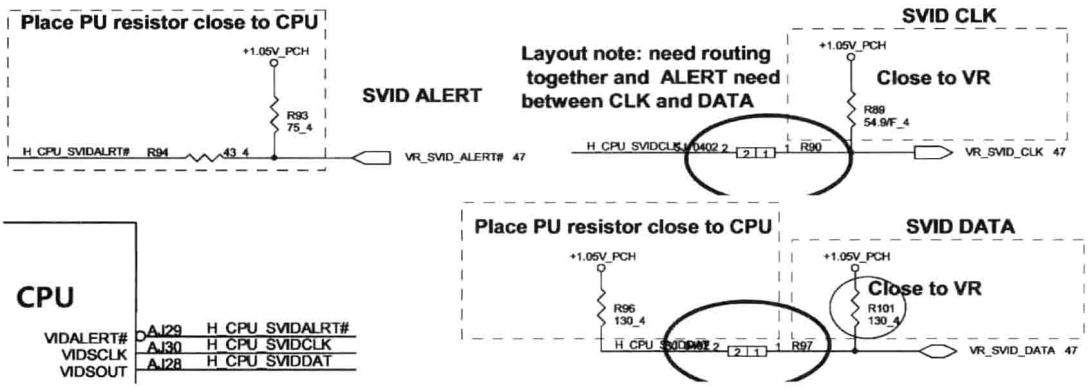


图 17-46 CPU 发出 SVID

SVID 送给了 CPU 核心和集显供电芯片 PU4（MAX17511GTL+），如图 17-47 所示。

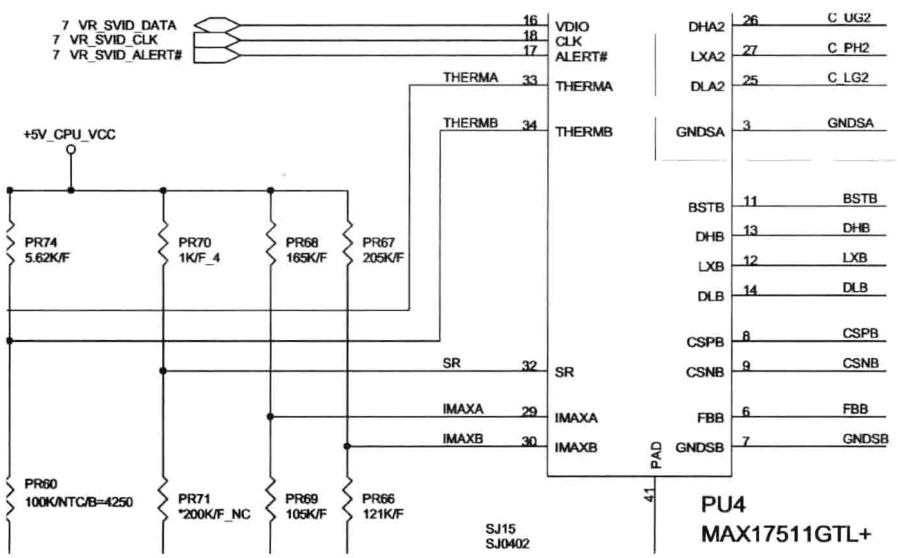


图 17-47 SVID 送给了 MAX17511

MAX17511 得到主供电+5V_SUS 和开启信号 IMVP_VR_ON，也收到了 SVID 后，控制内部集成的 PWM A1、PWM A2 产生 CPU 核心供电+VCC_CORE。CPU 核心供电正常后，从 19 脚 POKA 开漏输出 IMVP_PWRGD，由+3.3V_RUN 上拉，如图 17-48 所示。

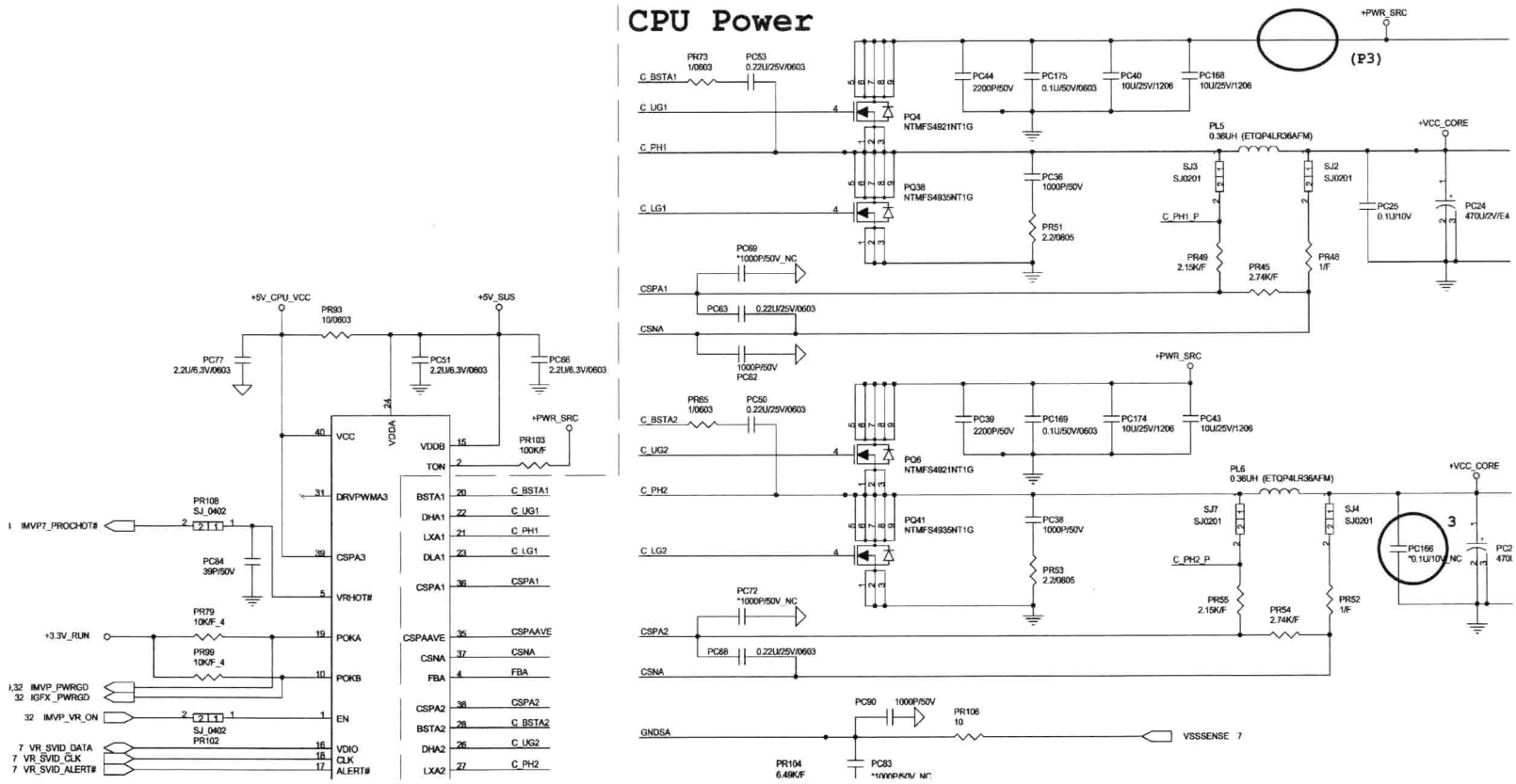


图 17-48　CPU 核心供电的产生电路

IMVP_PWRGD 一路送给 EC；另一路送给 U25，跟 EC 发来的 EC_PWROK 相与产生 SYS_PWROK，如图 17-49 所示。

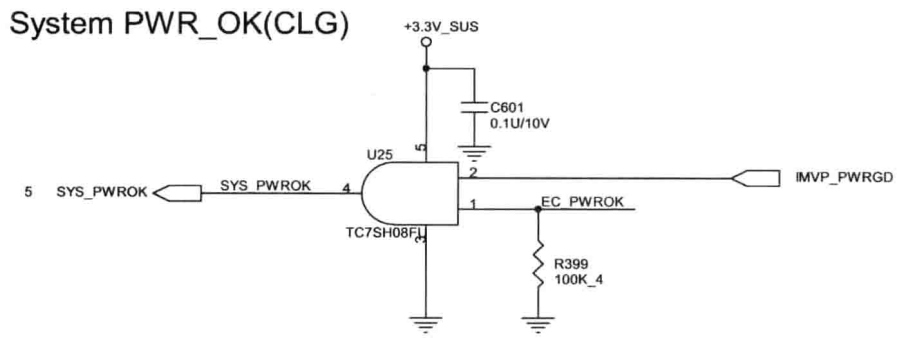


图 17-49　SYS_PWROK 的产生电路

SYS_PWROK 一路送给 U4，在这里与桥早就送过来的 PM_DRAM_PWRGD 相与，产生 SM_DRAMPWROK 送给 CPU，如图 17-50 所示。

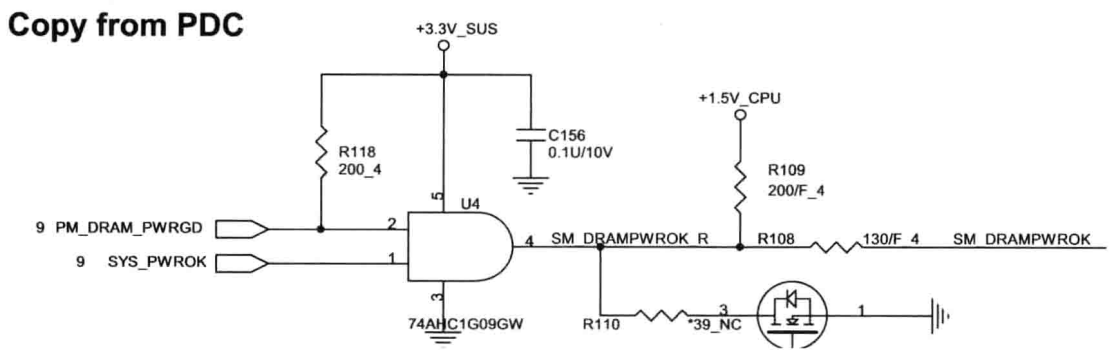


图 17-50　SYS_PWROK 与 PM_DRAM_PWRGD 相与的电路

SYS_PWROK 另一路送给了桥的 SYS_PWROK，如图 17-51 所示。

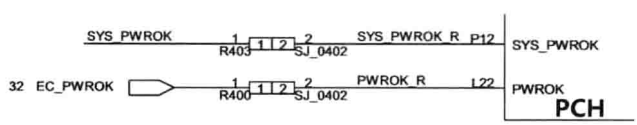


图 17-51　桥收到 SYS_PWROK

17.7　复　　位

桥发出 PLTRST#，命名为 PCI_PLTRST#，如图 17-52 所示。

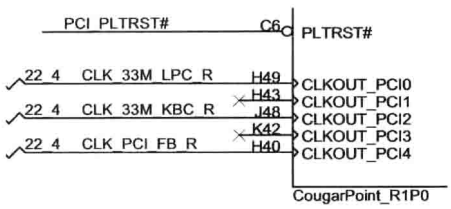


图 17-52　桥发出 PLTRST#

PCI_PLTRST#经过 R239 直连更名为 PLTRST#，如图 17-53 所示。U13 没有安装元件。PLTRST#送给了 EC、CN4、R5538D001 等芯片和插槽。

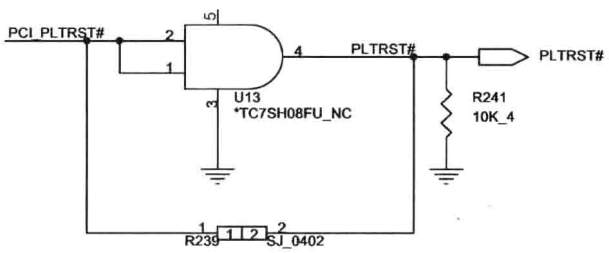


图 17-53　PCI_PLTRST#更名为 PLTRST#

PLTRST#还会经过 R497 和 R126 分压成 1.1V 的 CPU_PLTRST#_R 送给了 CPU 的复位脚 RESET#，如图 17-54 所示。

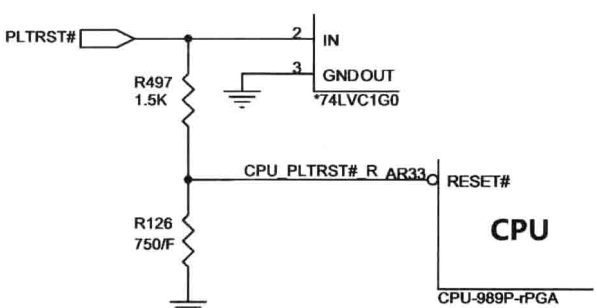


图 17-54　CPU 收到复位

17.8　显卡供电

CPU 开始工作，自检过内存后，CPU 再次发出 SVID 给 MAX17511，控制产生集显供电+VCC_GFX_CORE，如图 17-55 所示。当集显供电正常后，发出 IGFX_PWRGD 给 EC。

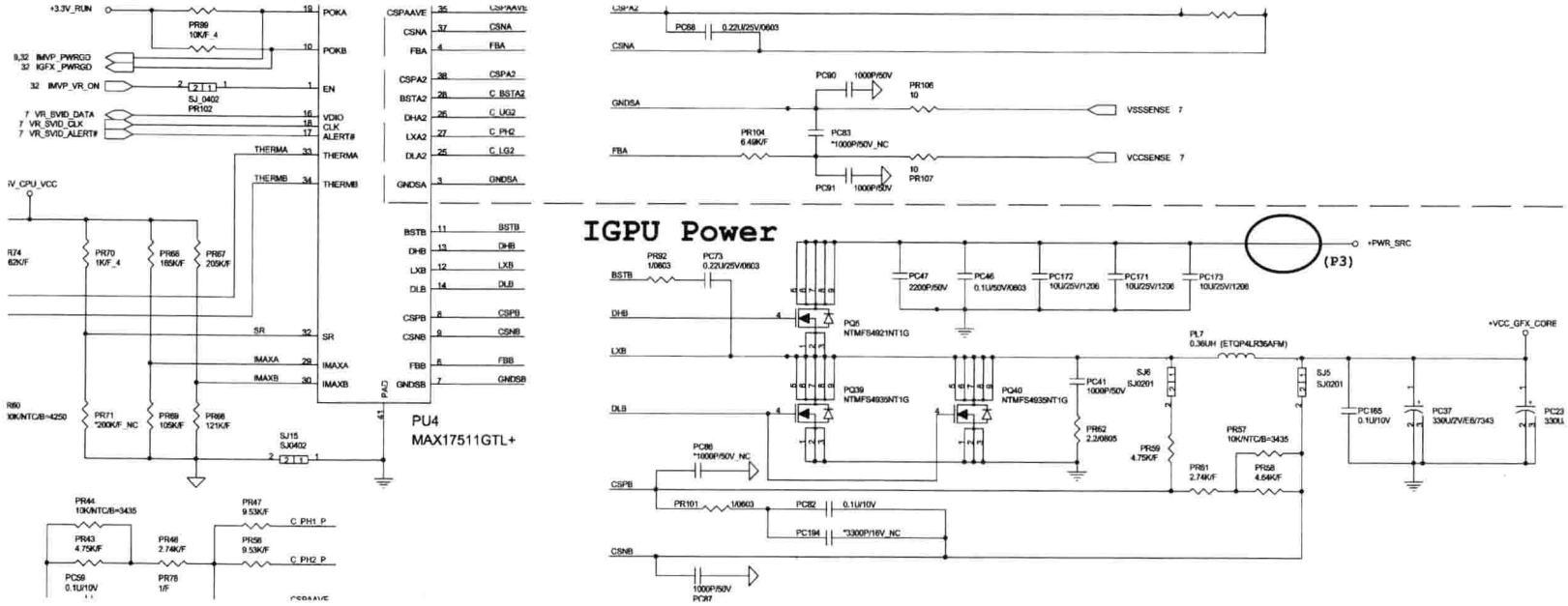


图 17-55　集显供电的产生电路

内存 SMBUS 与集显供电产生时序对比如图 17-56 所示。通道 1 为内存 SMBUS，通道 2 为集显供电。集显供电是先上升到 1V 左右，然后下降到 0.45V 左右。

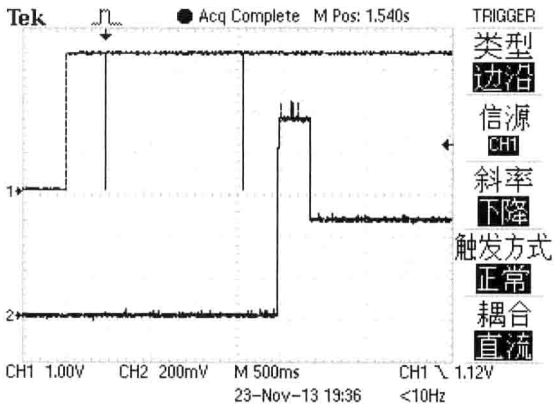


图 17-56 内存 SMBUS 与集显供电时序对比

关于独显供电的简述（元件位置号请读者自行查阅电路图）：

复位之后，桥发出 DGPU_PWR_EN 通过电路转换控制 PQ14 产生+3V_GFX，+3V_GFX 再通过 U11 转出 GFX_ON 控制 PU2 产生独显核心供电+VCC_DGFX_CORE；+3V_GFX 还直接上拉 PU6 的 EN，控制产生+1V_GFX；PU2 工作正常后发出 PG，经转换控制 PQ12 产生+1.5V_GFX；PU6 工作正常后发出 PG，经转换控制 PQ10 产生+1.8V_GFX。

第 18 章
ThinkPad（原 IBM）T410 时序分析

ThinkPad，中文名为“思考本”，在 2005 年以前是 IBM PC 事业部旗下的便携式计算机品牌，凭借坚固和可靠的特性在业界享有很高声誉。在联想（Lenovo）收购 IBM PC 事业部之后，ThinkPad 商标为联想所有。不过，虽然品牌易主，但电路设计方面依旧是原 IBM 的思路。接下来以 T410 为例（QM57 芯片组），分析 ThinkPad 机器的工作时序。因 RTC 电路没有太多区别，本章也将略过。

18.1 G3 状态

首先，看图 18-1，插入适配器，先要经过 Q9 产生 CV20，Q9 的导通必须 DISCHARGE2 为低电平以及-PWRSHUTDOWN 为高电平。

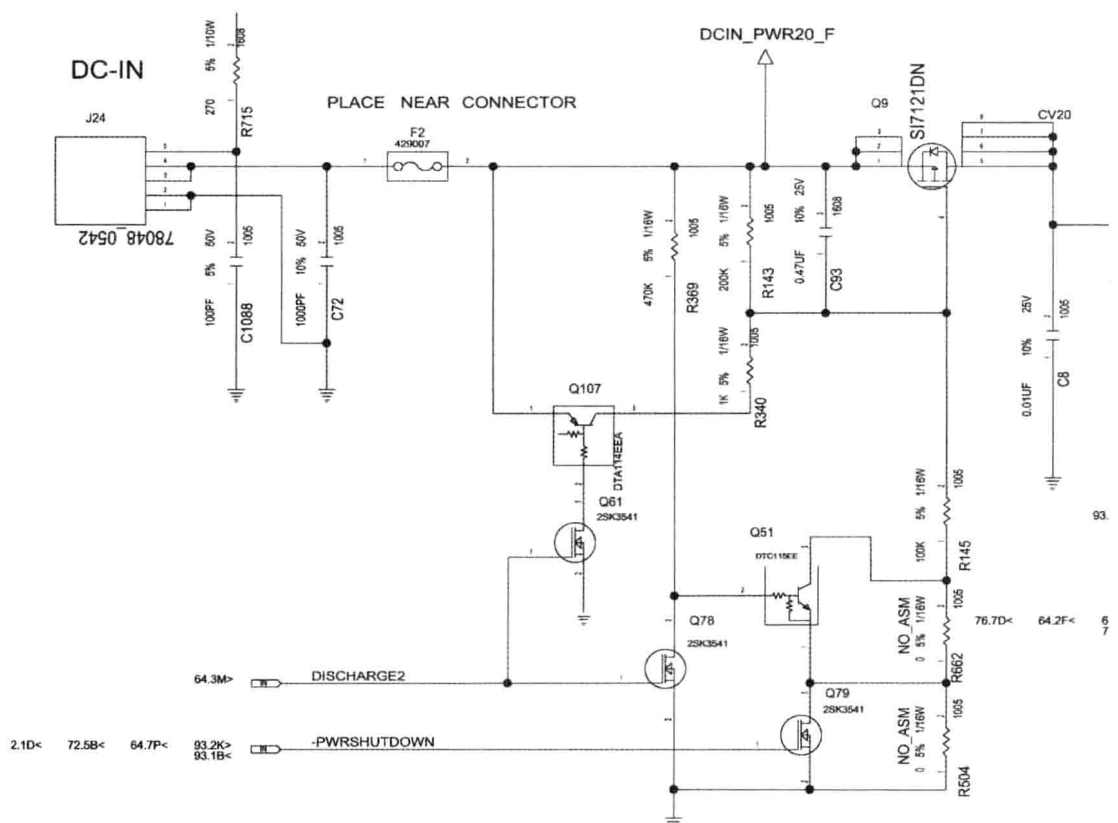


图 18-1　适配器接入电路

具体过程：高电平的-PWRSHUTDOWN 使 Q79 导通，低电平的 DISCHARGE2 使 Q78 截止，适配器电压经过 R369 加到 Q51 的 B 极，Q51 也导通。所以，适配器电压经过 R143 和 R145，再经过 Q51 和 Q79 接地，串联分压，得 20V 的三分之一：6.7V 左右。Q9 的 S 极是 20V，G 极是 6.7V 左右，已经足够导通（P 沟道管完全导通条件一般是 $V_G<V_S$ 4.5V）

（备注：图中 NO_ASM 在 IBM 电路图中表示未安装零件。）

DISCHARGE2 通过 0Ω电阻 R229 连接到 DISCHARGE，如图 18-2 所示（其他元件都没有安装）。

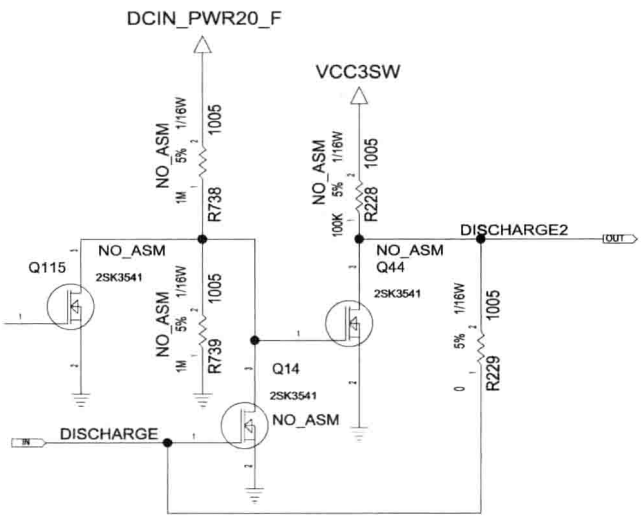


图 18-2　DISCHARGE 更名

DISCHARGE 连接到 H8S，并有个电阻 R891 下拉，如图 18-3 所示。H8S 是由 VCC3M 供电的，在公共点产生之前，H8S 是没电压的，所以 DISCHARGE 会被电阻下拉为低电平。只有在 H8S 得到供电后，程序控制对电池电量进行校准时，H8S 才会发出 DISCHARGE，此信号类似于其他机器的 AC_OFF、AD_OFF。

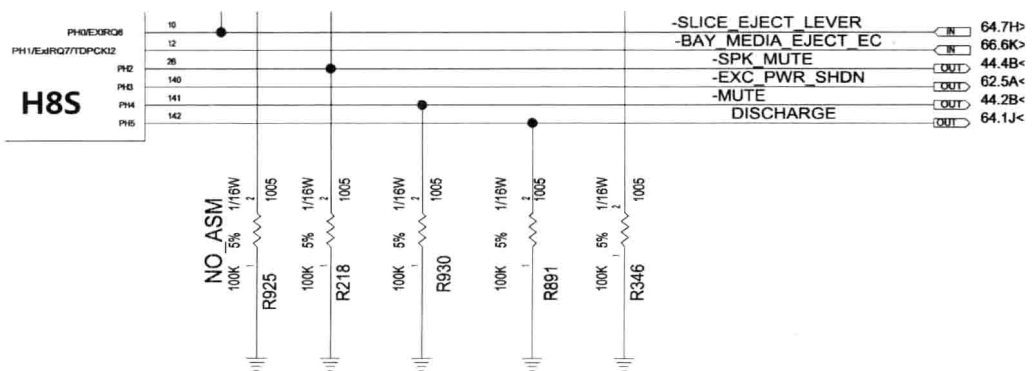


图 18-3　H8S 发出 DISCHARGE

再看第二个信号-PWRSHUTDOWN，它由 U61 的 46 脚发出（开漏输出），被 VCC3SW 经 R1101 上拉，如图 18-4 所示。

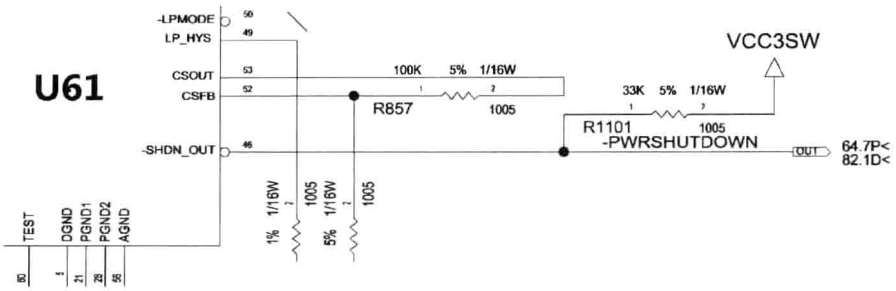


图 18-4　U61 发出-SHDN_OUT

先追查 VCC3SW，VCC3SW 来源于 U61，如图 18-5 所示。

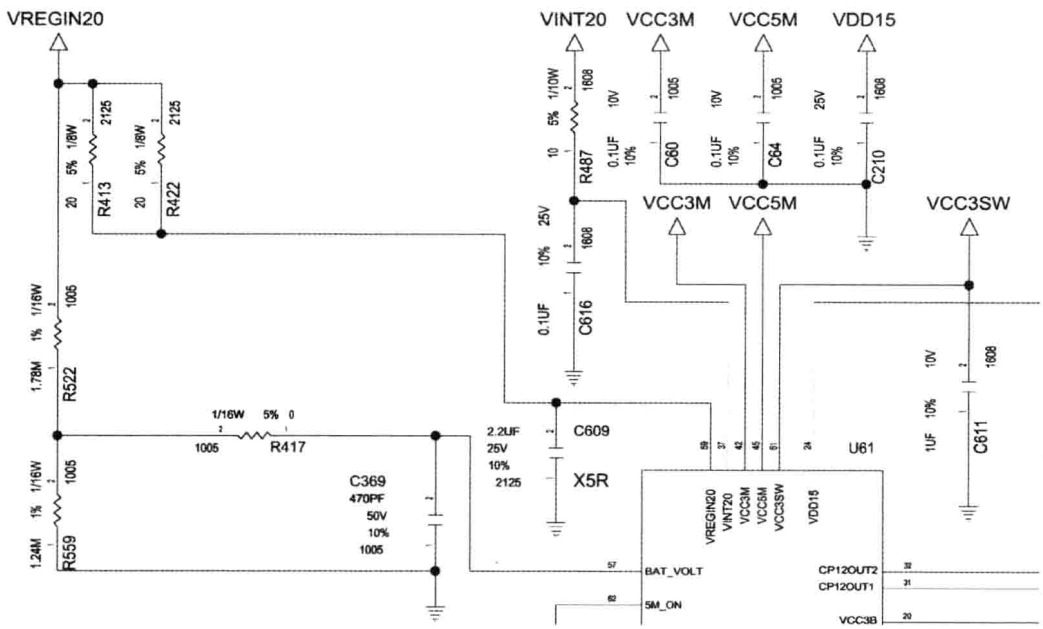


图 18-5　U61 输出 VCC3SW

U61 是 RINKAN_2，早期的 IBM 使用的是 TB62501 等，功能作用类似。引脚定义可以参照 TB62501。TB62501 内部框图如图 18-6 所示，VCC3SW 输出的条件是 VREGIN16、BAT_VOLT、-RESET，无过流和欠压。

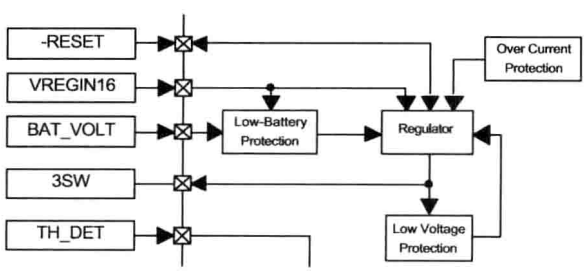


图 18-6　TB62501 内部框图

在 T410 的 U61 芯片中，VREGIN16 名字是 VREGIN20，如图 18-5 所示，无-RESET 脚，所以关键是 VREGIN20 和 BAT_VOLT。

U61 的 VREGIN20 脚和 BAT_VOLT 脚来源都是供电 VREGIN20，如图 18-5 所示。在底座（DOCK_DCIN20）、适配器（DCIN_PWR20_F）、主电池（M-BAT-PWR）、副电池（S-BAT-PWR）任意一个接入，都会产生 VREGIN20，如图 18-7 所示。

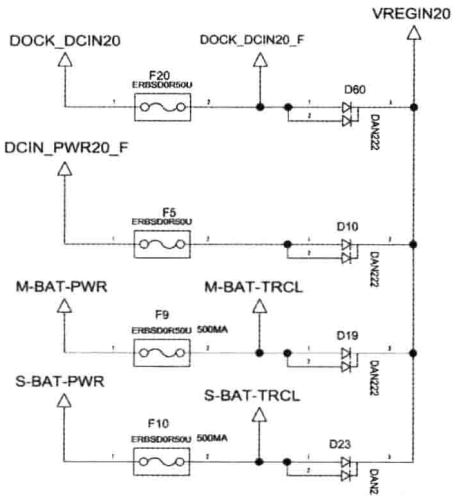


图 18-7　VREGIN20 的产生电路

VREGIN20 直接给 U61 供电，在适配器插入的情况下，20V 的 VREGIN20 经过 R522 和 R559 分压成 8.2V 给 BAT_VOLT 作为电压检测，如图 18-8 所示。

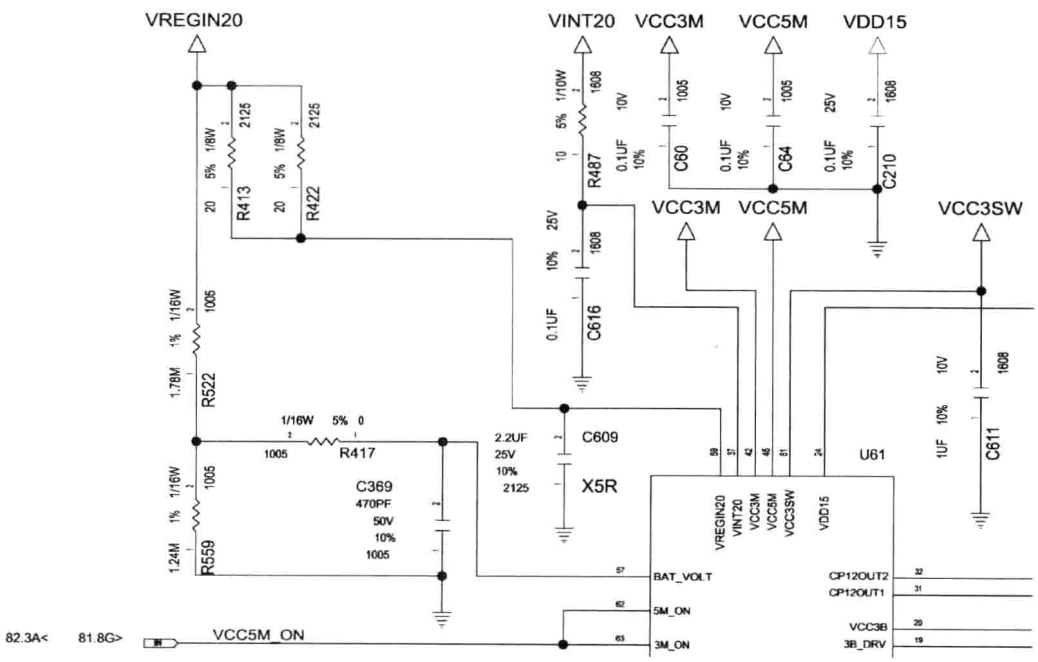


图 18-8　U61 获得 VREGIN20 和 BAT_VOLT

根据 TB62501 的数据手册可知，BAT_VOLT 的阈值是上升沿 2.9V ±8%，下降沿 2.5V±5%，如图 18-9 所示。

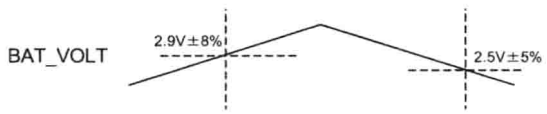


图 18-9　TB62501 数据手册中 BAT_VOLT 上升沿和下降沿阈值设置截图

也就是说，刚插上电源时，这个脚的电压要超过 2.9V，才能由低电平转为高电平；使用过程中，这个脚的电压下降到 2.5V，才由高电平转换为低电平。根据串联电阻分压计算公式，计算出 VREGIN20 最低不得低于 7.06V。计算结果如图 18-10 所示。即电池模式下，电池电压不低于 7.06V 才可以开机；但是正常开机使用后，电池电压用到只有 6.089V 以下时，才会认为欠压，关闭 VCC3SW，断电。

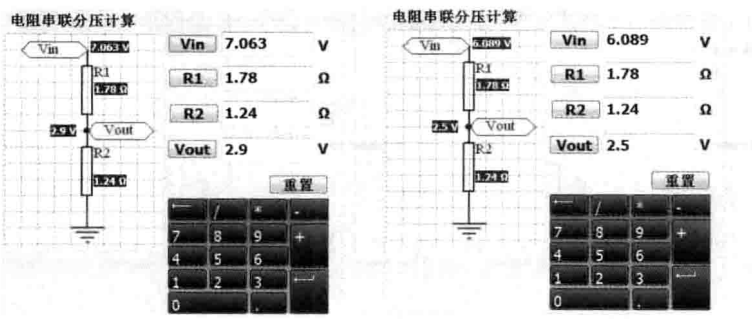


图 18-10　VREGIN20 的最低电压计算结果

满足了 VCC3SW 后，再看-PWRSHUTDOWN。如图 18-11 所示，从 TB62501 芯片手册中的内部框架图可以看出，U61 输出低电平的-PWRSHUTDOWN 的情况有两种。第一种是输出的电压有负载过重（短路、欠压等），因为此时公共点还没电，后级电压输出检测电路还没有工作，只有上电后，如果出现某个电压不出来，才会引起 U61 输出低电平-SHDN。

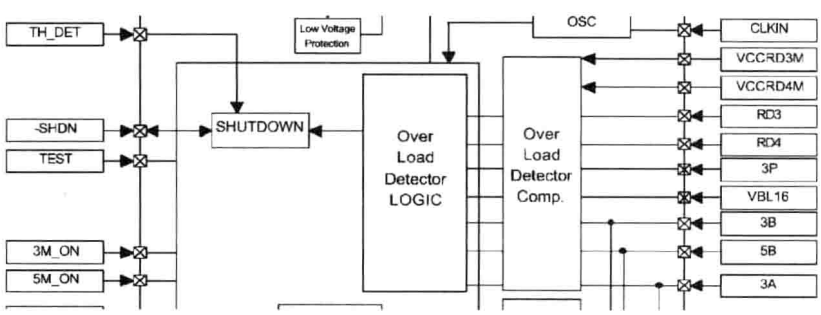


图 18-11　TB62501 的-SHDN 内部控制框图

第二种是 TH_DET 异常。TH_DET 的引脚解释是连接到热敏电阻。它在内部由 VCC3SW 供电，如图 18-12 所示。

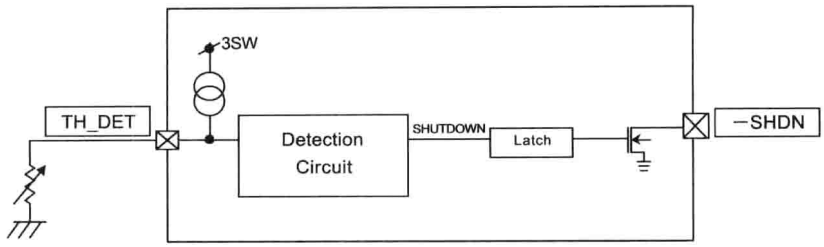


图 18-12　TB62501 的 TH_DET 内部框图

TH_DET 在实际电路中连接 14 个正温度系数的热敏电阻（PTC），如图 18-13 所示。

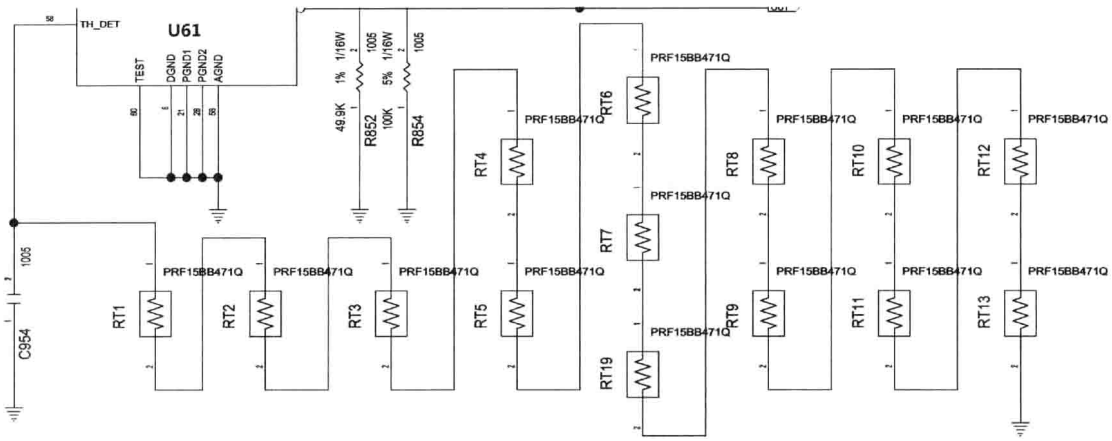


图 18-13　TH_DET 连接的电阻

经查芯片的电气特性，如图 18-14 所示，此脚超过 0.5V，U61 就会拉低-PWRSHUTDOWN。

Thermal Valuable Resistance Detection　(Ta=0～70℃)

Parameter	Circuit	Symbol	Condition	MIN.	TYP.	MAX	UNIT
Input Voltage	—	IERIN	3SW=3.3V	−4.5	−8	−13.5	μA
Detection Voltage	10	VTPER		0.4	0.5	0.6	V

图 18-14　TB62501 数据手册中 TH_DET 阈值的电气特性描述截图

满足了 DISCHARGE 和-PWRSHUTDOWN 后，就可以产生 CV20。CV20 经过 Q36 的体二极管，产生小电流的公共点 VINT20，如图 18-15 所示，要想公共点电流大点，还得 DCIN_DRV 为高电平。

DCIN_DRV 来自于 U61（RINKAN_2），如图 18-16 所示。

U61 发出高电平的 DCIN_DRV 条件：DISCHARGE 和-EXTPWR 都为低电平：DISCHARGE 和-EXTPWR 都为低电平后，内部或门输出低电平，经过非门反相后输出高电平，使 DCIN_DRV 为高。DCIN_DRV、BAT_DRV、M1_DRV、S1_DRV 等都由 VCPIN24 提供驱动电压（本机为 VCPIN28）。芯片 DCIN_DRV 的内部工作原理如图 18-17 所示。其中，BAT_DRV 为电池隔离管驱动信号，它的状态与 DCIN_DRV 相反。

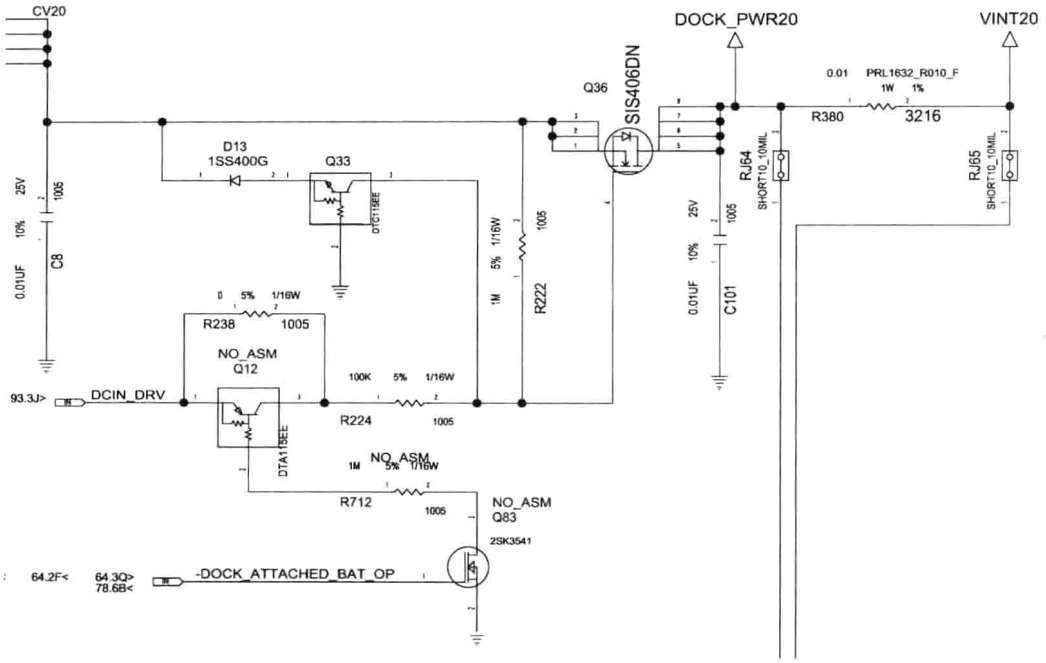


图 18-15　公共点产生电路

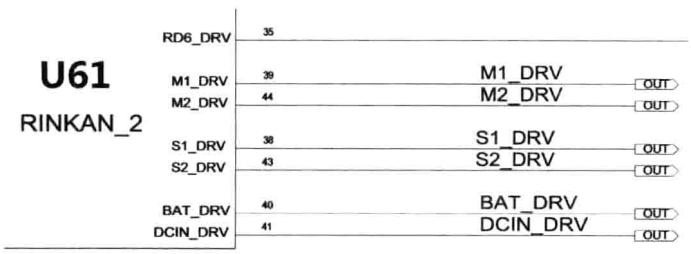


图 18-16　U61 发出 DCIN_DRV

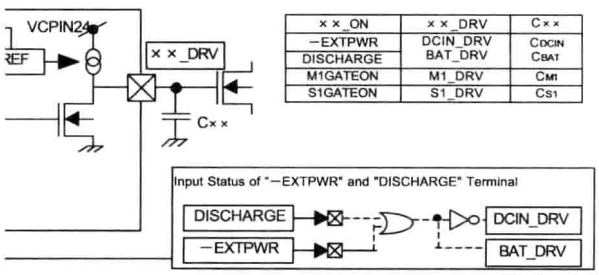


图 18-17　TB62501 的 DCIN_DRV 内部框图

DISCHARGE 和-EXTPWR 的组合可决定 DCIN_DRV 和 BAT_DRV 的状态，如图 18-18 所示：DISCHARGE 和-EXTPWR 都为低时，DCIN_DRV 信号被充电为高电平，BAT_DRV 信号被放电为低电平；DISCHARGE 或-EXTPWR 为高，DCIN_DRV 会被放电为低电平，

BAT_DRV 被充电为高电平。

PIN No.	PIN NAME	I/O	FUNCTION
1	DISCHARGE	I	"DISCHARGE" = "L" "-EXTPWR" = "L" DCIN_DRV : CHARGE , BAT_DRV : DISCHARGE
2	-EXTPWR	I	"DISCHARGE" = "H" or "-EXTPWR" = "H" DCIN_DRV : DISCHARGE , BAT_DRV : CHARGE

图 18-18 TB62501 的数据手册中对 DCIN_DRV 和 BAT_DRV 输出条件描述截图

DISCHARGE 前面已经为低电平，只需要再得到低电平的-EXTPWR，就可以了。下面追查-EXTPWR 来源：插入适配器后，适配器电压同时会经过 D87 给 BQ24741 的 PVCC 供电，并经过 D84、R584、R227 分压给 ACDET，如图 18-19 所示。

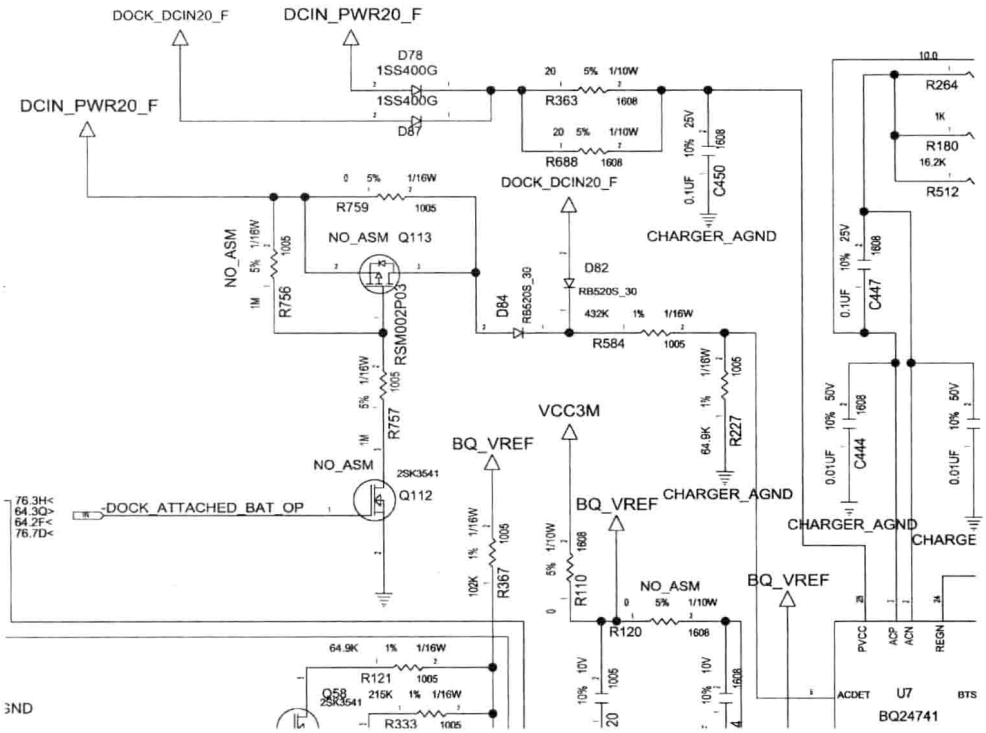


图 18-19 充电芯片的适配器检测电路截图

充电芯片 BQ24741 得到主供电 PVCC，再得到适配器电压分压而来的 ACDET。根据 BQ24741 手册，当 ACDET 大于 2.4V 后，芯片认为适配器已插入，就会输出适配器检测信号-EXTPWR，BQ24741 的 PVCC、ACDET、EXTPWR#引脚定义如图 18-20 所示。

PVCC	28	IC power positive supply. Connect to the adapter input through a schottky diode. Place a 0.1 uF ceramic capacitor from PVCC to PGND pin close to the IC.
ACDET	5	Adapter detected voltage set input. Program the adapter detect threshold by connecting a resistor divider from adapter input to ACDET pin to AGND pin. Adapter voltage is detected if ACDET pin voltage is greater than 2.4 V. IADAPT current sense amplifier is active when ACDET pin voltage is greater than 0.6V and PVCC > VUVLO. ACOV is input over-voltage protection; it disables charge when ACDET > 3.1 V. ACOV does not latch, and normal operation resumes when ACDET < 3.1 V.
$\overline{\text{EXTPWR}}$	13	Valid adapter active-low detect logic open-drain output. Pulled LO when Input voltage is above ACDET programmed threshold OR input current is greater than 1.25 A with 10 mΩ sense resistor. Connect a 10 kΩ pull-up resistor from $\overline{\text{EXTPWR}}$ pin to pull-up supply rail.

图 18-20 BQ24741 的适配器检测相关引脚定义截图

【解释】

PVCC：芯片的主供电，通过一个肖特基二极管连接到适配器，需要放置一个 0.1μF 电容，并且要靠近芯片。

ACDET：适配器检测电压设定输入脚，可以通过电阻分压到 ACDET 脚的方式来设定适配器阈值电压。当 ACDET 大于 0.6V 以及 PVCC 大于 VUVLO（8V）后，IADAPT 电流检测放大器有效。当 ACDET 大于 2.4V 时，检测到适配器。当 ACDET 大于 3.1V，适配器过压，禁止充电；ACDET 小于 3.1V 时，恢复正常。

EXTPWR：低电平有效的适配器检测信号，开漏输出。当 ACDET 脚输入的电压高于阈值电压（2.4V）或者流过 10mΩ电流检测电阻的电流大于 1.25A 时，此脚会被拉低。需要连接一个 10kΩ 电阻上拉此脚。

BQ24741 输出的-EXTPWR 第一路送给 U61，结合 DISCHARGE，来控制 DCIN_DRV 和 BAT_DRV 的电平：-EXTPWR 和 DISCHARGE 都为低，U61 会输出低电平的 BAT_DRV 隔离电池，如图 18-21 所示。然后 U61 输出高电平的 DCIN_DRV，有限导通 Q36（注意：DCIN_DRV 由 VCPIN28 提供驱动电压。此时 DCIN_DRV 只有接近 20V，因为需要等待 3M_ON、5M_ON、3MPGS、5MPGS 等都正常后 VCPIN28 升压电路才会启动，如图 18-22 所示），增大公共点的电流。

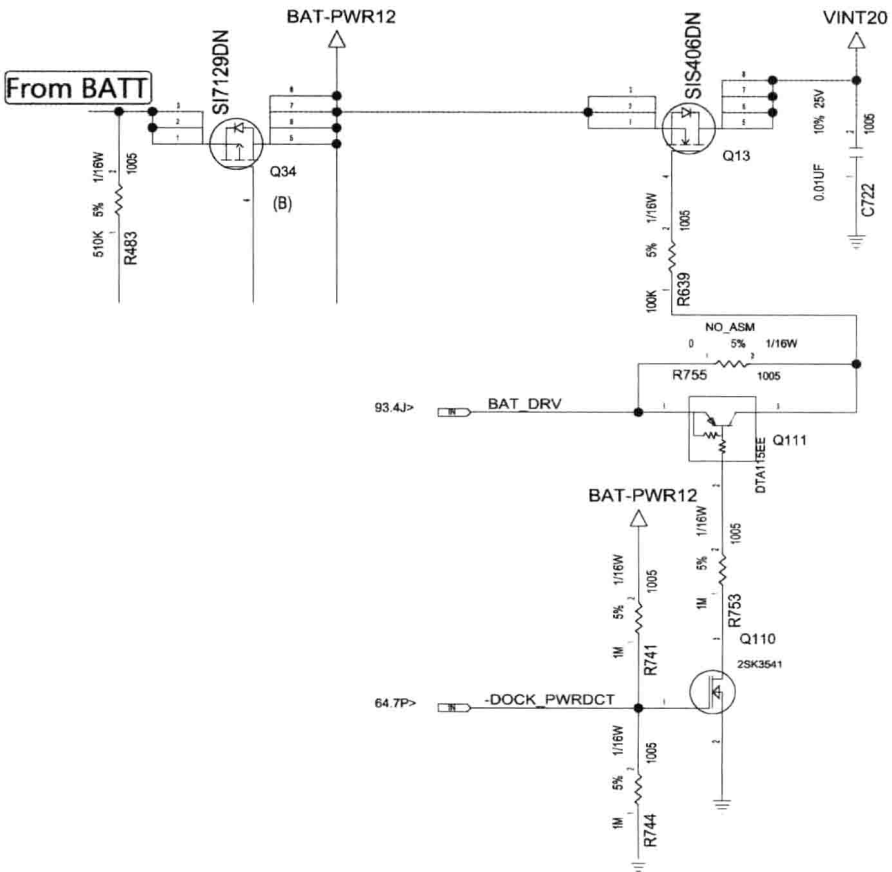


图 18-21　电池隔离电路

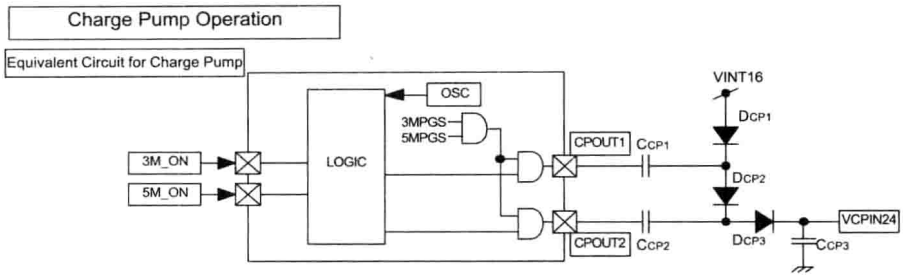


图 18-22　升压电路内部框图

第二路通过 D7 转换成-EXTPWR_EC 送给 H8S（-EXTPWR 为低，通过 D7 拉低-EXTPWR_EC），如图 18-23 所示，表示适配器已插入。

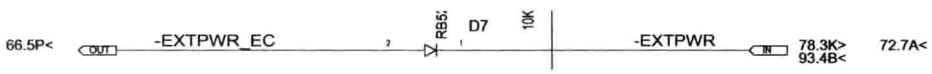


图 18-23　D7 所在电路截图

第三路通过 Q65 转换成-EXTPWR_ASIC，送给了 U42（联想芯片），如图 18-24 所示。Q65 是一个普通 N 沟道场效应管，它的导通受控于 VL5。

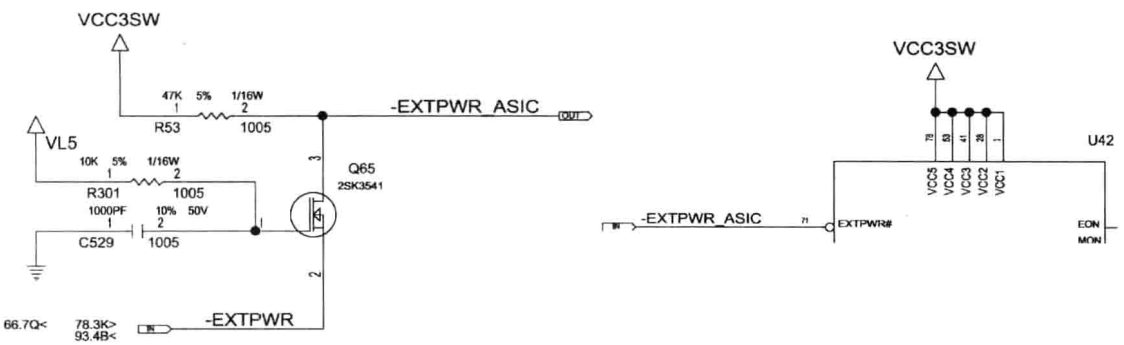


图 18-24　适配器检测信号送给联想芯片

VL5 由 TPS51222 输出：公共点 VINT20 供给 TPS51222，EN 又连接-PWRSHUTDOWN，已经是高电平了，所以 TPS51222 会输出 VREG5 和 VREG3，VREG3 未采用，VREG5 名字是 VL5，如图 18-25 所示。

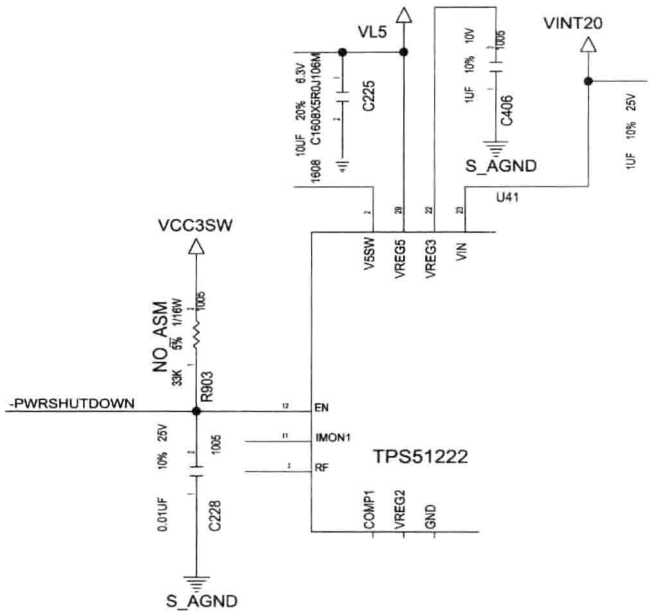


图 18-25　待机芯片 TPS51222 截图

18.2　S5 状态

U42 得到了待机供电 VCC3SW，也得到了待机电压好信号 SWPWRG（通过 R848 由 VCC3SW 上拉），适配器检测-EXTPWR_ASIC 也都正常了后，从 60 脚发出 M1_ON，如图 18-26 所示。

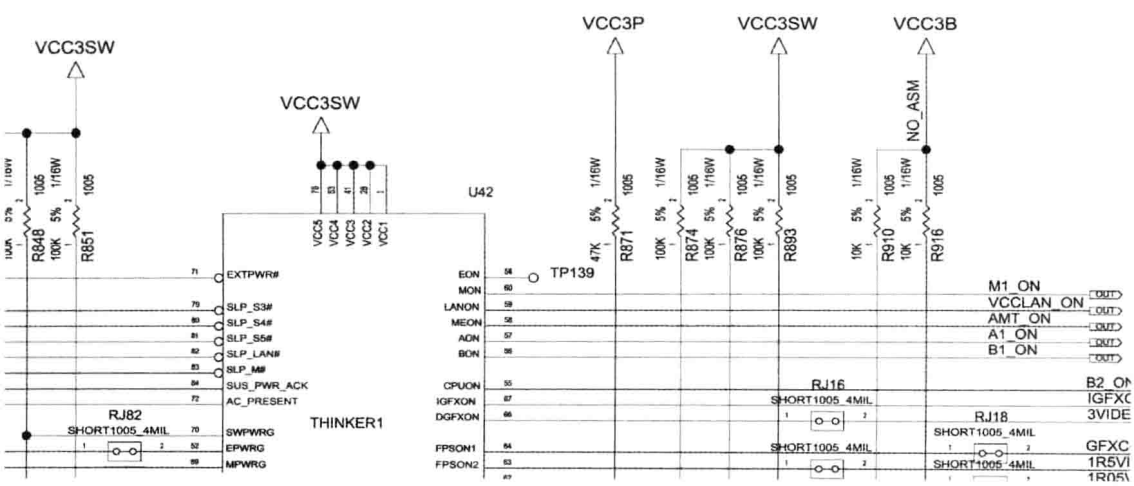


图 18-26　U42 电路截图

M1_ON 经过 R866 和 R405 转换成 VCC5M_ON 和 VCC3M_ON，如图 18-27 所示。

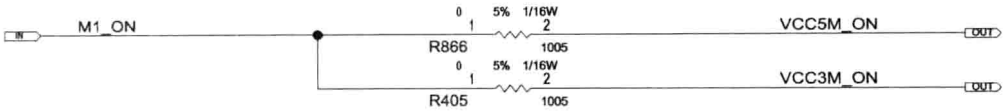


图 18-27　M1_ON 更名为 VCC5M_ON、VCC3M_ON

VCC5M_ON 和 VCC3M_ON 都送给 TPS51222，控制产生 VCC5M_OUT 和 VCC3M，作为桥的待机电压，如图 18-28 所示。VCC5M_OUT 更名为 VCC5M。

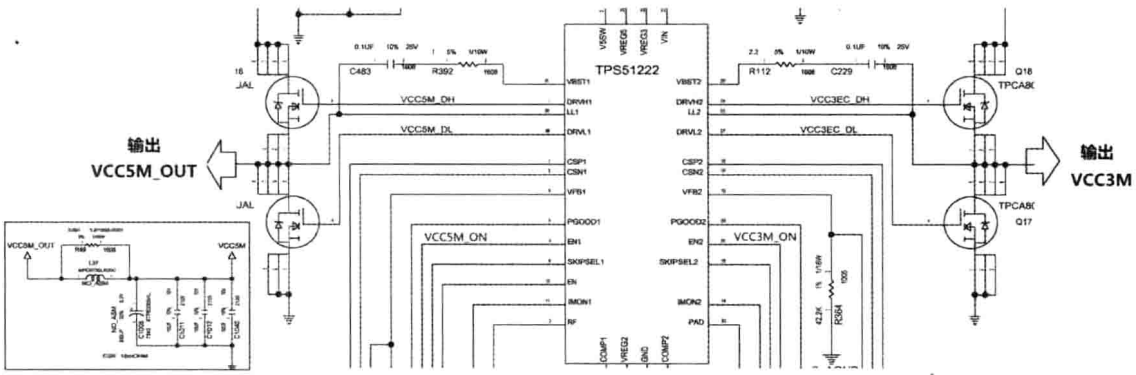


图 18-28　待机芯片输出两路 PWM 供电

VCC5M_ON 同时送给 U61 的 5M_ON 和 3M_ON，VCC5M 和 VCC3M 也会给 U61 供电，如图 18-29 所示。

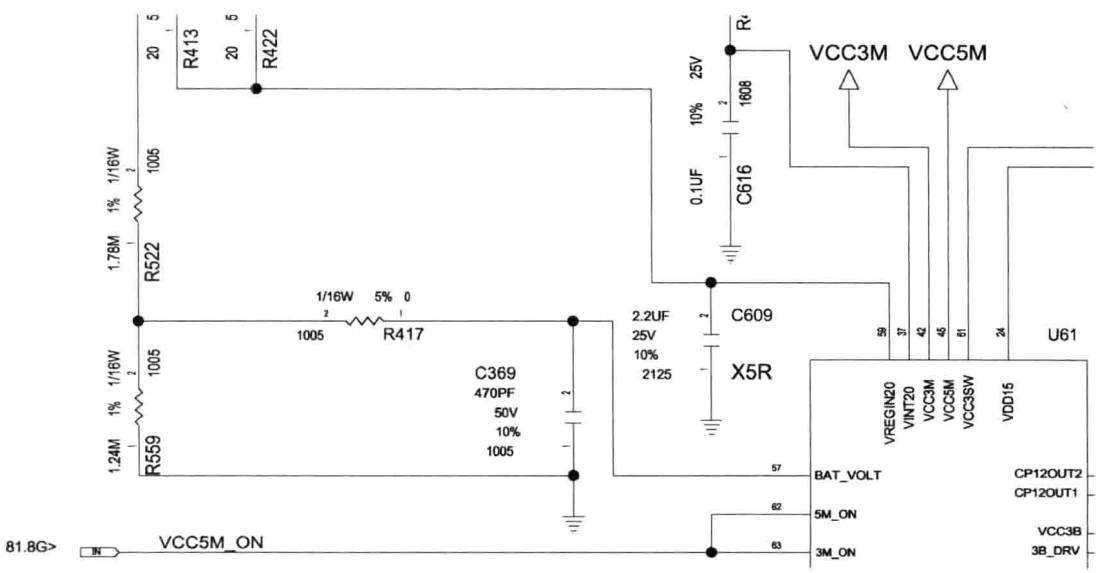


图 18-29　U61 检测 M 电压

VCC3M 还给 H8S 供电，H8S 的 10MHz 晶振 Y4 开始起振，如图 18-30 所示。

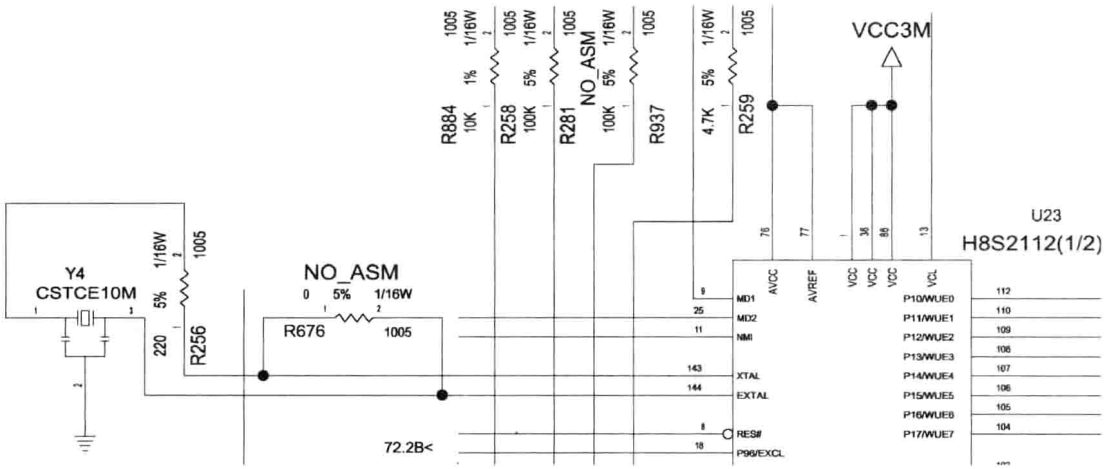


图 18-30　H8S 得到电压后晶振起振

参考 TB61501 的数据手册可知，当 U61 检测到 VCC5M、VCC3M 正常后，U61 会通过 34 脚、C606、D57 自举升压，经过 D64 和 C336 整流滤波后，输给 VCPIN28，实际电压 25V 左右，如图 18-31 所示。这个电压主要用于提升 DCIN_DRV 的驱动能力，控制产生大电流公共点。

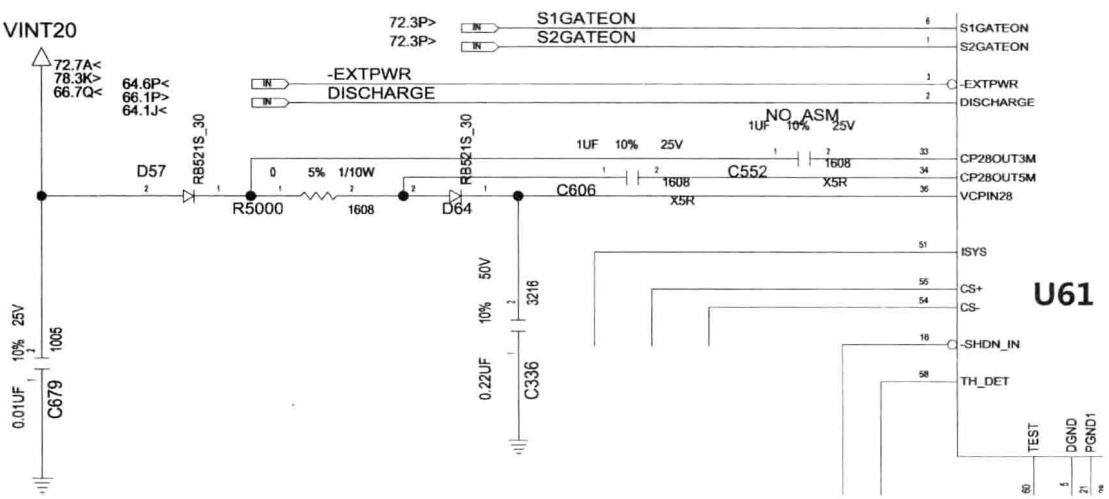


图 18-31　U61 的升压电路

U61 还会通过 D62、D56、D8、C115、C610、C238 等组成的升压电路，升压 VDD15，用于驱动**_DRV，如 3B_DRV 等，如图 18-32 所示。

M1_ON 也还会经过 R1702 转换成 3FP_ON，如图 18-33 所示。3FP_ON 送给 U61，U61 从 RD1_DRV 脚输出 3FP_DRV，3FP_DRV 送给 Q103，控制 VCC3M 转换出 VCC3FP。

U61 检测到 VCC3M 电压超过 2.943V，VCC5M 电压超过 4.461V 后，延时 47.5ms 发出 M_PGS，阈值和时序如图 18-34 所示。

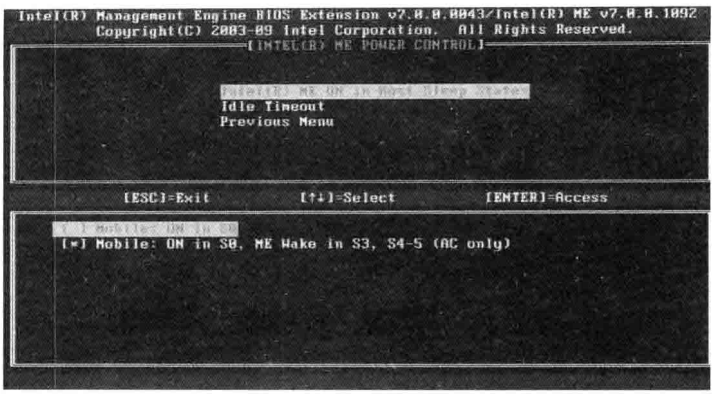


图 18-42　ME 供电设置

注意：CMOS 中默认是关闭 AMT 的，也就是说 SLP_M#和 SLP_S3#时序同步。这里是为了讲述 AMT 相关信号才单独列出此部分。

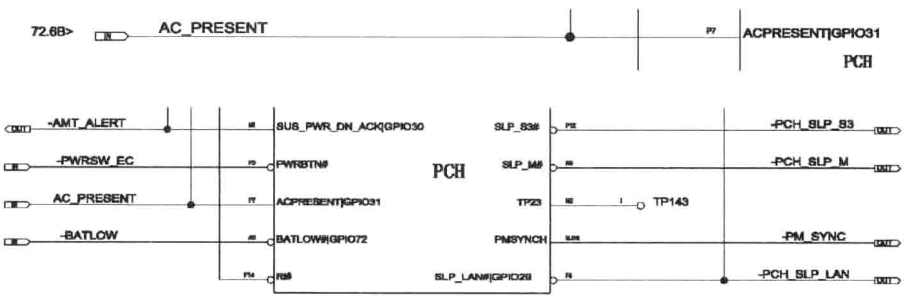


图 18-43　桥发出信号开启 ME 模块供电

-PCH_SLP_M 和-AMT_ALERT 都送给了 THINKER1（U42），U42 发出 AMT_ON，如图 18-44 所示。

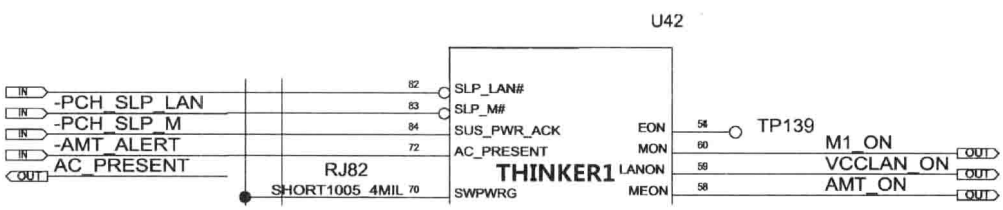


图 18-44　THINKER1 芯片发出 AMT_ON

AMT_ON 送给 U61（RINKAN_2），U61 发出 AMT_DRV，如图 18-45 所示。



图 18-45　U61 发出 AMT_DRV

图 18-35 为 U61 的 M_PGS 的内部框图。

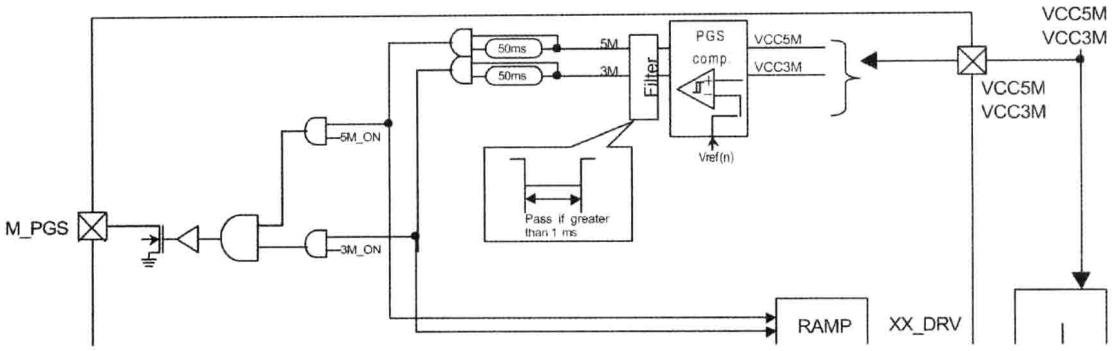


图 18-35　TB62501 的 M_PGS 内部框图

M_PGS 开漏输出，由 VCC3M 上拉为高电平，名称为 MPWRG，如图 18-36 所示。MPWRG 送给 PCH 的 RSMRST#。

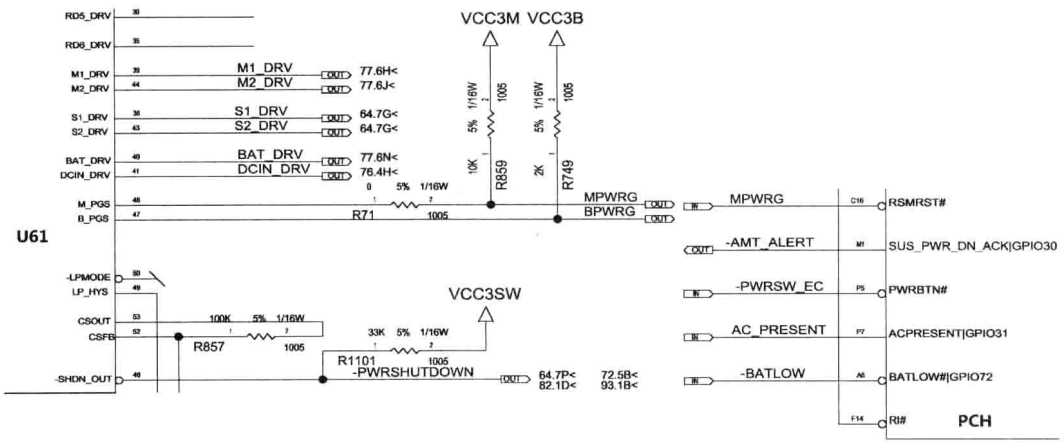


图 18-36　U61 输出 MPWRG

MPWRG 还发给了 U42（THINKER1），用于 U42 发出 EC_RST#，复位 H8S，如图 18-37 所示。H8S 得到供电后 Y4 起振，再收到-EC_RST 后，H8S 读取自身程序，配置脚位。

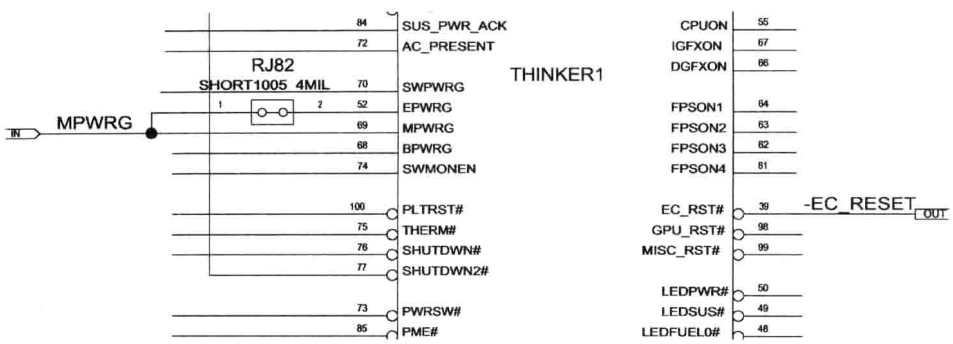


图 18-37　THINKER1 芯片发出 H8S 的复位

PCH 收到 MPWRG 后，自动发出-PCH_SLP_LAN#给 THINKER1，THINKER1 发出 VCCLAN_ON，如图 18-38 所示。

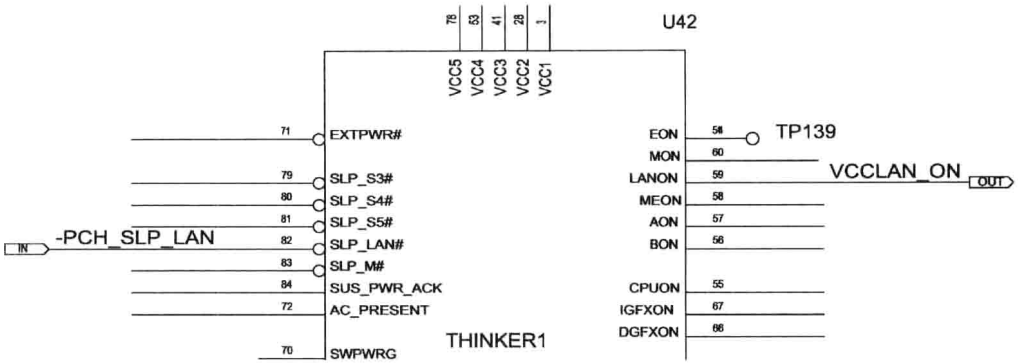


图 18-38　THINKER1 芯片发出 VCCLAN_ON

VCCLAN_ON 一路送给网卡供电芯片 U28（VT356），这是一个 BGA 封装的集成上下管的 PWM 供电芯片，它得到供电 VCC5M_OUT 和开启信号 VCCLAN_ON 后，输出 VCC1R05LAN，并开漏输出 1R05LAN_PWRG（未采用），如图 18-39 所示。

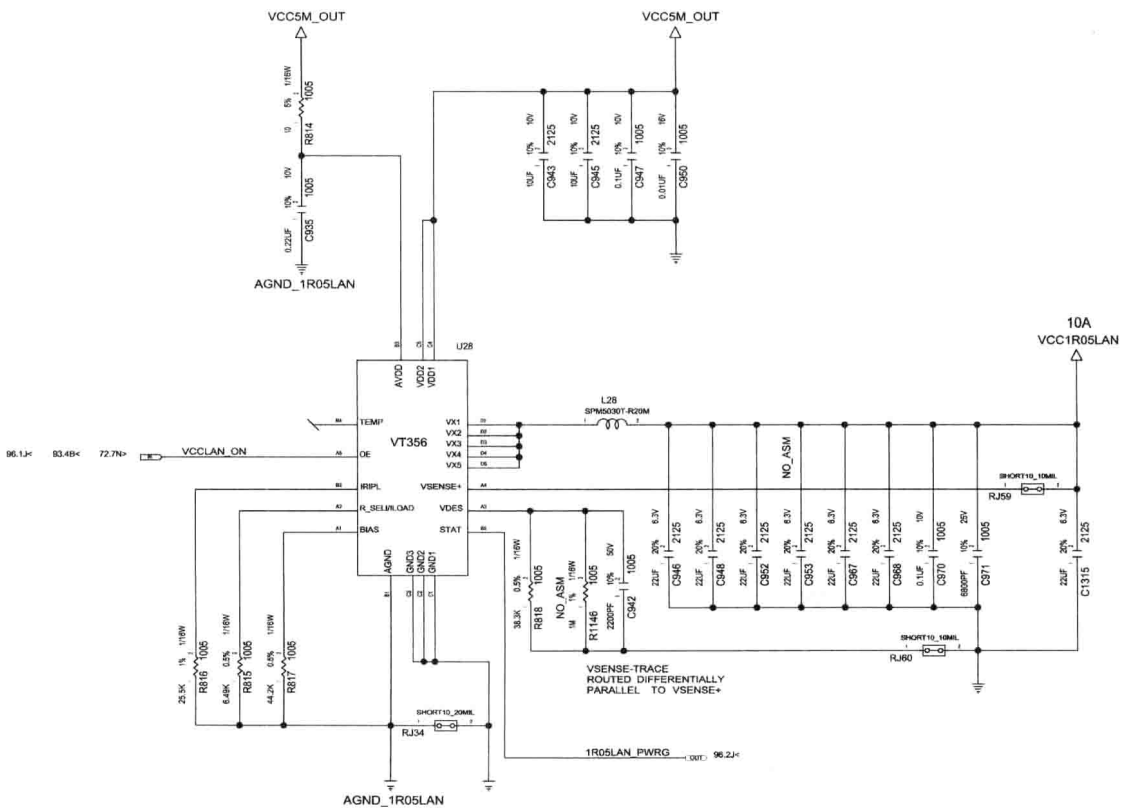


图 18-39　网卡供电的产生电路

VCCLAN_ON 还送给了 U61，U61 发出 VCC3LAN_DRV（由 VDD15 提供驱动电压），如图 18-40 所示。

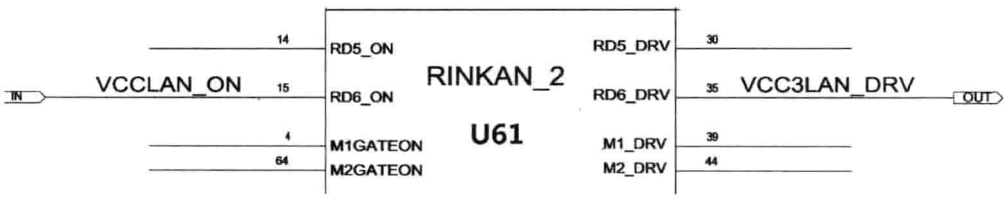


图 18-40　VCC3LAN_DRV 的产生

VCC3LAN_DRV 驱动 Q69 导通，把 VCC3M 转换成 VCC3LAN，如图 18-41 所示。

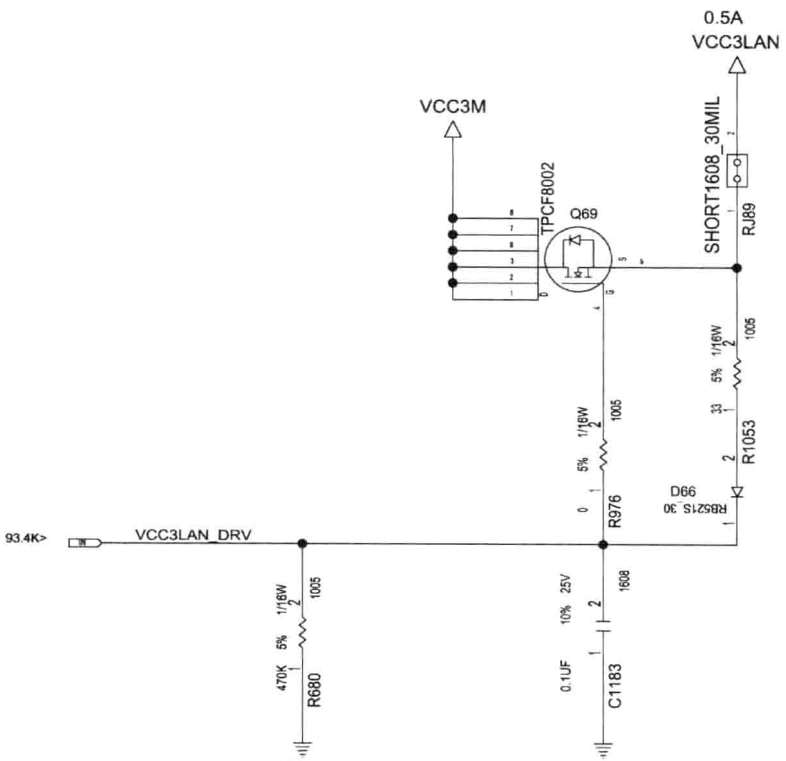


图 18-41　VCC3LAN 的产生电路

18.3　AMT

若 CMOS 中把 Intel AMT 打开，且设定为如图 18-42 所示的第二项“ON in S0, ME Wake in S3, S4-5(AC only)”，选择 AC 模式下在 S4-5 状态开启 ME 的供电。PCH 会在待机条件正常后，检测到了 U42 转发过来的适配器存在 AC_PRESENT 信号后，自动发出 -PCH_SLP_M 和-AMT_ALERT，如图 18-43 所示。

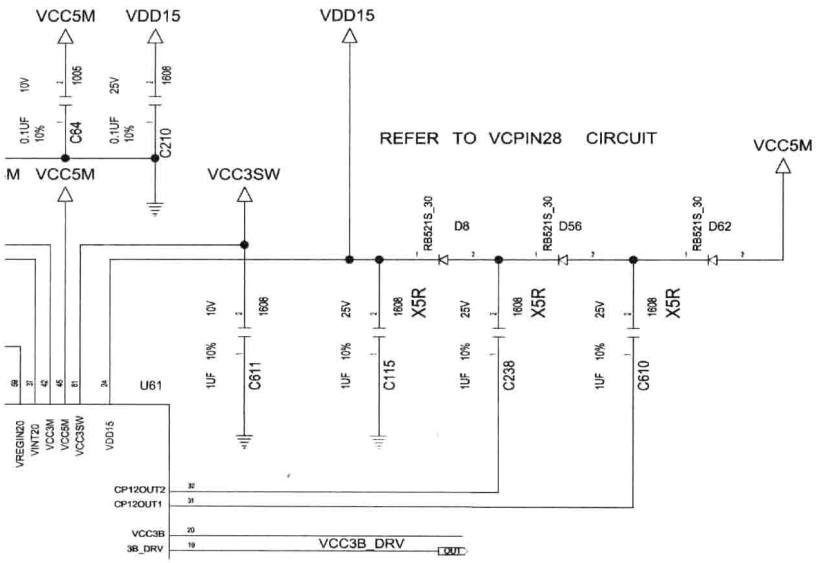


图 18-32　VDD15 升压电路

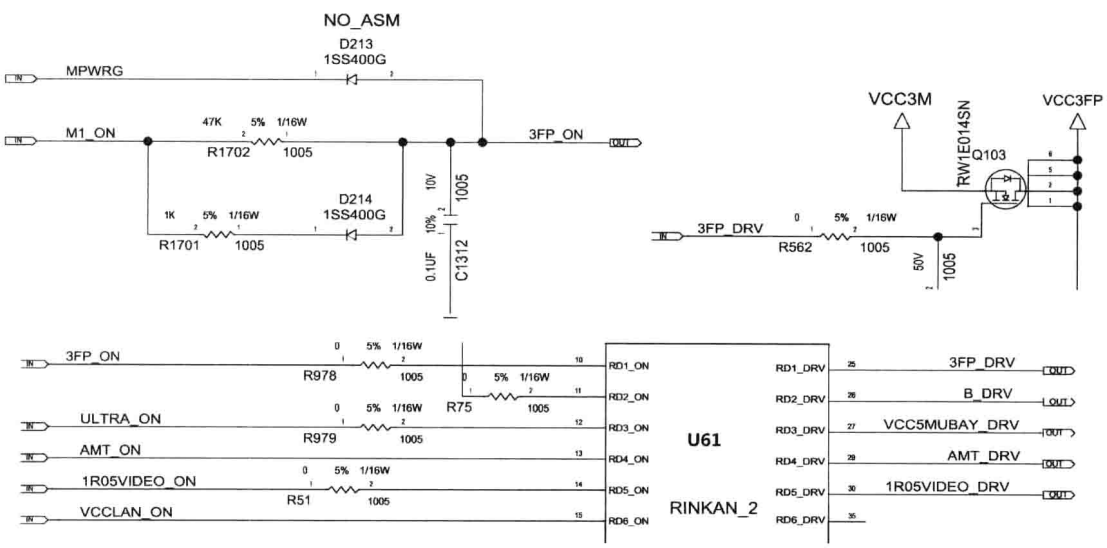


图 18-33　3FP_ON 控制电路

Greater than 4.461V(Typ.) at power on stage of "VCC5M" (Rising Edge) and lower than 4.311V (Typ.) at the shut down stage (Falling edge) after 47.5ms +/- 2.5ms

Greater than 2.943V(Typ.) at power on stage of "VCC3M" (Rising Edge) and lower than 2.793V (Typ.) at the shut down stage (Falling edge) after 47.5ms +/- 2.5ms

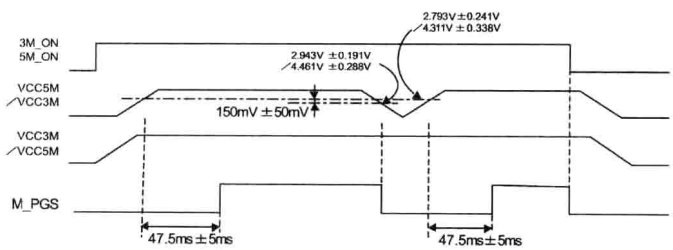


图 18-34　TB62501 的检测 M 电压的阈值和时序图

AMT_DRV 驱动 Q96 把 VCC1R05LAN 转换为 VCC1R05AMT，给 PCH 的 VCCME 供电（ME 模块），如图 18-46 所示。

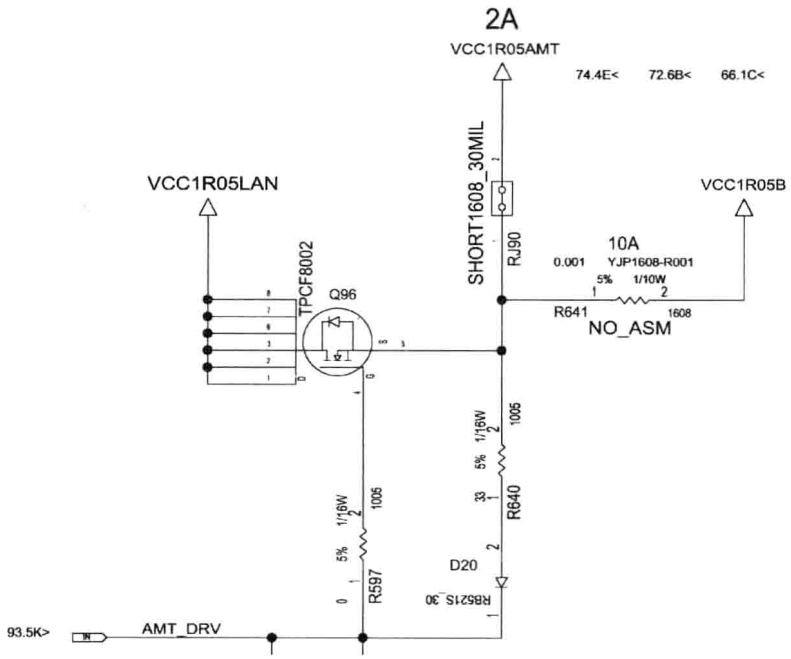


图 18-46　VCC1R05AMT 的产生电路

VCC1R05AMT 正常后，经过分压送给 U80 的 4 脚检测。电压达标后，U80 开漏输出 MEPWRG，由 VCC3LAN 上拉，送给 PCH，如图 18-47 所示。

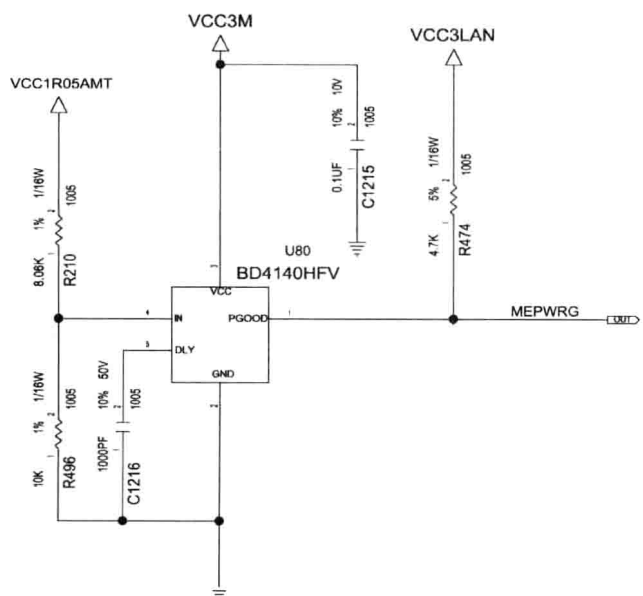


图 18-47　MEPWRG 的产生电路

U80 型号为 BD4140，这是一个电压检测延时芯片，检测阈值为 500mV，即 0.5V，如图 18-48 所示。

●ELECTRICAL CHARACTERISTICS (Unless otherwise noted, Ta=25℃, VCC=5V)

Parameter	Symbol	Limits			Unit	Conditions
		Min.	Typ.	Max.		
Bias Current	Icc	-	5	10	μA	-
Detected Voltage	VDET	491	500	509	mV	IN sweep up
Hysteresis Voltage	VHYS	-	10	-	mV	IN sweep down
Delay Current	IDLY	150	250	350	nA	IN=0.6V
PGOOD Output ON Resistance	RVOUT	-	100	200	Ω	IN=0V
PGOODOutput Leak Current	IOUT	-	0	5	μA	IN=0.6V

图 18-48　BD4140 数据手册中电压检测阈值的电气特性描述截图

18.4　触　　发

按下开关，产生低电平的-PWRSWITCH，通过 D76 和 D1 分别拉低-PWRSW_ASIC、-PWRSW，如图 18-49 所示。

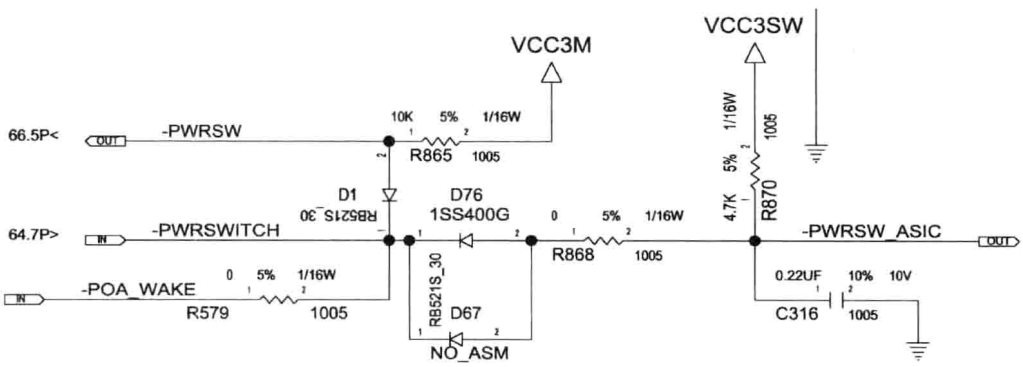


图 18-49　开关触发电路

-PWRSW_ASIC 送给 U42（THINKER1），如图 18-50 所示，用于同步时序，以及电池模式下控制开启 M1_ON。

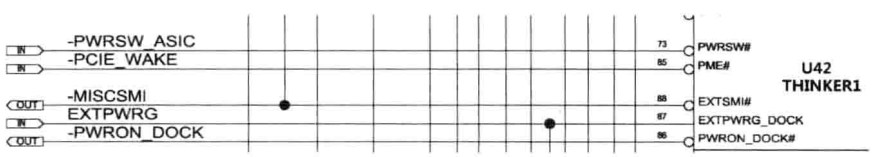


图 18-50　THINKER1 芯片收到触发信号

-PWRSW 送给 U23（H8S2112）的 23 脚，如图 18-51 所示。

H8S 收到-PWRSW 后，发出-PWRSW_EC，送给了 PCH 的 PWRBTN#，如图 18-52 所示。

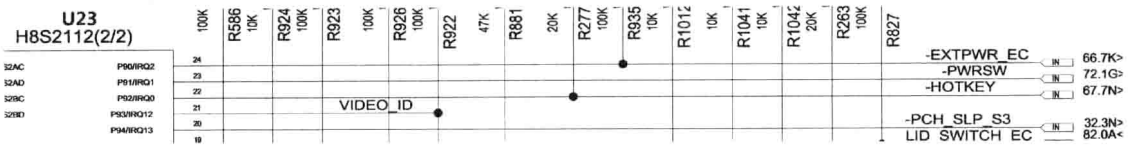


图 18-51　H8S 收到触发信号

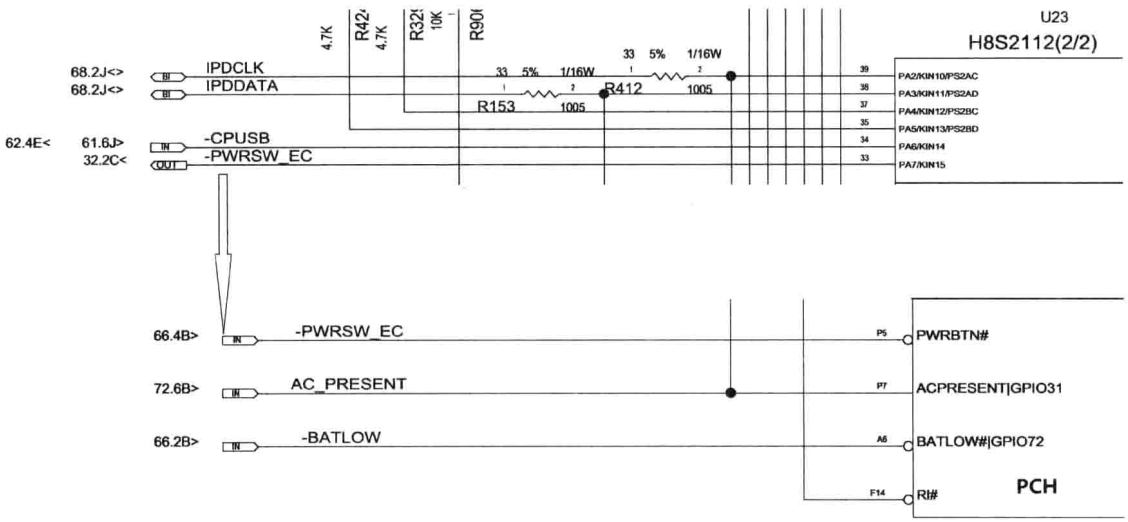


图 18-52　桥收到 PWRBTN#

PCH 收到 PWRBTN#后，依次发出-PCH_SLP_S5、-PCH_SLP_S4、-PCH_SLP_S3，如图 18-53 所示，送给了 H8S 和 TINKER1。若 AMT 功能关闭，发出-PCH_SLP_S3 的同时还会发出-PCH_SLP_M。

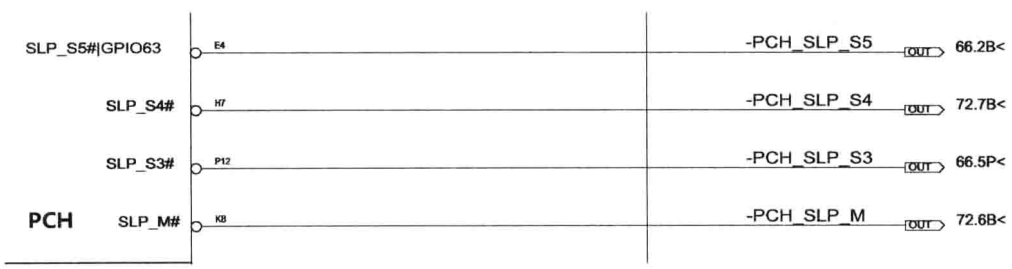


图 18-53　桥发出上电指令

18.5　S3 和 S0 状态

U42（THINKER1）收到-PCH_SLP_S5#后控制发出 USB_ON1、USBON2，如图 18-54 所示。

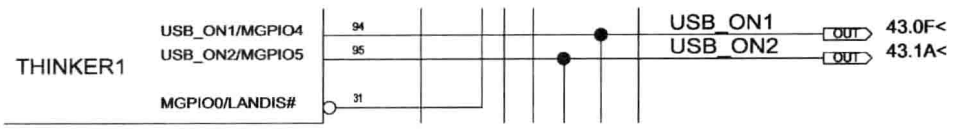


图 18-54　联想芯片发出 USB 供电开启信号

USB_ON2、USB_ON1 分别送给 U30 和 U52、U53 控制产生 USB_PWR_S1、USB_PWR_D1、USB_PWR_D2、USB_PWR_S2，如图 18-55 所示。

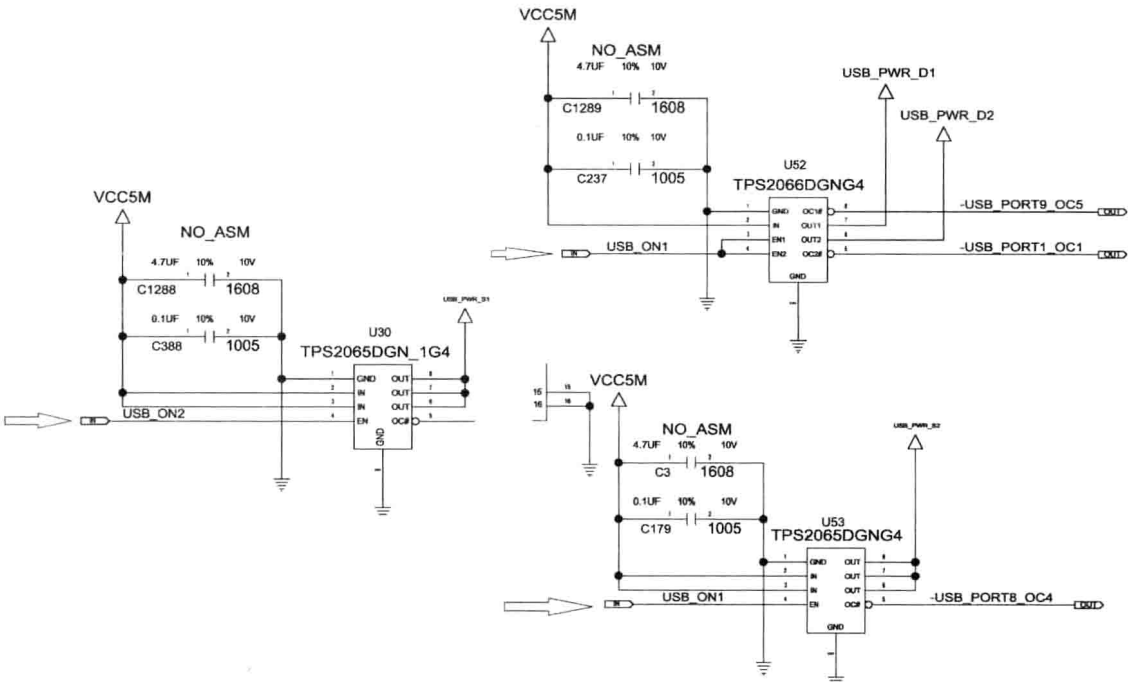


图 18-55　USB 供电产生电路

U42（THINKER1）收到-PCH_SLP_S4#后发出 A1_ON，如图 18-56 所示。

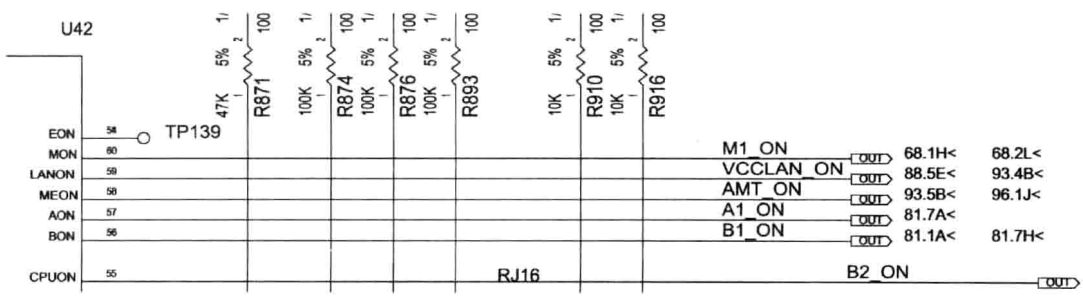


图 18-56　U42 发出 A1_ON

A1_ON 经过 R901 转换为 VCC1R5A_ON，VCC1R5A_ON 送给 U32（VT356），控制产生 VCC1R5A 内存主供电，如图 18-57 所示。

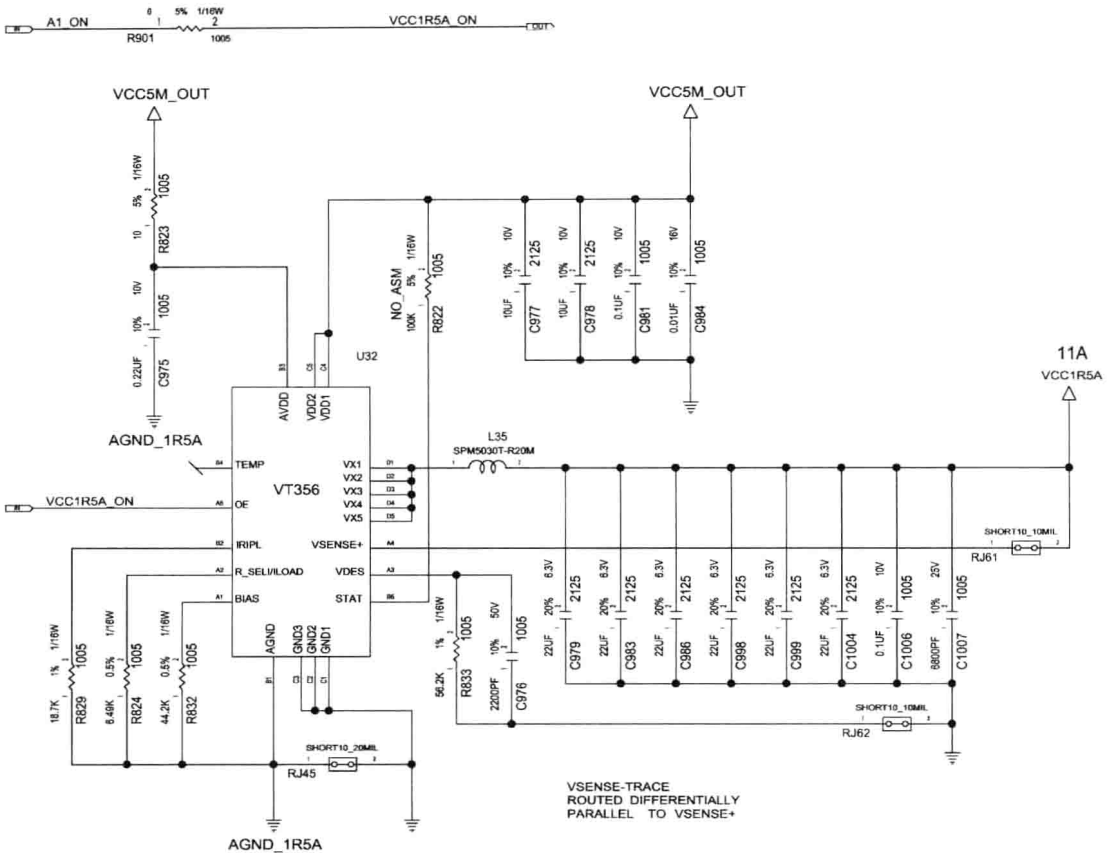


图 18-57　内存供电的产生电路

U42 收到-PCH_SLP_S3#后发出 B1_ON 和 B2_ON，B1_ON 转换为 B_ON、1R8B_ON、0R75B_ON，如图 18-58 所示。

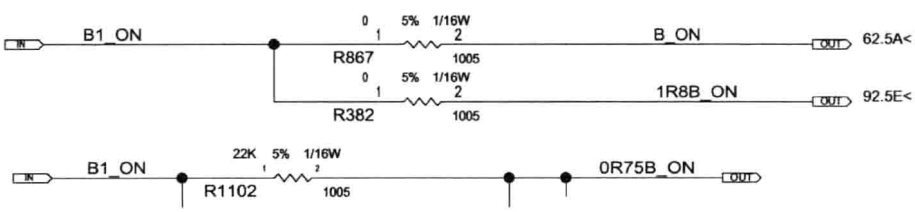


图 18-58　B1_ON 更名的电路

其中，1R8B_ON 送给 U90，控制产生 VCC1R8B，如图 18-59 所示。

0R7B_ON 送给 U70（MAX1510），控制产生 VCC0R75B（DDR3_VREF 是 4 脚有电后就产生，属于 S3 电压），如图 18-60 所示。VCC0R75B 正常后，U70 开漏输出 DRAMPWRG。

B_ON 一路送给 U61，U61 输出 VCC3B_DRV、VCC5B_DRV、B_DRV，如图 18-61 所示。

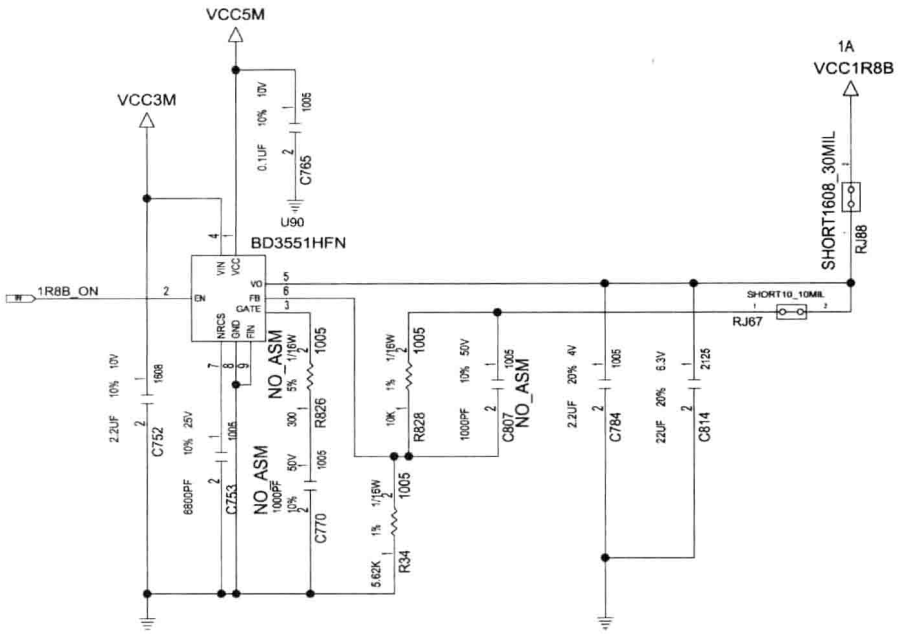


图 18-59　VCC1R8B 的产生电路

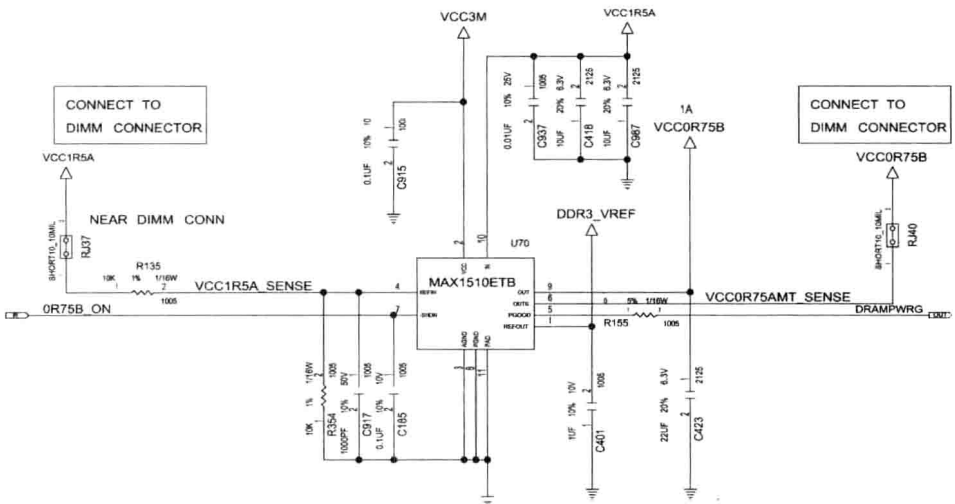


图 18-60　VCC0R75B 的产生电路

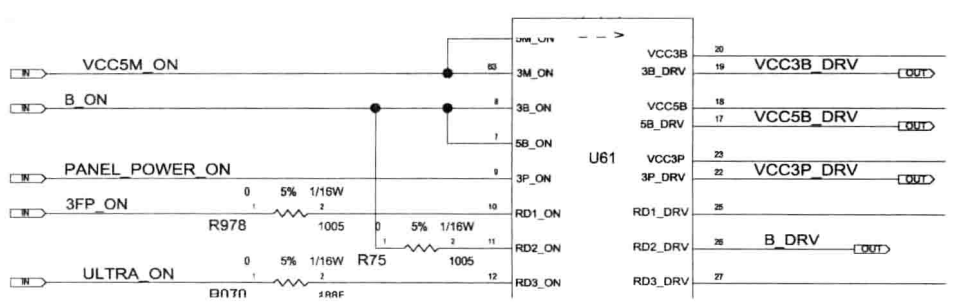


图 18-61　B_ON 控制电路

VCC3B_DRV、VCC5B_DRV 控制产生 VCC3B，VCC5B 和 VCC3VIDEO_DP，如图 18-62 所示。

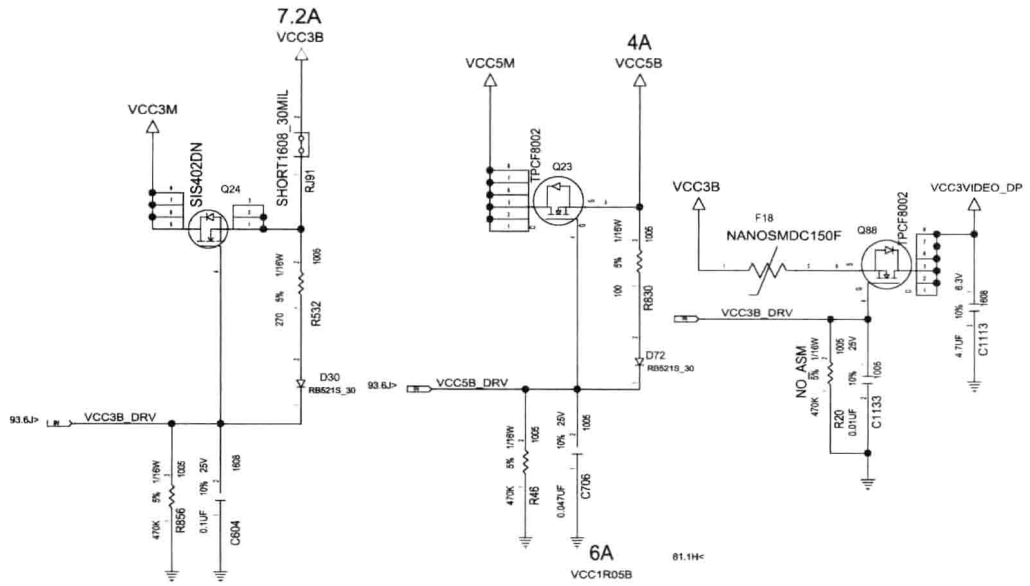


图 18-62　VCC3B、VCC5B、VCC3VIDEO_DP 的产生电路

B_DRV 控制产生 VCC1R5B、VCC1R5_VDDQ、VCC1R05B，如图 18-63 所示。

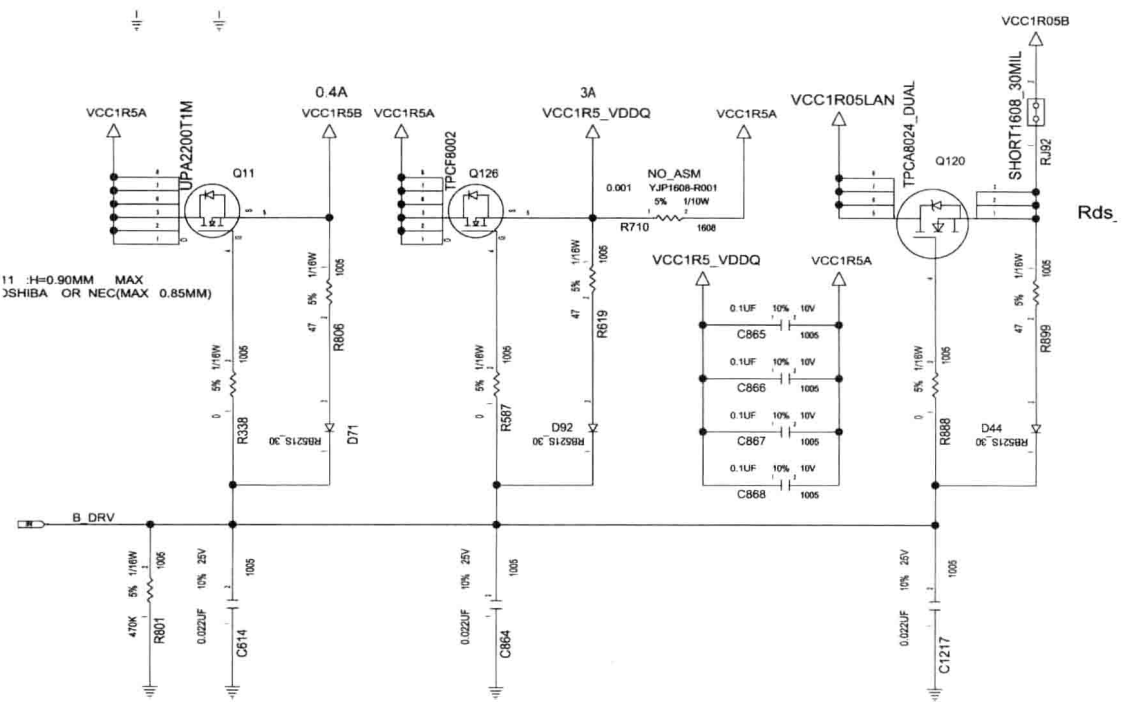


图 18-63　B_DRV 控制的电压截图

B_ON 另一路送给 U18，控制产生 VCC1R05B_VTT，如图 18-64 所示。

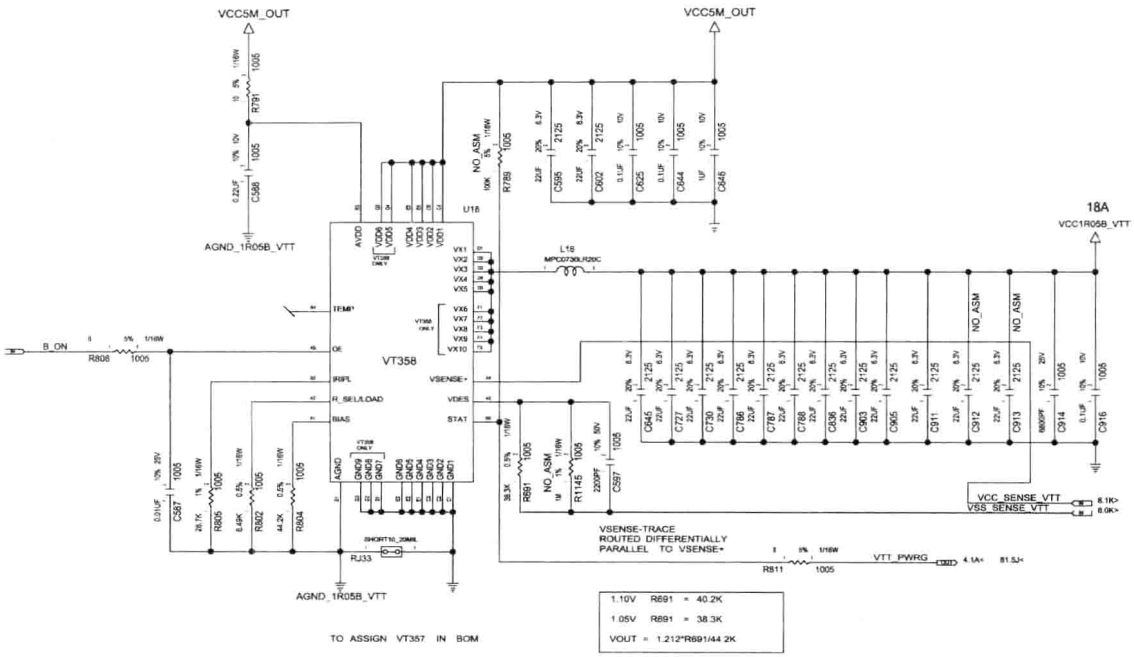


图 18-64　VCC1R05B_VTT 的产生电路

VCC1R05B_VTT 正常后，U18 发出 VTT_PWRG，这个信号与 U42（THINKER1）发出的 B2_ON 经 D59 和 D45 相与产生 VCORE_ON，如图 18-65 所示。

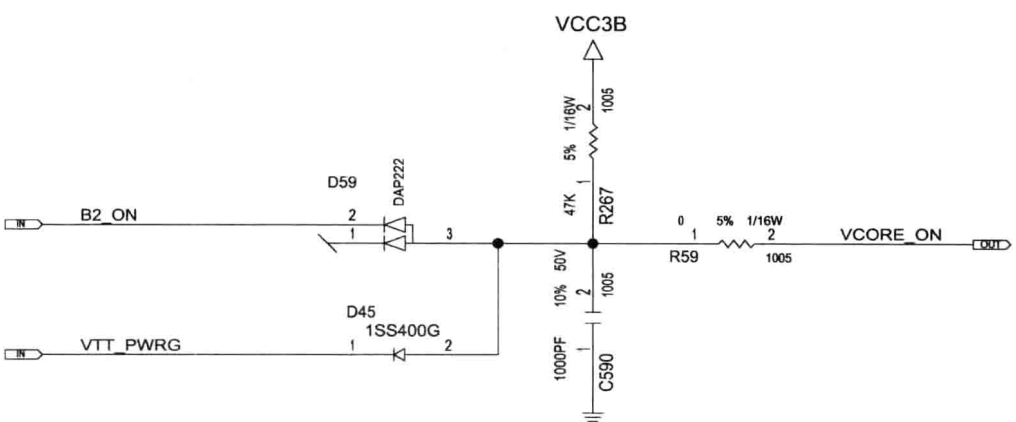


图 18-65　VCORE_ON 的产生电路

VCORE_ON 送给 U16（ADP3212），产生 CPU 供电 VCCCPUCORE，如图 18-66 所示。CPU 供电正常后，ADP3212 发出 CPUCORE_PWRGD 和-CK_PWRGD。

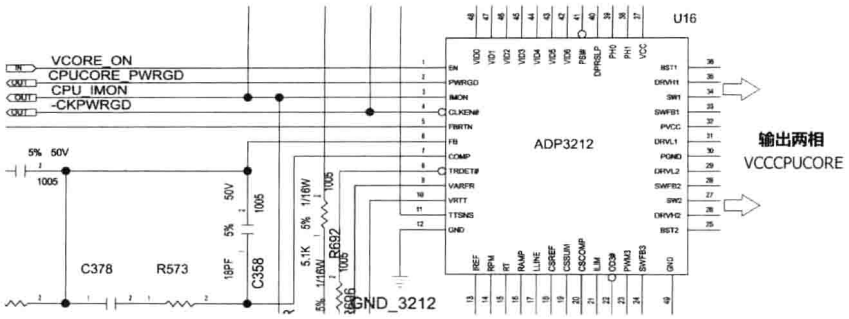


图 18-66　CPU 供电电路

另外，U42（THINKER1）还会发出多个显卡相关的开启信号，不再详述。

18.6　时钟、PG 和复位

CPU 供电正常后，ADP3212 发出的-CKPWRGD 经过 Q2 反相后，送给 U2 时钟芯片，开启各路时钟，如图 18-67 所示。

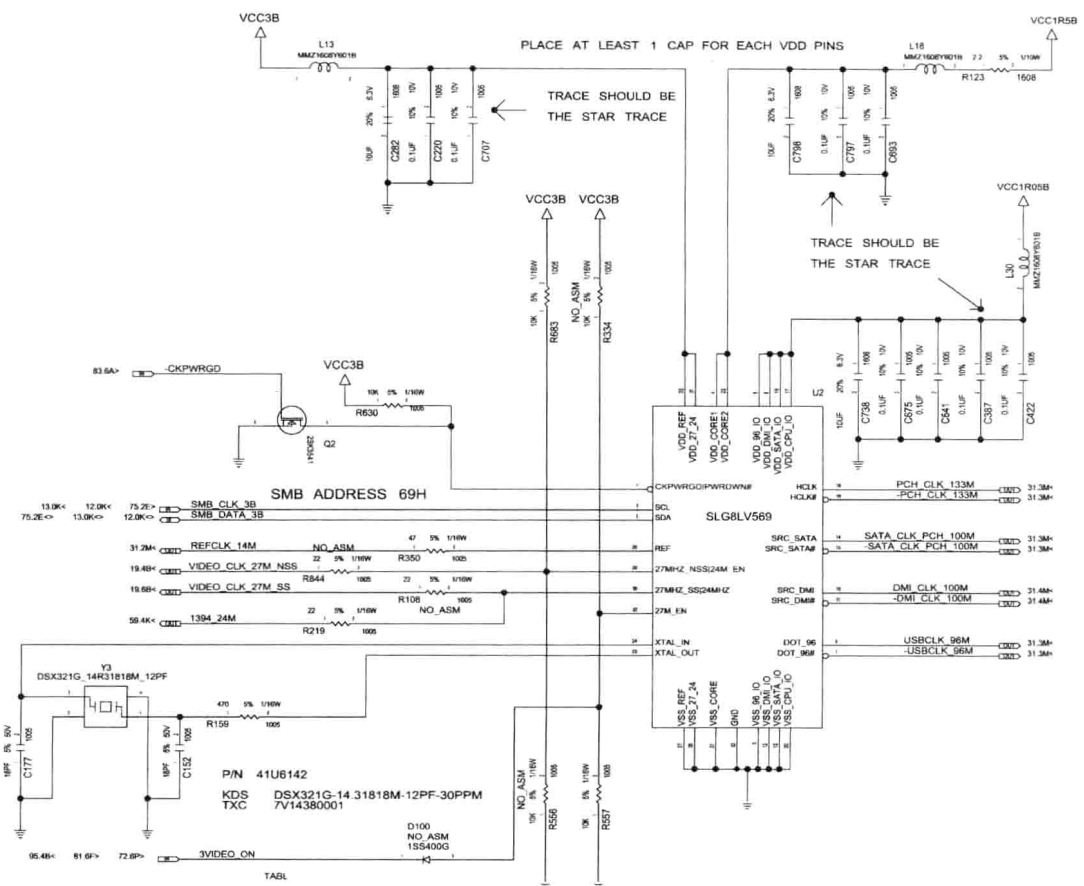


图 18-67　时钟芯片工作电路

U61 检测到 VCC3B、VCC5B 电压正常后，发出 BPWRG 送给 H8S、U42（THINKER1）等多个芯片，如图 18-68 所示。若待机供电芯片工作异常，会通过 5M_PWRG 或 3M_PWRG 来拉低 BPWRG。

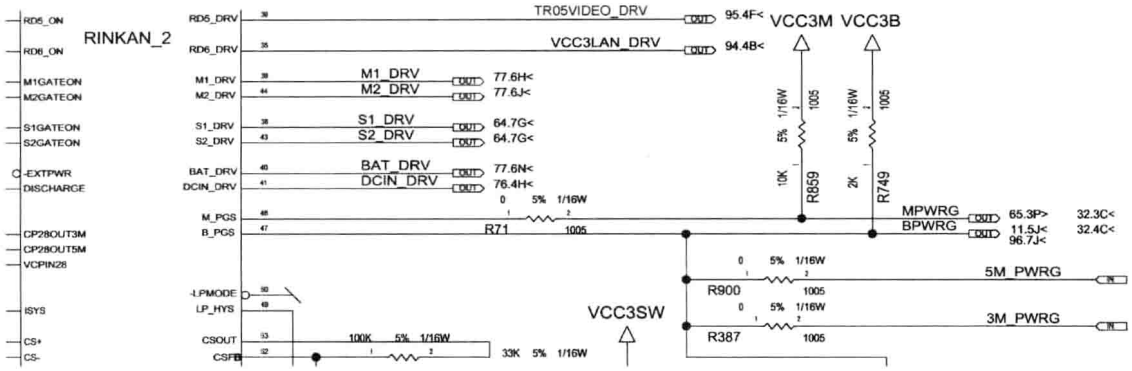


图 18-68　U61 发出 BPWRG

VCC3B、VCC5B 的检测阈值分别为 2.943V 和 4.461V。如果电压正常，延时发出 B_PGS。B_PGS 检测阈值和时序如图 18-69 所示。

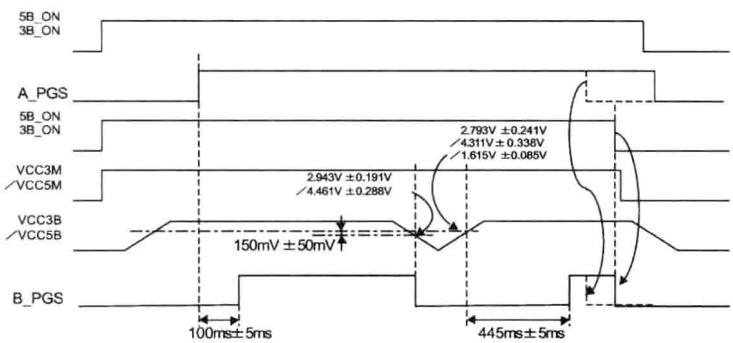


图 18-69　TB62501 的 B 电压阈值描述和 B_PGS 时序图

图 18-70 为 B_PGS 产生的逻辑电路图。

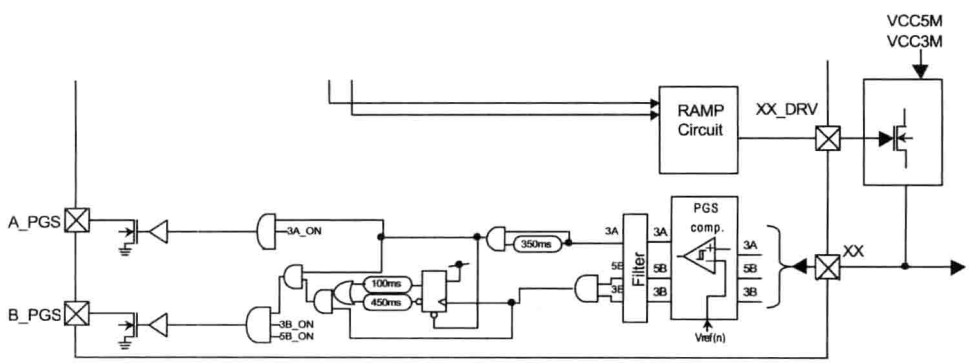


图 18-70　TB62501 的 B_PGS 内部框图

U61 芯片具有强大的保护功能：如果 3B、5B、3A、3P、3M、5M、RD3、RD4 等任何一个电压不正常，都会拉低-SHDN（本机为-PWRSHUTDOWN），关闭公共点，如图 18-71 所示。

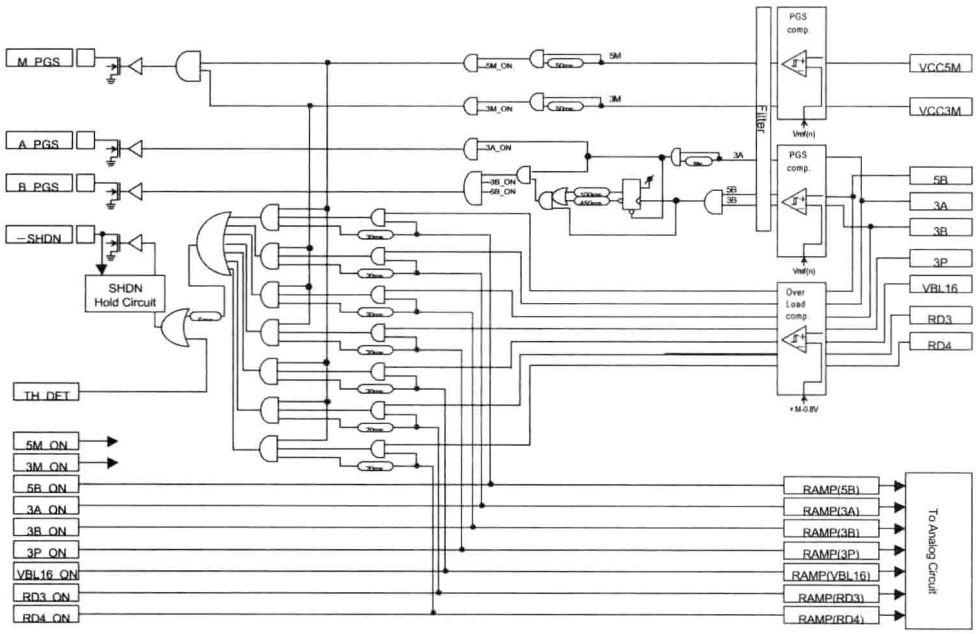


图 18-71　TB62501 的内部与逻辑电路截图

BPWRG 还与 CPU 供电芯片发来的 CPUCORE_PWRGD 连接在一起，共同送给 PCH 的 SYS_PWROK 和 PWROK，如图 18-72 所示。

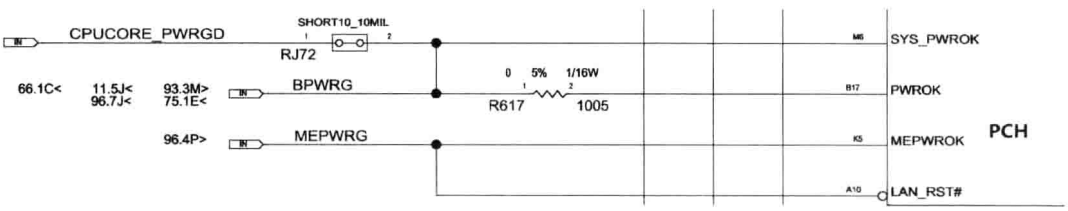


图 18-72　PCH 收到 SYS_PWROK 和 PWROK

PCH 满足了供电、时钟、SYS_PWROK、PWROK 后，发出最后的 DRAMPWROK、PROCPWRGD、PLTRST#。如图 18-73 所示，PROCPWRGD 发出来名字为 CPUPWRGD 直接送给了 CPU 的 VCCPWRGOOD_0 和 VCCPWRGOOD_1（见图 18-74）。

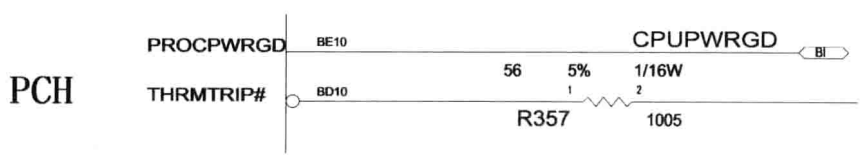


图 18-73　PCH 发出 CPUPWRGD

PCH 开漏输出的 DRAMPWROK 由 VCC1R5_VDDQ 分压成 1.05V 送给 CPU，如图 18-74 所示。

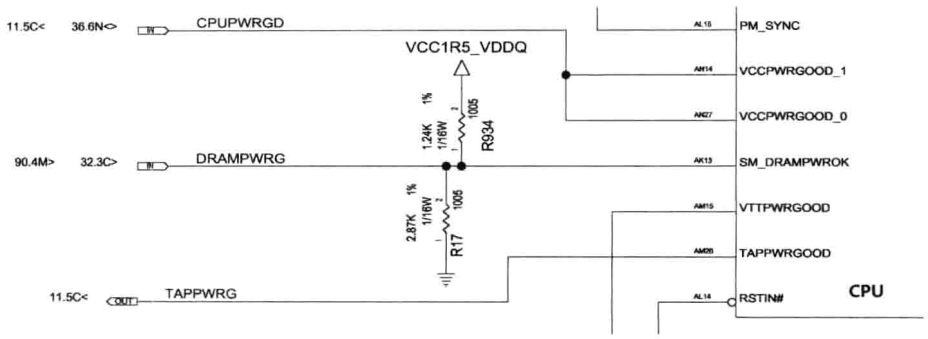


图 18-74　DRAMPWRG 送给 CPU

PLTRST#发出来后，经过同向器 U73 后，分化为-PLTRST_NEAR 和-PLTRST_FAR 送给板载各芯片，如图 18-75 所示，不再详述。

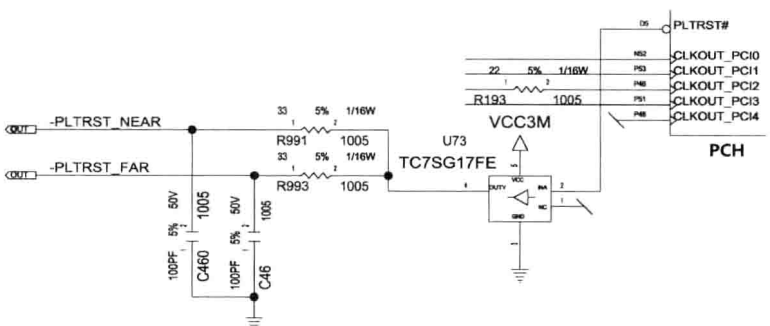


图 18-75　PCH 发出 PLTRST#

最后，-PLTRST_FAR 经过 R79 和 R990 分压成 1.05V 给 CPU，如图 18-76 所示。

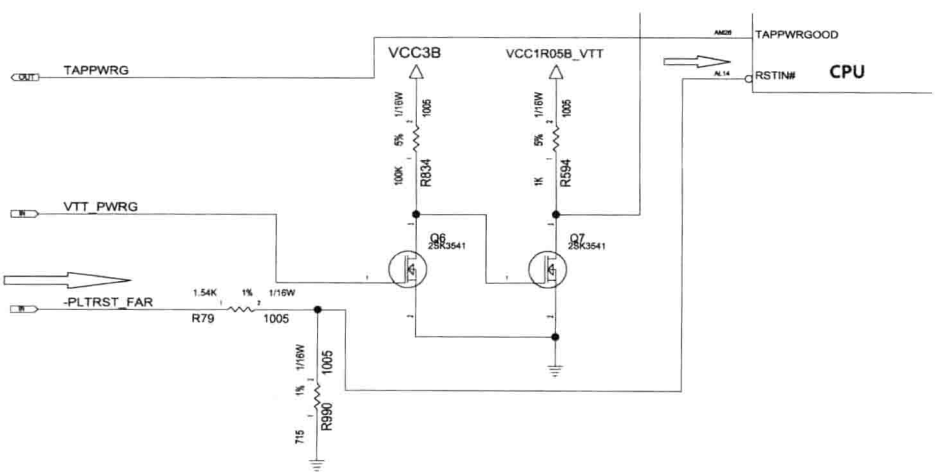


图 18-76　CPU 复位电路

18.7　电池充电电路

图 18-77 为电池接口，引脚定义如下。

- 1、2 脚电池正极。
- 6、7 脚电池负极。
- 3、4 脚 I²C 总线：用于 H8S 读取电池参数，如电池电芯数、电芯品牌、单个电芯容量、电池电量等信息，此处也作为电池插入检测用。
- 5 脚电池温度检测脚。

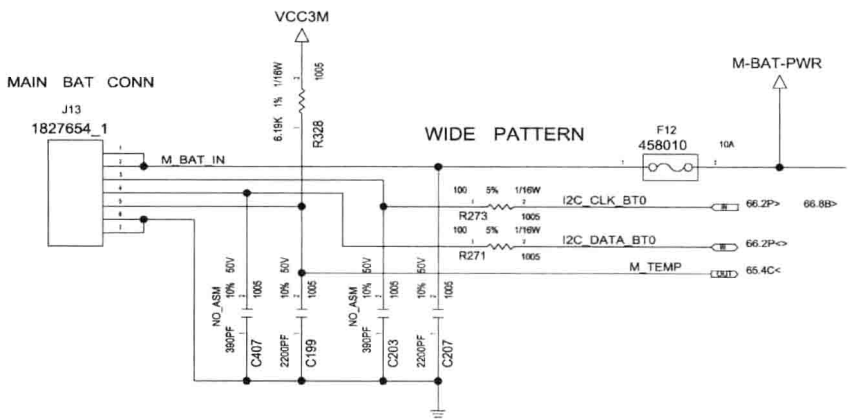


图 18-77　电池接口电路

当 H8S 检测到电池后，开始监控电池电压，如图 18-78 所示，H8S 发出高电平的 BATMON_EN 使 Q29 导通。以主电池为例，Q29 导通使 D48 接地，D48 也会将 Q19 的 2 脚拉低。Q19 是 PNP 型三极管，E-C 导通，M-BAT-PWR 经 Q19 到达 D53，反向击穿后，再经电阻 R444、R447 分压，送出主电压取样信号 M_BATVOLT 给 H8S。

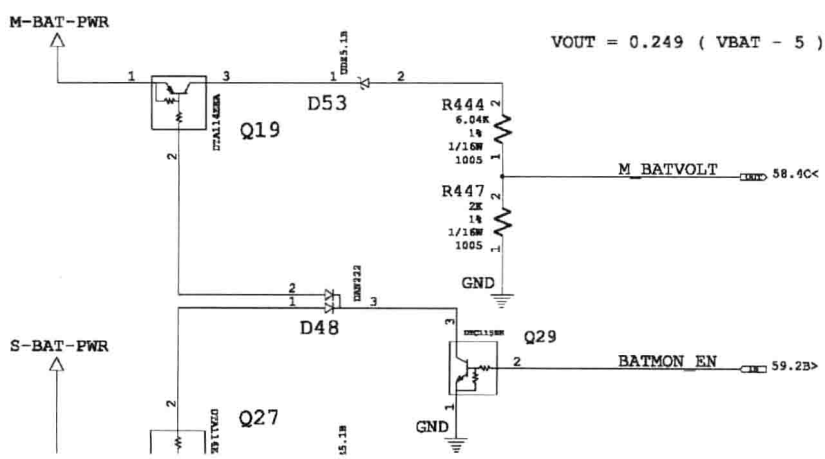


图 18-78　电池电压监控电路

H8S 通过 I²C 总线检测电量，若电池电量过低需要充电时，H8S 通过 SPI 总线告知 U42（THINKER1），包含充电电流、电芯串联数量等信息，如图 18-79 所示。

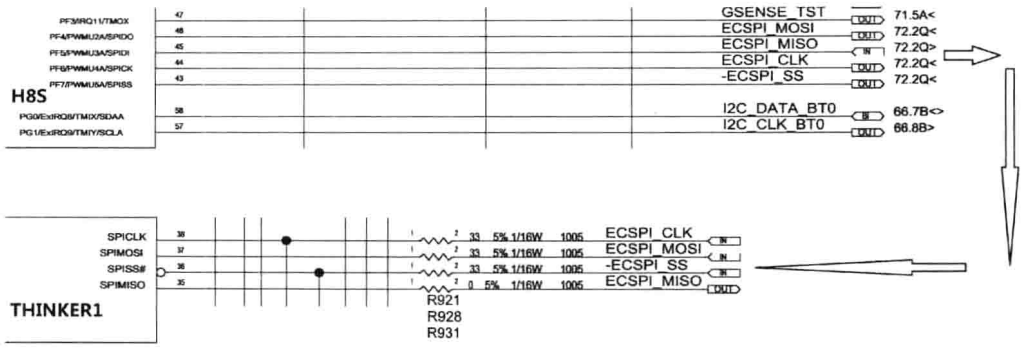


图 18-79　H8S 与 THINKER1 通信总线

U42 根据 SPI 总线传来的指令发出适当的 CHARGE_3CELL 信号控制 U7 的 CELLS，如图 18-80 所示。高电平的 CHARGE_3CELL 设定为 3CELL。

U7 的 CELLS 脚定义原文：2, 3 or 4 cells selection logic input. Logic Lo programs 3–cell. Logic HI programs 4–cell. Floating programs 2–cell。

【解释】 低电平为 3CELL，高电平为 4CELL，悬空为 2CELL。

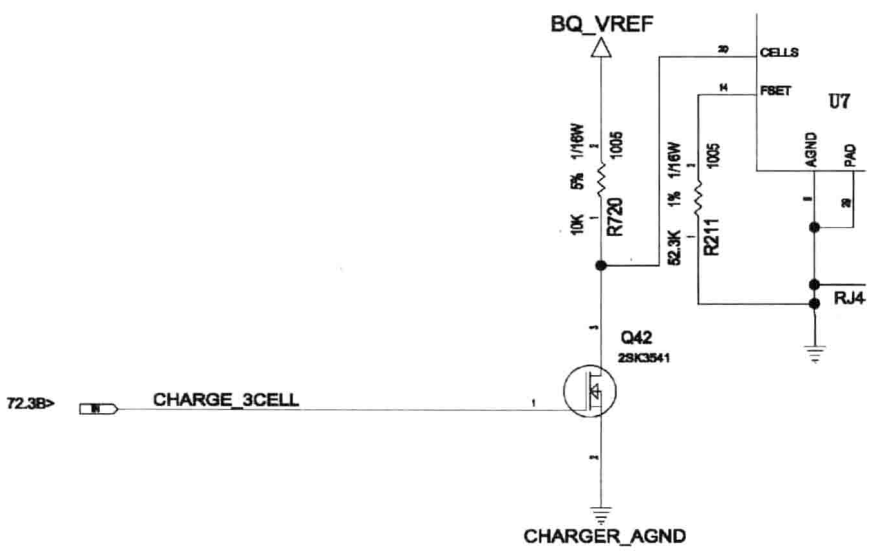


图 18-80　电芯串联数量选择

U42 还会发出 BAT_CRG 信号。如图 18-81 所示，此信号分成两路。一路通过 D34、R244 和 R904 分压后加到 U7（BQ24741）的 1 脚 CE。

U7 的 CE 脚定义原文：Charge-enable active-HIGH logic input. HI enables charge. LO disables charge. It has an internal 1 MΩ pull-down resistor. A 10 kΩ external resistor is required to connect the CE pin to the external pull-up rail other than VREF。

【解释】 充电使能脚，高电平有效。低电平时禁止充电。它内部有一个 10MΩ 的下拉电

阻。可以通过外部 10kΩ 上拉电阻连接到 VREF 用于开启充电。

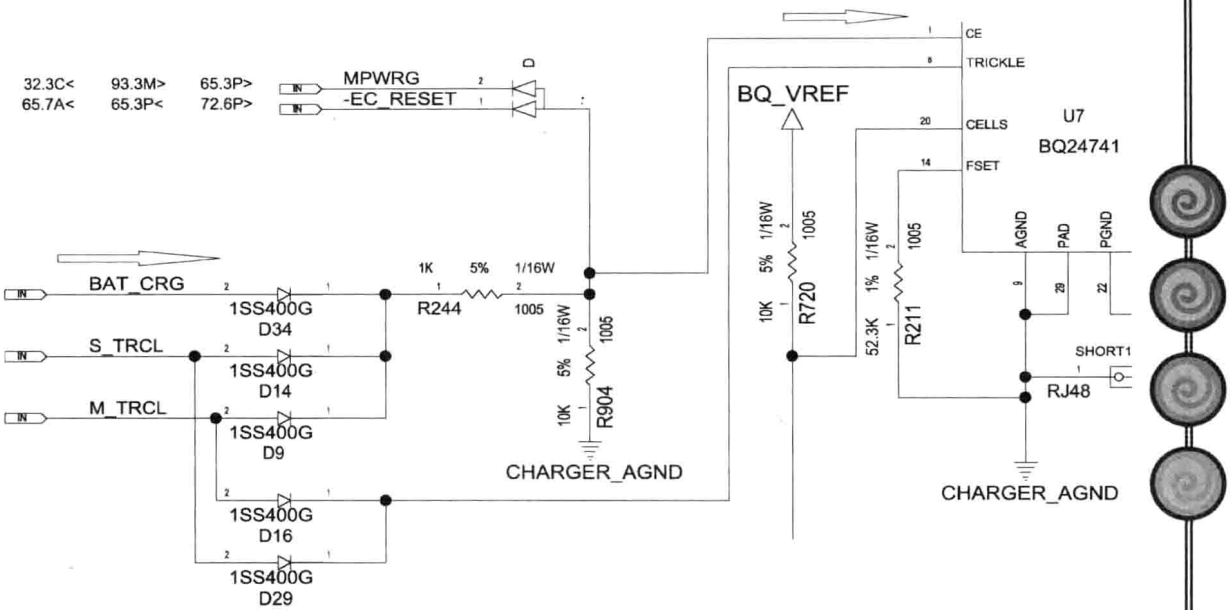


图 18-81　U7 收到 CE 信号

U7（BQ24741）获得了充电使能、电芯串联数量以外，还需要充电电流设定和充电电压调节。

充电电流设定脚 ISET 引脚定义原文：Charge current set input. The voltage ratio of ISET voltage versus VDAC voltage programs the charge current regulation set-point. Program by connecting a resistor divider from VDAC to ISET, to AGND; or, by connecting the output of an external DAC to ISET pin and connect the DAC supply to VDAC pin.

【解释】 充电电流设定输入。ISET 与 VDAC 的电压比率决定充电电流。可以从 VDAC 通过电阻分压输入，也可以从外部输入。

手册中对具体充电电流的设定原文如下：

Battery Current Regulation

The ISET input sets the maximum charging current. Battery current is sensed by resistor RSR connected between CSP and CSN. The full-scale differential voltage between CSP and CSN is 100 mV. Thus, for a 0.020 Ω sense resistor, the maximum charging current is 5 A. ISET is ratio-metric with respect to VDAC using the following equation:

$$I_{CHARGE} = \frac{V_{ISET}}{V_{VDAC}} \times \frac{0.10}{R_{SR}}$$

The input voltage range of ISET is between 0 and VDAC, up to 3.6 V.

The CSP and CSN pins are used to sense across R SR with default value of 20 m Ω. However, resistors of other values can also be used. For a larger the sense resistor, you get a larger sense voltage, and a higher regulation accuracy; but, at the expense of higher conduction loss.

手册原文中提到一个公式，在 T410 里 VDAC 是由 VCC3M 经过 0Ω电阻 R110 过来的 BQ_VREF 提供（见图 18-82），CSP 和 CSN 连接的电流检测电阻 R728 为 0.02Ω（见图 18-83）。

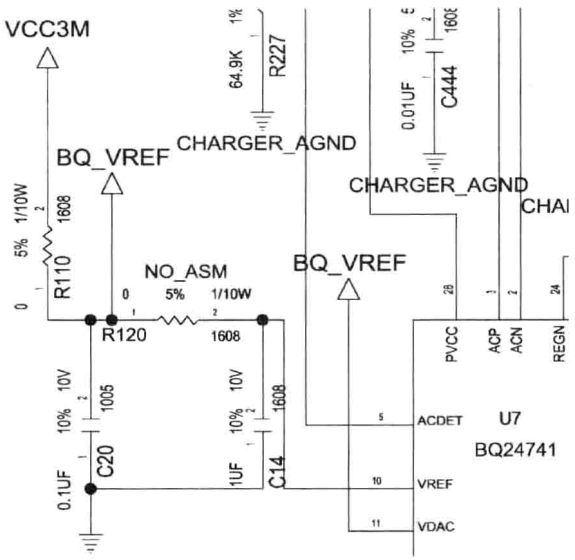


图 18-82　VDAC 来源截图

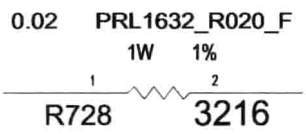


图 18-83　充电电流检测电阻

根据计算公式，改变 ISET 的电压值，就可以得出充电电流：这里假设 ISET 脚得到的电压是 1.5V，根据公式可以算出充电电流是 2.28A 左右。

$$I_{CHARGE} = \frac{1.5\ V}{3.3\ V} \times \frac{0.10}{0.02\Omega}$$

$$I_{CHARGE} = 2.28\ A$$

充电电压调节脚 VADJ 引脚定义原文：Charge voltage set input. The voltage ratio of VADJ voltage versus VDAC voltage programs the battery voltage regulation set-point. Program by connecting a resistor divider from VDAC to VADJ, to AGND; or, by connecting the output of an external DAC to VADJ pin and connect the DAC supply to VDAC pin.

【解释】 充电电压设定输入。VADJ 与 VDAC 的电压比率决定充电电压。可以从 VDAC 通过电阻分压输入，也可以从外部输入。

手册中对具体充电电压的设定原文如下。

Battery Voltage Regulation

The bq24741 uses a high-accuracy voltage regulator for charging voltage. The regulation voltage is ratio-metric with respect to VDAC. The ratio of VADJ and VDAC provides extra 12.5% adjust range on V BATT regulation voltage. By limiting the adjust range to 12.5% of the regulation voltage, the external resistor mismatch error is reduced from ± 1% to ± 0.1%. Therefore, an overall voltage accuracy as good as 0.5% is maintained, while using 1% mis-match resistors. Ratio-metric conversion also allows compatibility with D/As or microcontrollers (μC).The battery voltage is programmed through VADJ and VDAC using the following equation:

$$V_{BATT} = \text{cell count} \times \left[4\ \text{V} + \left(0.512 \times \frac{V_{VADJ}}{V_{VDAC}} \right) \right]$$

The input voltage range of VDAC is between 2.6V and 3.6V. VADJ is set between 0 and VDAC.

CELLS pin is the logic input for selecting cell count. Connect CELLS to charge 2, 3, or 4 Li+ cells. When charging other cell chemistries, use CELLS to select an output voltage range for the charger.

从充电电压设定原文中可知，CELLS 才是决定充电电压的主要参数，VADJ 只是微调，4.15～4.5V 可调。这里不再详细计算。

U7（BQ24741）的充电开启、充电电流、充电电压都设定好后，控制 Q4 和 Q119 轮流导通，产生 CHARGER_OUT12，如图 18-84 所示。

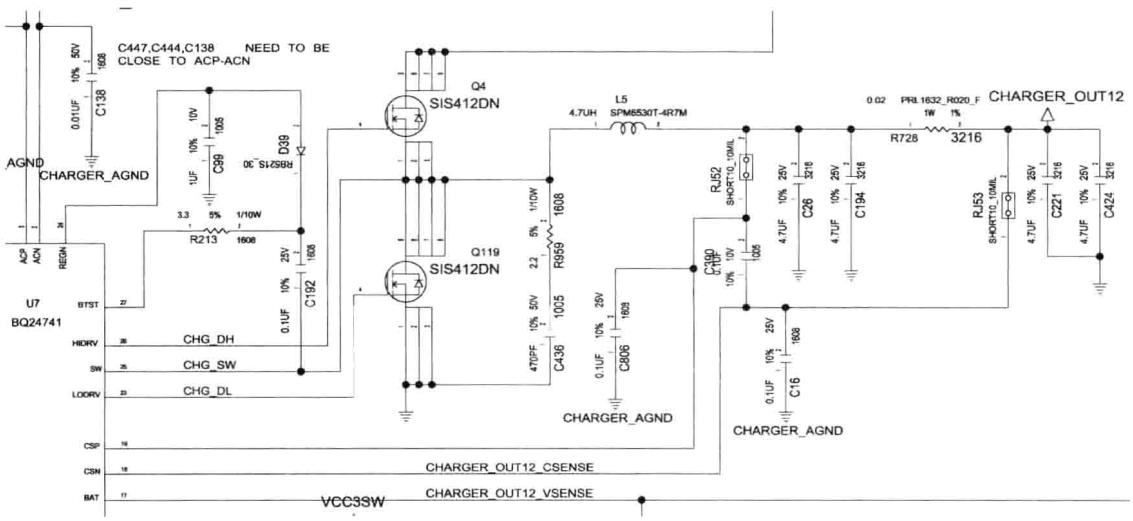


图 18-84　充电电压输出电路

BAT_CRG 另一路控制 Q35 导通，将 CHARGER_OUT12 转换成 BAT-PWR12，如图 18-85 所示。

U42 发出 BAT_CRG 的同时，发出主电池选择信号 M1GATEON、M2GATEON，如图 18-86 所示。M1GATEON 和 M2GATEON 给 U61（RINKAN_2），U61 接收到这两个信号后发出 M1_DRV、M2_DRV。S1GATEON 和 S2GATEON 为副电池选择信号。

其中 M1_DRV 为高电平 24V 左右，使 Q8 导通，M2_DRV 为低电平，使 Q34 导通，BAT-PWR12 充电至主电池 M-BAT-PWR，如图 18-87 所示。

当充电完成到一定电量时，充电模式转换为涓流充电，U42（THINKER1）停止输出 BAT_CRG，此时输出高电平的 M_TRCL（主电池涓流充电控制信号），M_TRCL 一路经过 D9 接替 BAT_CRG 的工作，继续送给 CE，开启充电芯片，同时经过 D16 加到 BQ24741 的 TRICKLE 脚，BQ24741 改变充电电流为 150mA，如图 18-88 所示。

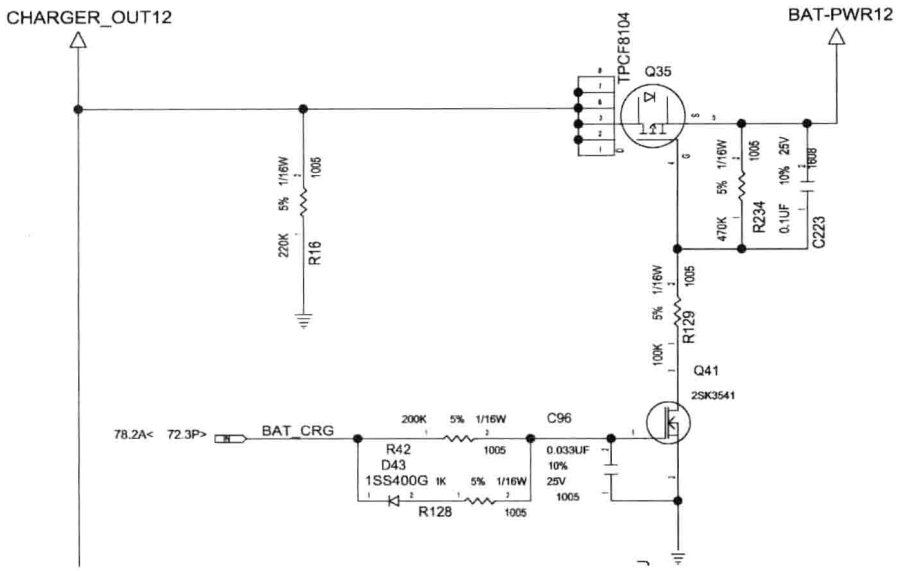


图 18-85　BAT-PWR12 的产生电路

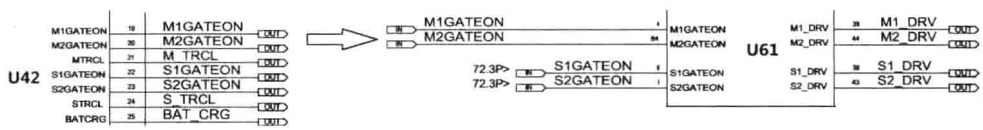


图 18-86　电池选择信号

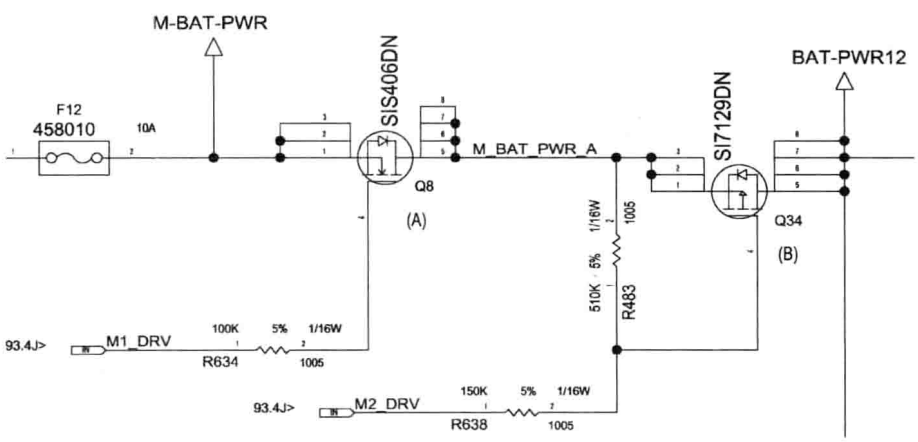


图 18-87　主电池充电电路

TRICKLE 引脚定义原文：Trickle current enable logic input. When CE is HIGH, a HIGH level on this pin enables accurate 150 mA trickle charge with 20 mΩ sense resistor. A LOW level on this pin enables the ISET pin to program the charge current. It has an internal 1 MΩ pull-down resistor.

【解释】 涓流充电开启脚。当 CE 脚是高，并且这个脚也为高时，开始 150mA 的电流进行涓流充电。如果这个脚为低电平时，由 ISET 脚设定充电电流。它内部有 1MΩ 的下拉电阻。

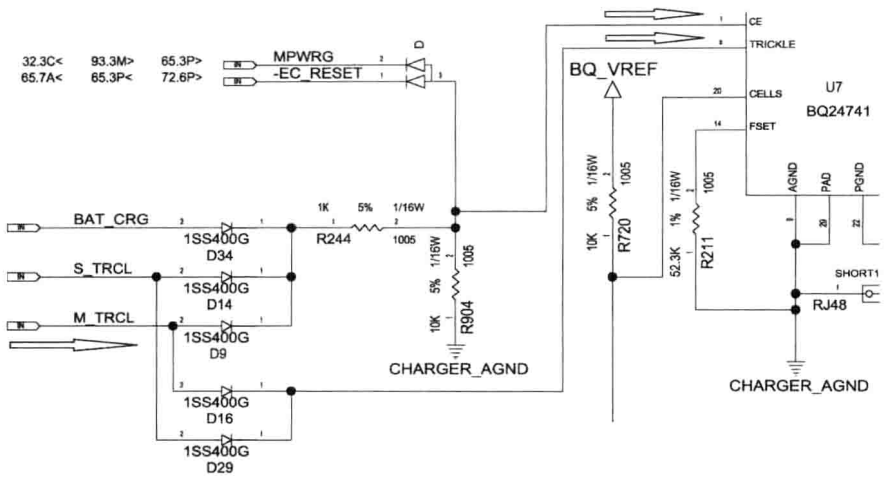


图 18-88　充电芯片收到涓流充电指令

小电流的 CHARGE_OUT12 送给 Q54，同时高电平的 M_TRCL 使 Q62 导通，所以 Q54 也导通，产生小电流的 M-BAT-TRCL。如图 18-89 所示。

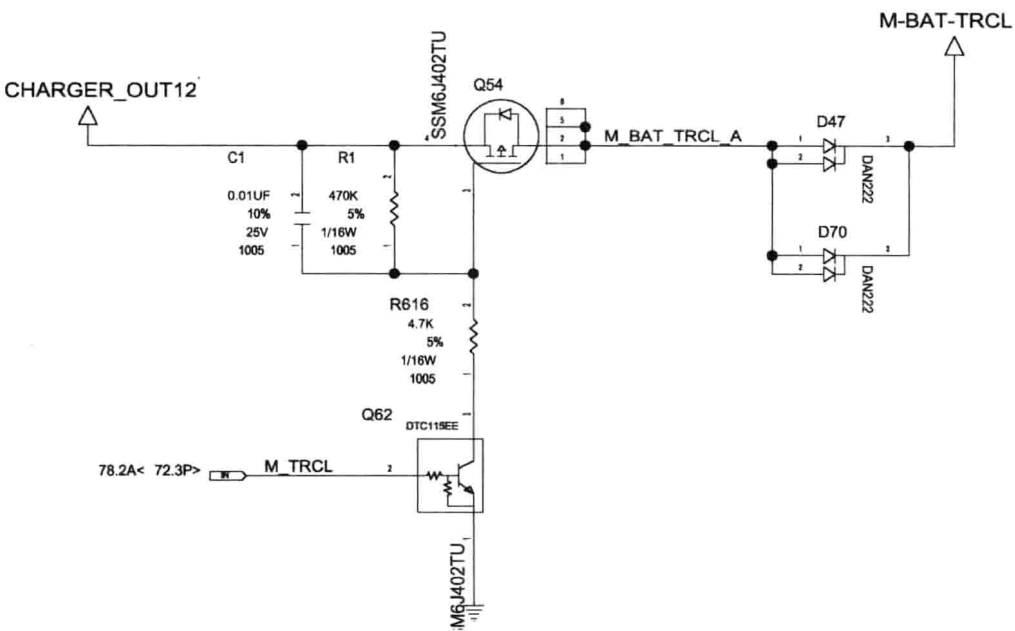


图 18-89　M-BAT-TRCL 产生电路

小电流的 M-BAT-TRCL 经过熔断器 F9 充电至主电池 M-BAT-PWR，如图 18-90 所示。

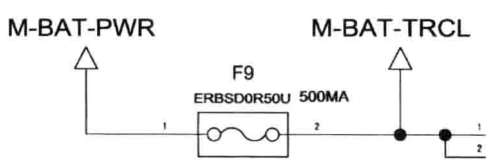


图 18-90　主电池涓流充电

第 19 章
AMD 平台时序分析

AMD 平台主要有 nVIDIA 和 AMD 两大芯片组，目前市面上在售的仅有 AMD 一家。虽然 nVIDIA 已经退出，但 nVIDIA 的维修量还是有一部分。本章以“标准时序图+采用此芯片组的机型电路分析”为方式，分析两大芯片组的时序特色。

19.1 nVIDIA 芯片组标准时序

本节介绍的是指搭配 AMD CPU 的 nVIDIA 芯片组主板。

nVIDIA 芯片组标准时序如图 19-1 所示，图中的信号解释如下。

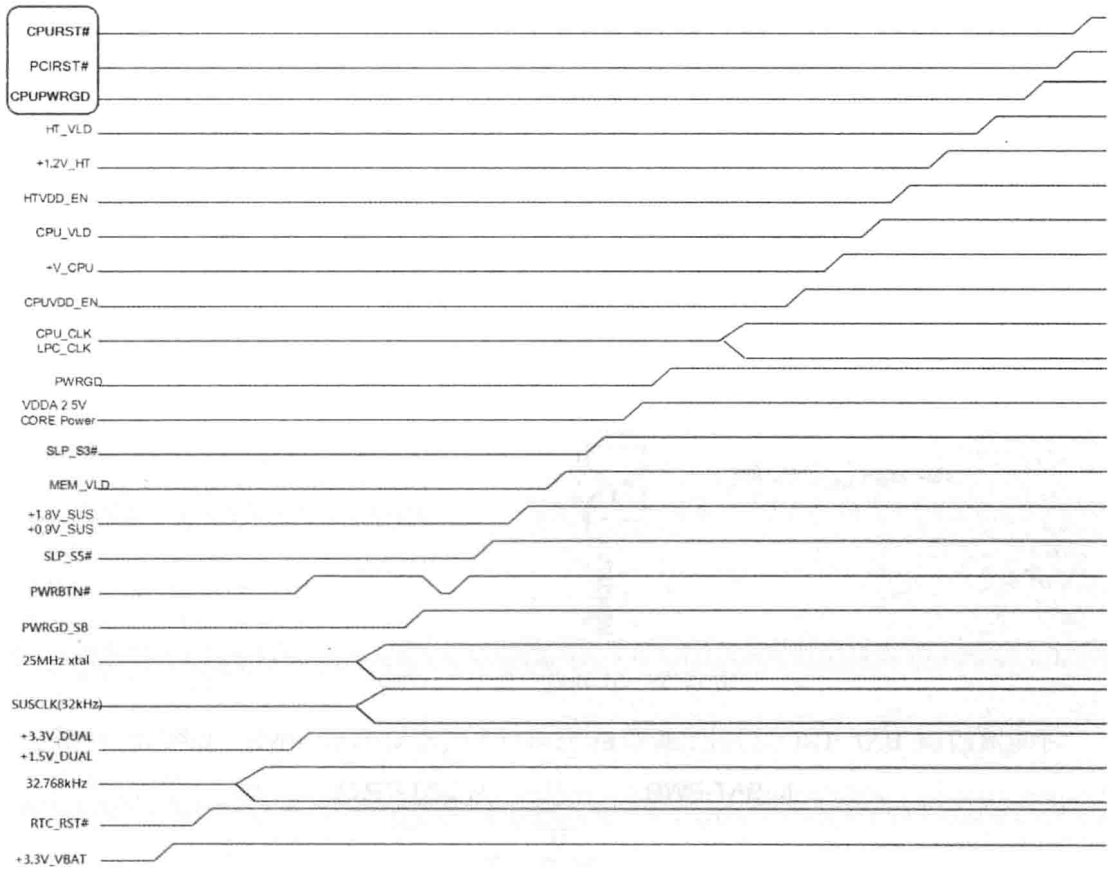


图 19-1　nVIDIA 芯片组标准时序

+3.3V_VBAT：南桥的 RTC 电路供电，等同于 Intel 的 VCCRTC。

RTC_RST#：RTC 电路的复位，3V。

32.768kHz：RTC 电路的时钟。

+3.3V_DUAL/+1.5V_DUAL：3.3V 和 1.5V 的待机电压，后者有的是 1.2V_DUAL，有的是 1.1V_DUAL。

SUSCLK：南桥待机电压正常后发出的 32kHz 时钟。

25MHz xtal：nVIDIA 的南桥的 25MHz 晶振，会影响上电。

PWRGD_SB：待机电压好，相当于 RSMRST#，3.3V。

PWRBTN#：送给南桥的触发信号。

SLP_S5#：南桥发出退出关机状态的信号，3.3V，一般用于开启内存供电。

+1.8V_SUS/+0.9V_SUS：内存供电和内存负载供电。

MEM_VLD：内存供电好，送给南桥的 3.3V，表示 SLP_S5#开启的电压已经正常。

SLP_S3#：南桥发出的 3.3V，退出睡眠状态的信号，一般用于开启桥供电和 VDDA 供电。

VDDA2.5V/CORE Power：VDDA2.5V 是 CPU 需要的一个 PLL 供电，CORE Power 指桥的核心供电。

PWRGD：桥供电正常后，发给南桥的 3.3V，表示 SLP_S3#开启的电压已经正常。

*_CLK：桥供电正常后，桥内部集成的时钟芯片开始工作，发出各路时钟。

CPUVDD_EN：南桥发出的高电平 3.3V，用于开启 CPU 供电。

+V_CPU：CPU 的核心供电。

CPU_VLD：CPU 电源管理芯片发出给南桥的 3.3V，表示 CPU 供电已经正常。

HTVDD_EN：南桥发出的高电平 3.3V，用于开启总线供电 1.2V。

+1.2V_HT：总线供电 1.2V。

HT_VLD：总线供电正常后，返回给桥的 3.3V 高电平，表示总线供电已经正常。

PCIRST#：南桥收到了 HT_VLD 后，发出 5 个 3.3V 的复位（4 个 PCIRST#，1 个 LPCRST#）。

CPUPWROK：单桥的是桥直接发 HT_MCP_PWRGD 给 CPU。双桥的是南桥发出 HT_MCP_PWRGD 给北桥，北桥再发 HT_CPU_PWRGD 给 CPU。

CPURST#：单桥的是桥直接发 HT_MCP_RST#给 CPU。双桥的是南桥发出 HT_MCP_RST#给北桥，北桥再发 HT_CPU_RESET#给 CPU。

19.2　nVIDIA 芯片组时序详解（微星 MS-16352）

本节以微星 MS-16352 为例分析 nVIDIA 芯片组时序，RTC 电路略过。

首先是适配器接口 CN1 输入 19V，经过电感 PFL1 产生+DC_IN 送给 PQ1 的 S 极，经过 PR146 和 PR148 分压得到 3.1V 控制 PQ1 导通，产生 DC_IN+，如图 19-2 所示。（AC_CTL 由 EC 发出，单用适配器时，EC 还没工作，只有在电池也插入时，EC 若检测不到适配器，才会发出高电平的 AC_CTL 使 PQ3 导通，PQ2 也会导通，+DC_IN 直接加到 PQ1 的 G 极，

PQ1 截止。）

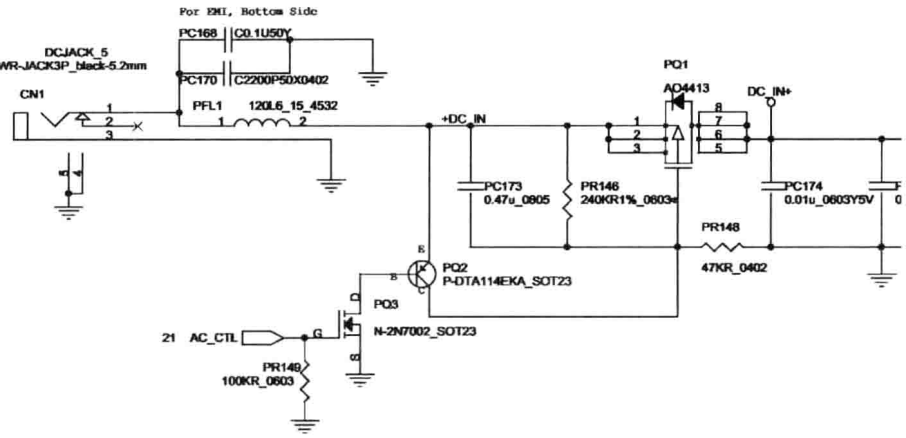


图 19-2　适配器插入电路

DC_IN+第一路经过 PR158 产生 SDC_IN，第二路经过 PD5 送给 MAX1772 的 DCIN，第三路经过 PR160 和 PR161 分压 2.24V 的 MAX1772_ACIN 送给 11 脚 ACIN，如图 19-3 所示。

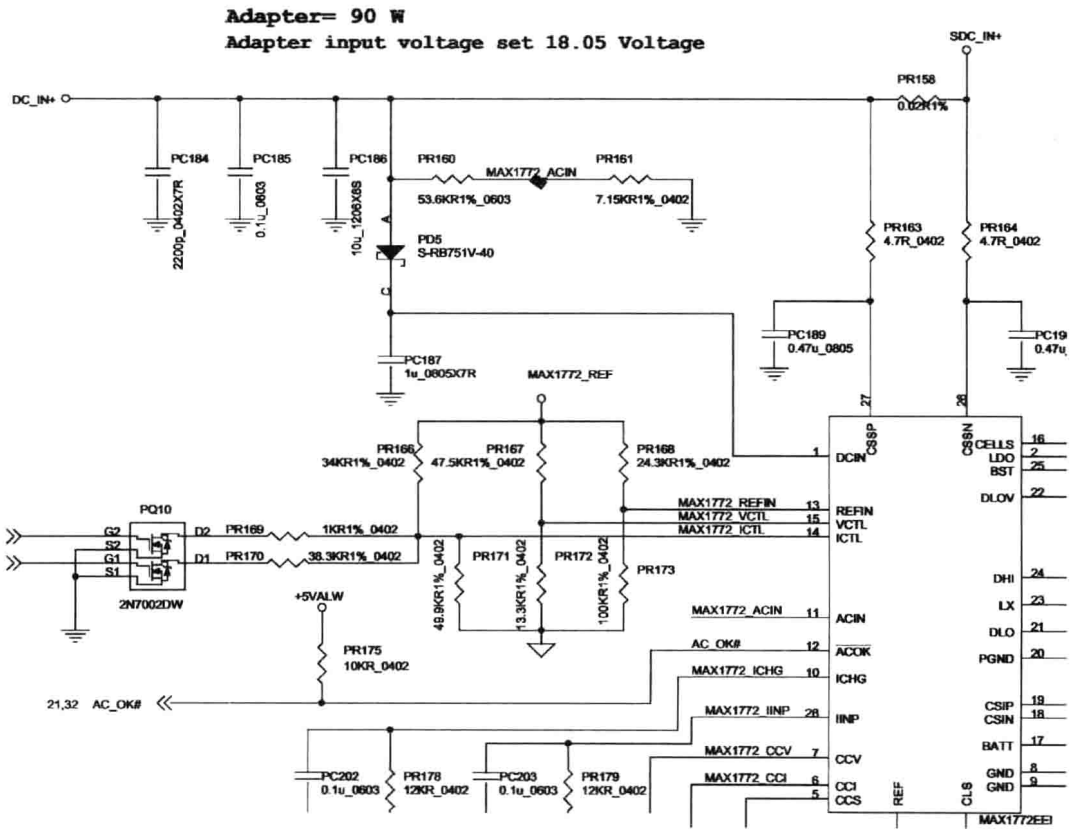


图 19-3　充电芯片的适配器检测部分电路

图 19-4 为 MAX1772 的部分引脚定义截图。ACIN 脚低于 2.048V（REF/2）时，ACOK 会开漏输出，而相反 ACIN 高于 2.048V 时，ACOK 将会输出低电平。ACIN 和 REF/2、ACOK 的关系如图 19-5 所示。

4	REF	4.096V Voltage Reference. Bypass with 1μF to GND.
5	CCS	Input Current Regulation Loop Compensation Point. Use 0.01μF to GND.
6	CCI	Output Current Regulation Loop Compensation Point. Connect 0.01μF to GND.
7	CCV	Voltage Regulation Loop Compensation Point. Connect 1kΩ in series with 0.1μF to G
8, 9	GND	Analog Ground
10	ICHG	ICHG is a scaled-down replica of the battery output current being sensed. It is used charging current and indicates when the chip changes from voltage mode to current transconductance of (CSIP - CSIN) to ICHG is 1μS. Connect ICHG pin to GND if it is
11	ACIN	AC Detect Input. Detects when the AC adapter voltage is available for charging.
12	ACOK	AC Detect Output. Open-drain output is high when ACIN is less than REF/2.

图 19-4　MAX1772 部分引脚定义截图

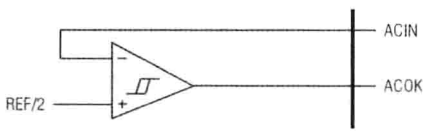


图 19-5　MAX1772 的 ACOK 内部框图

低电平的 AC_OK#，一路送往 EC，另一路送到 PQ5，如图 19-6 所示。PQ5 是双 N 沟道复合管。AC_OK#为低电平时，D2 和 S2 截止，D2 被+3VALW 上拉成高电平 AC_OK，再次送到 G1，所以 D1 和 S1 将会导通，D1 变成低电平。

SDC_IN+过 PQ4A 体二极管产生小电流的 PWR_SRC，经过 PR153 和 PR152 分压成相对低电平 1.73V，控制 PQ4A 完全导通，产生大电流的公共点 PWR_SRC。

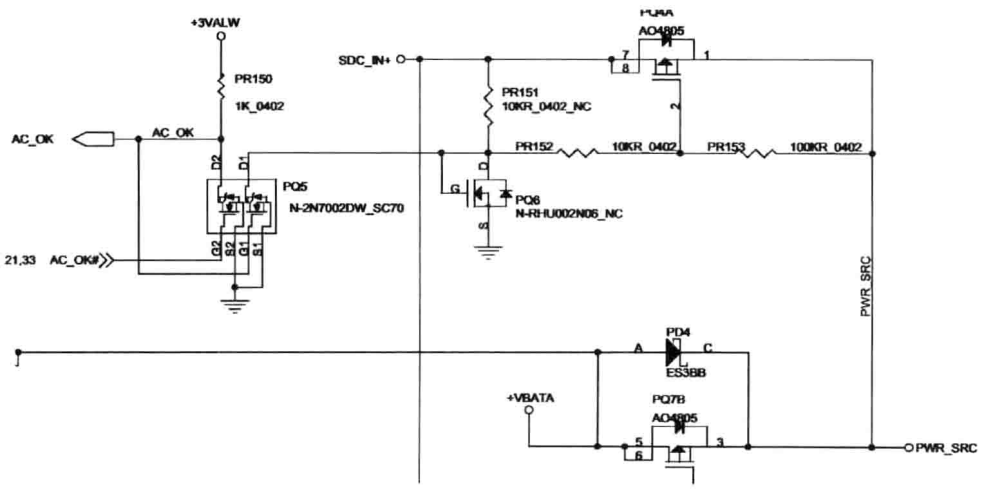


图 19-6　公共点产生电路

接下来分析+3VALW 和+5VALW 的产生：PWR_SRC 经过 PR184 保险电阻送给 PU2（TPS51120）的 22 脚 VIN 作为主供电，如图 19-7 所示。

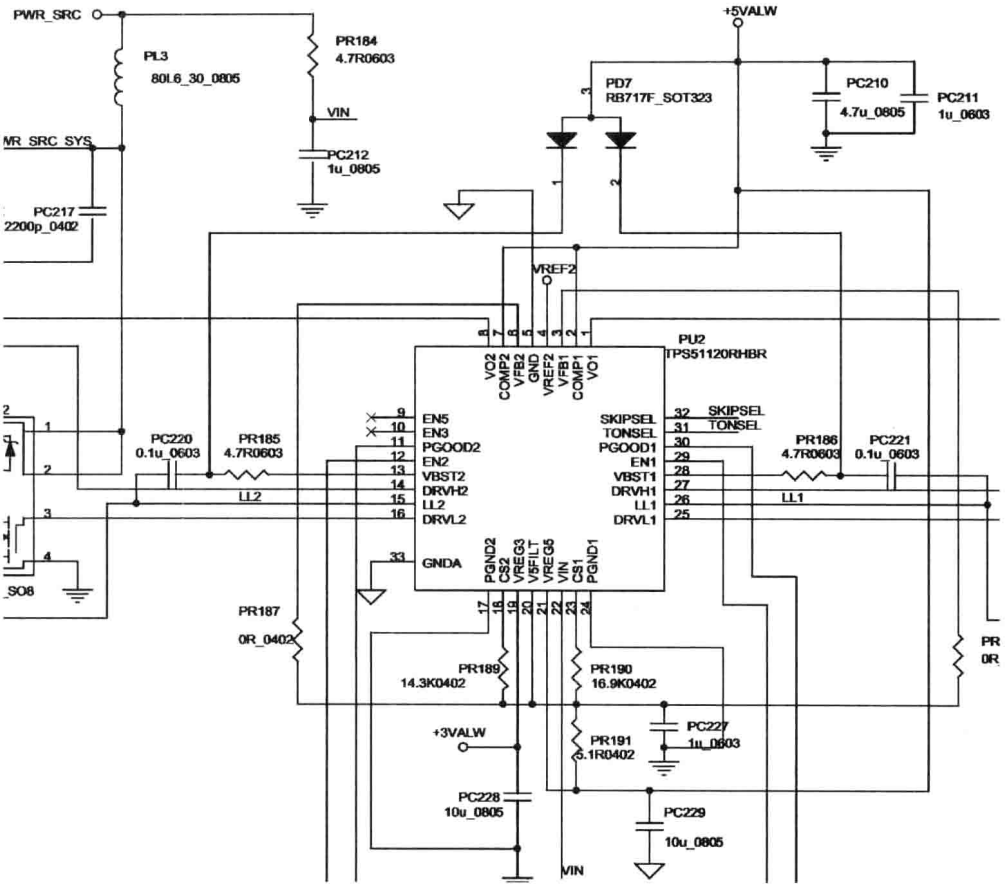


图 19-7　TPS51120 电路

图 19-7 中 EN3 和 EN5 悬空，默认开启 3V/5V 线性电压。EN3、EN5 的引脚定义截图如图 19-8 所示。

EN3	10	I	VREG3, 3.3-V low dropout linear regulator enable pin. Connect to GND to disable. Float or tie to enabled VREG5 to turn on the regulator.
EN5	9	I	VREG5, 5-V low dropout linear regulator enable pin. Connect to GND to disable. Float or tie to VBAT to turn on the regulator.

图 19-8　TPS51120 的 EN3、EN5 引脚定义截图

TPS51120 的部分内部原理截图如图 19-9 所示。VIN 进入后，经过 P 沟道管产生 VREG3 和 VREG5，P 沟道管受控于比较器，比较器的反向输入端为 1.25V 内部基准源，同相输入端是输出电压经过分压而来的。

TPS51120 输出的+3VALW 送给 EC 作为待机供电，如图 19-10 所示。

EC 给晶振供电，晶振起振送出 32kHz 频率给 EC，如图 19-11 所示。

+3VALW 经过 R424 和 C864 延时产生高电平的 ECRST#作为 EC 的复位，如图 19-12 所示。

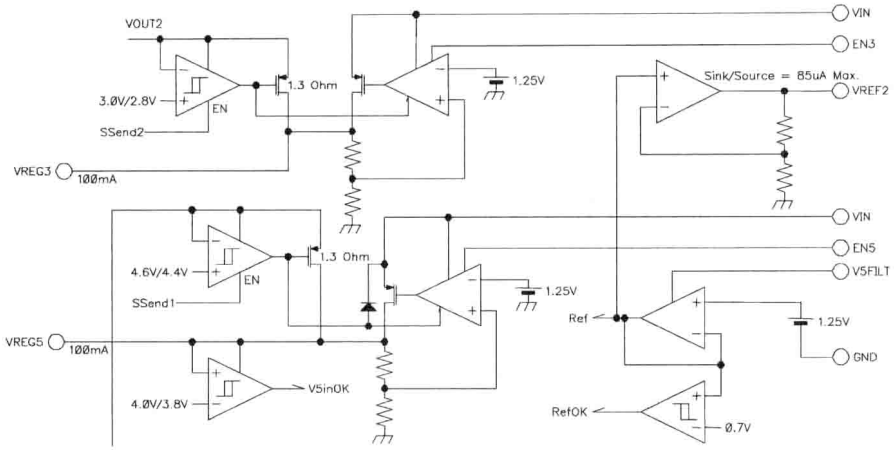


图 19-9　TPS51120 的部分内部原理截图

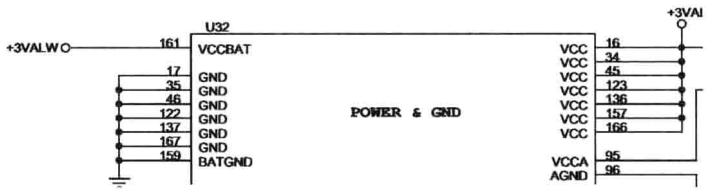


图 19-10　EC 获得供电

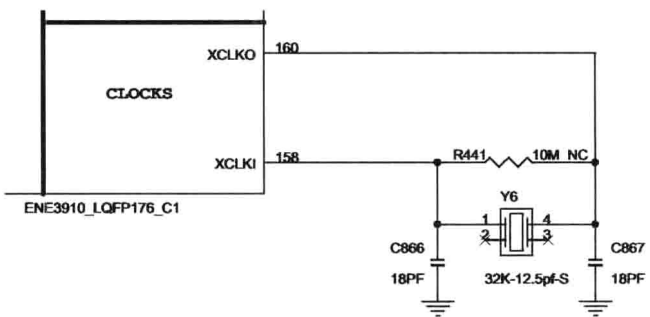


图 19-11　EC 获得待机时钟

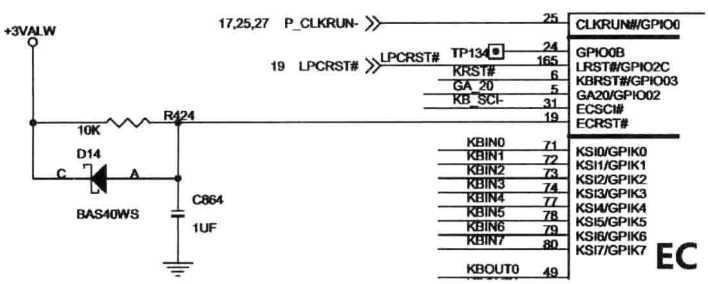


图 19-12　EC 获得待机复位

EC 开始读取 U8（BIOS）内的程序，如图 19-13 所示。

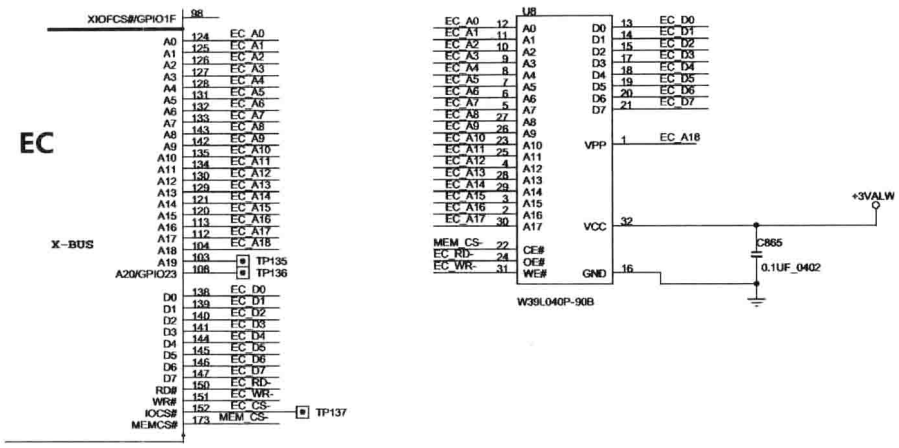


图 19-13　EC 读取 BIOS

EC 收到适配器检测信号 AC_OK#后，从 155 脚输出 SUS_ON，如图 19-14 所示。

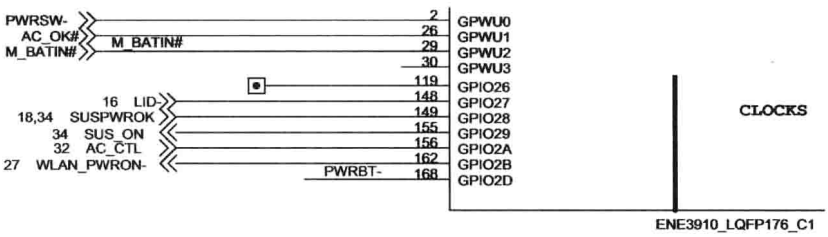


图 19-14　EC 发出 SUS_ON

SUS_ON 送给 TPS51120，控制产生+3VSUS 和+5VSUS ，如图 19-15 所示。两路 PWM 正常后，开漏输出+3.3VSUS_PG，随后更名为 SUSPWROK。

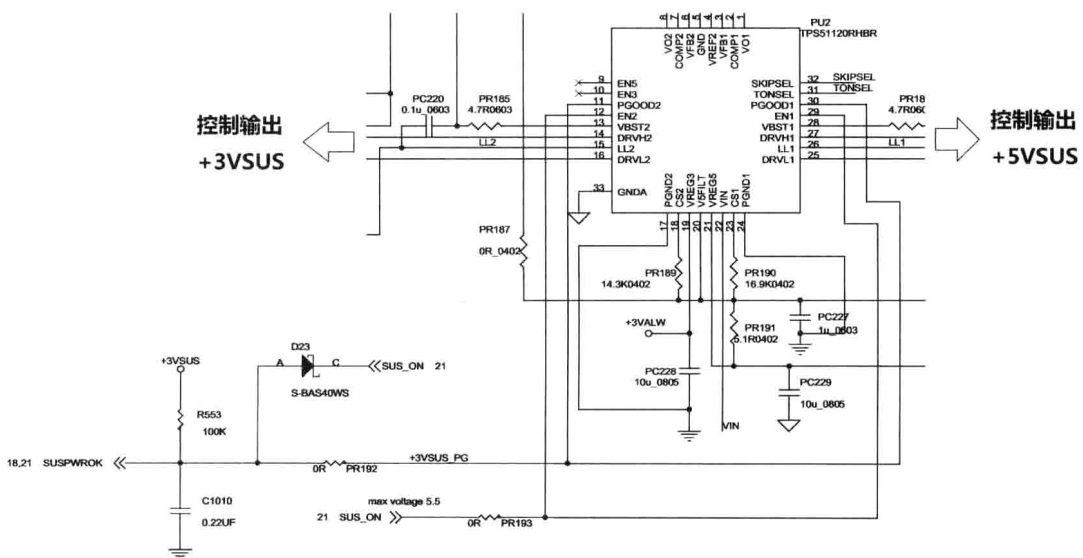


图 19-15　待机电压控制电路

+3VSUS 一路送给南桥作为主待机电压 3.3V，另一路经过 PU3 稳压器产生+1.5VSUS 作为南桥的第二个待机电压，如图 19-16 所示。

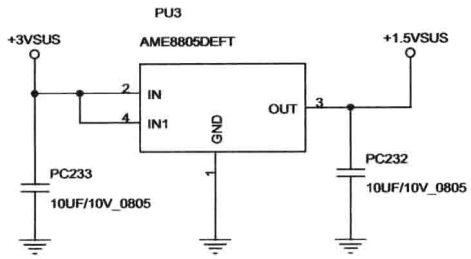


图 19-16　南桥的第二路待机电压产生电路

接着，图 19-17 所示的南桥 25MHz 晶振 Y001 起振，此晶振是 nVIDIA 上电的必要条件。

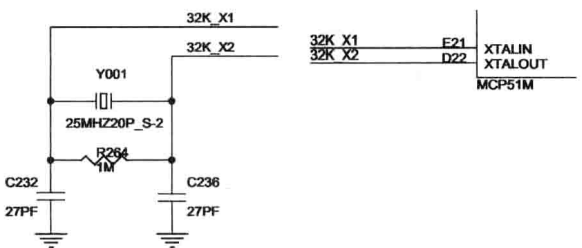


图 19-17　南桥的 25MHz 晶振

由 TPS51120 正常产生 3VSUS 和 5VSUS 后，发出的 SUSPWROK 给南桥 PWRGD_SB，表示待机电压正常，如图 19-18 所示。

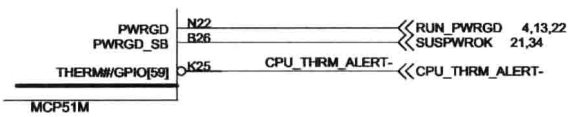


图 19-18　南桥收到待机电压正常

触发开关，产生 PWRSW-送给 EC，如图 19-19 所示。

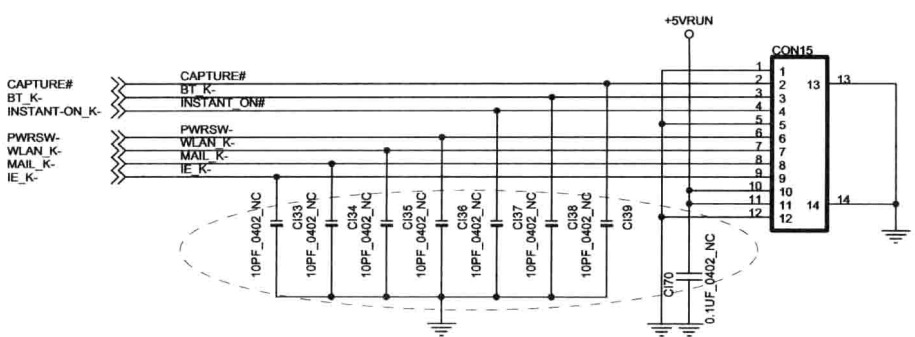


图 19-19　开关触发电路

EC 发出低电平的 PWRBT-通过 D15 拉低 PM_PWRBTN#，如图 19-20 所示。PM_PWRBTN#送给了南桥，也就是南桥收到了触发信号。

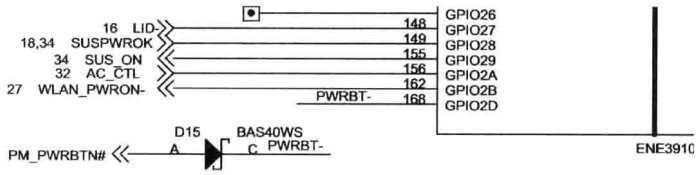


图 19-20　EC 发出触发信号

南桥收到 PWRBTN#后，发出 SLP_S5#更名为 PM_SLP_S5#，一路送给 EC，另一路送到 PU4（OZ813）控制产生内存主供电 CPU_VDDIO_SUS，并发出 VTT_VDDIO_PG，如图 19-21 所示。

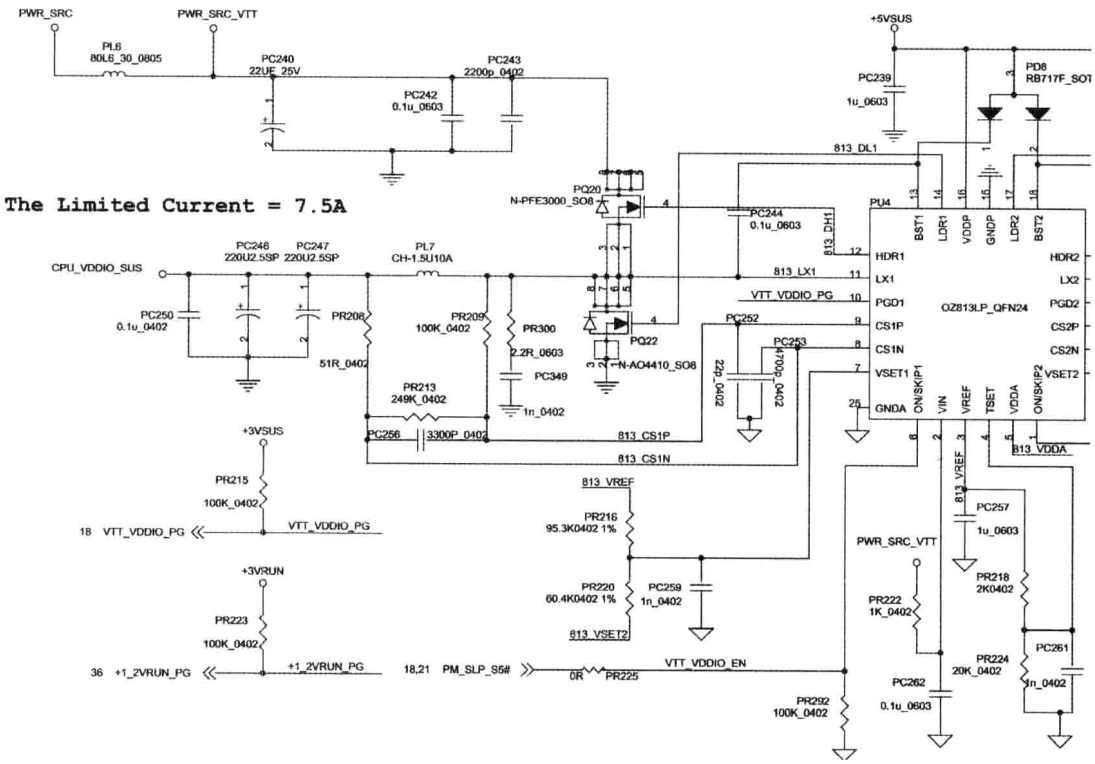


图 19-21　内存供电电路

内存主供电 CPU_VDDIO_SUS 再送往 PU7，产生 CPU_VTT_SUS，如图 19-22 所示。具体工作流程：+5VSUS 给 PU7 的 5、6、7、8 脚供电，CPU_VDDIO_SUS 给 PU7 的 1 脚供电，CPU_VDDIO_SUS 经过 PR231 和 PR232 分压得到 0.9V 送给 PU7 的 3 脚作为基准电压输入，最后 PU7 从 4 脚输出 0.9V 的 CPU_VTT_SUS。

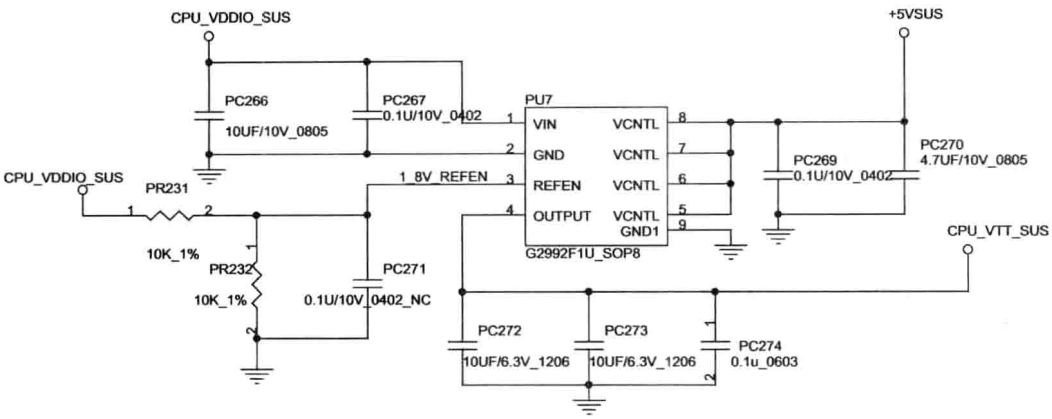


图 19-22　内存 VTT 的产生电路

VTT_VDDIO_PG 送给南桥 MEM_VLD 表示内存供电已经正常，如图 19-23 所示。

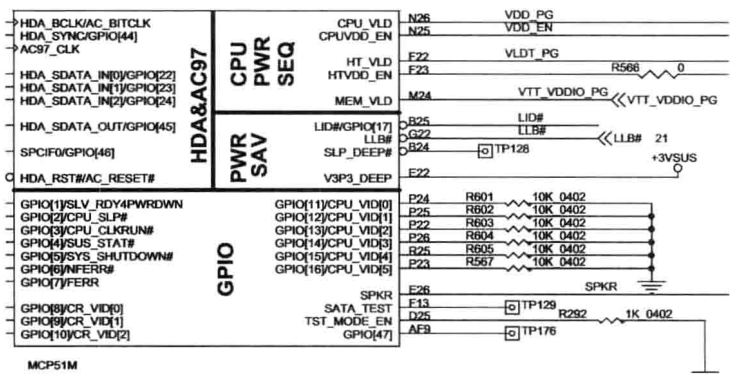


图 19-23　南桥收到内存供电正常

南桥发出 SLP_S3#，更名为 PM_SLP_S3#一路送给 EC，另一路经过 R434 直接生成 RUN_ON（R436 没装），如图 19-24 所示。

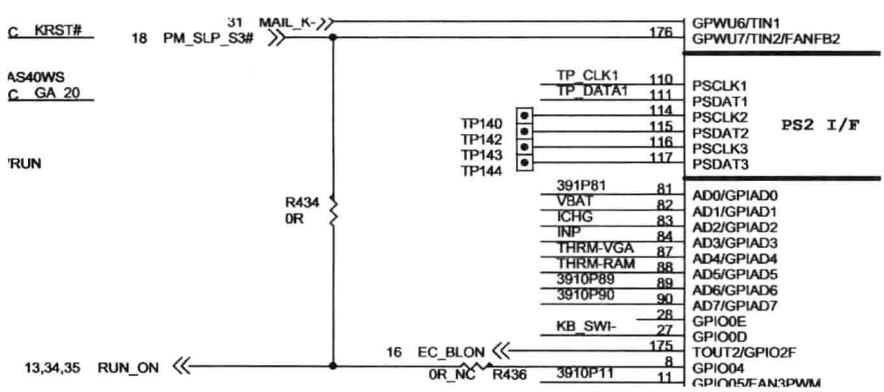


图 19-24　RUN_ON 的产生电路

RUN_ON 一路经过 PQ16 和 PQ19 的两次反相产生 RUND，由 PWR_SRC 经 PR200 和 PR204 分压成 15.6V，如图 19-25 所示。

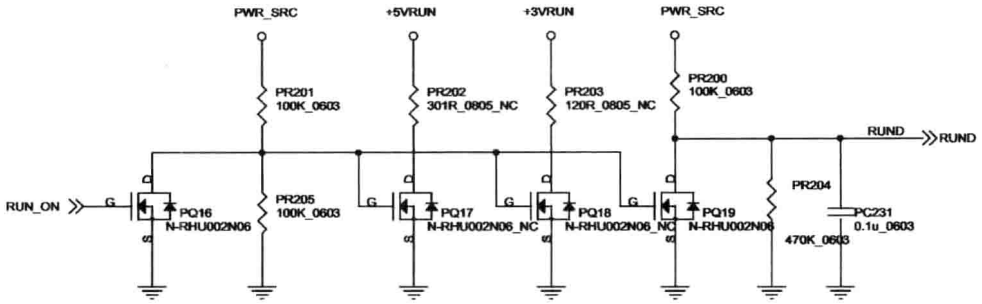


图 19-25　RUND 产生电路

RUND 控制 PQ14 导通，把+5VSUS 转换成+5VRUN，控制 PQ15 导通，把+3VSUS 转换成+3VRUN，如图 19-26 所示。

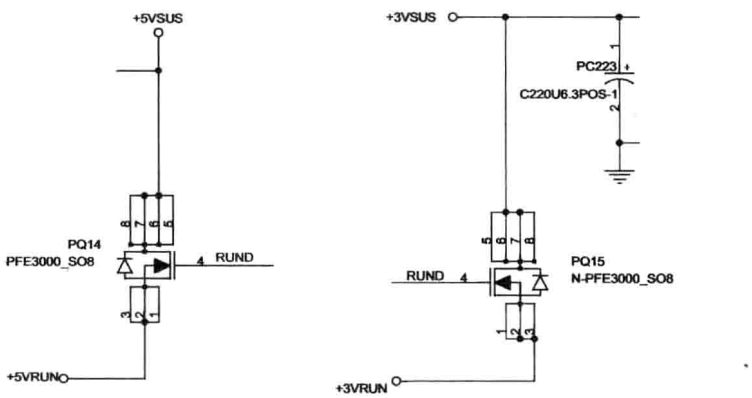


图 19-26　+5VRUN、+3VRUN 的产生电路

+3VRUN 供给 PU6，产生+2.5VRUN，如图 19-27 所示。

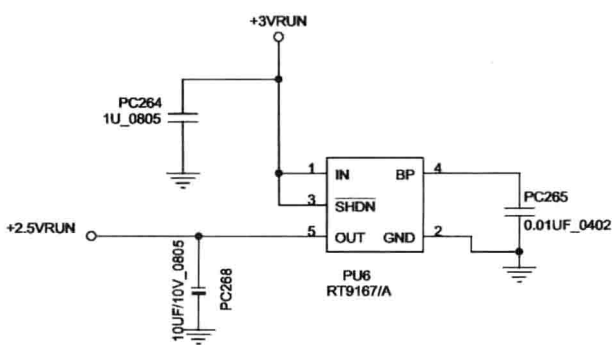


图 19-27　+2.5VRUN 的产生电路

高电平的 RUN_ON 另一路使 PD10 截止，+2.5VRUN 经过 PR226 和 PR293 分压成

2.4V 送给 PU4，控制产生+1.2VRUN 作为桥的核心供电，并发出+1_2VRUN_PG，如图 19-28 所示。

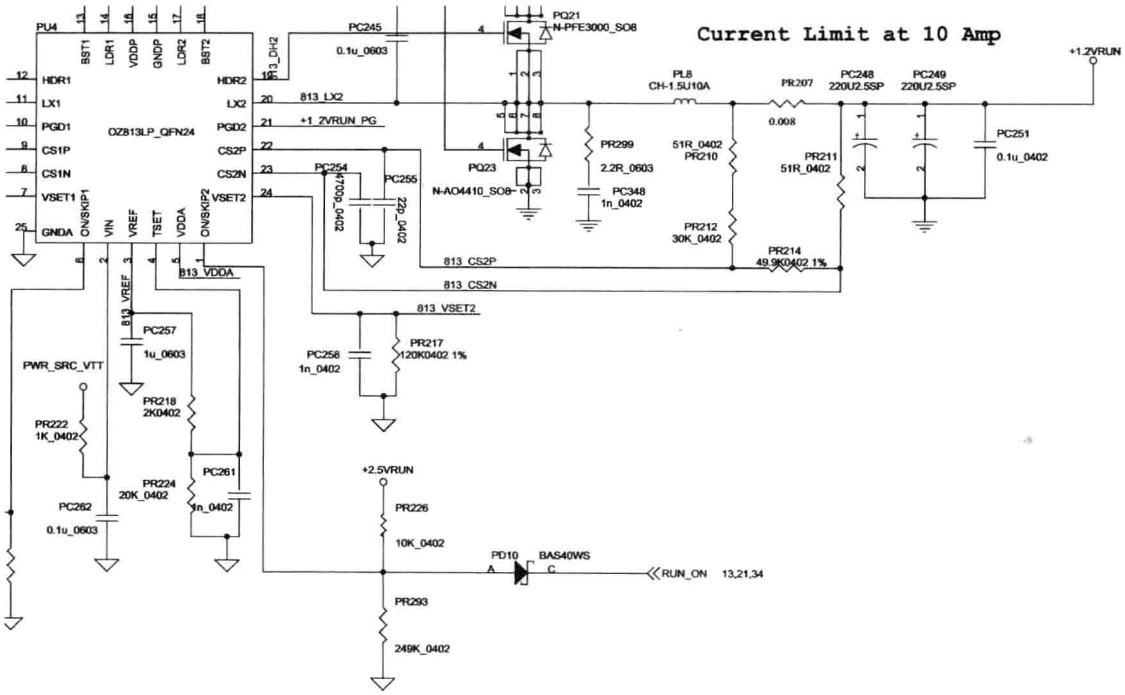


图 19-28　+1.2VRUN 的产生电路

+1_2VRUN_PG 送到 PU9，开启独立显卡的核心供电 G73M_CORE，正常后发出+1V_VGA_PG，如图 19-29 所示。

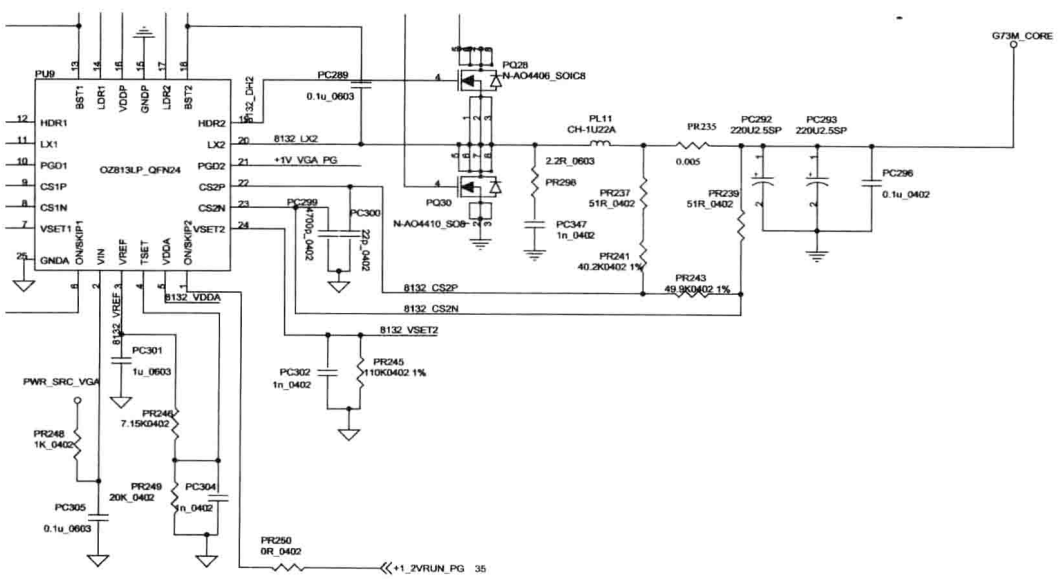


图 19-29　G73M_CORE 的产生电路

+1V_VGA_PG 又送回给 PU9 的 6 脚，用于开启+1.8VRUN 给显卡和显存供电，正常后，发出+1_8VRUN_PG，如图 19-30 所示。

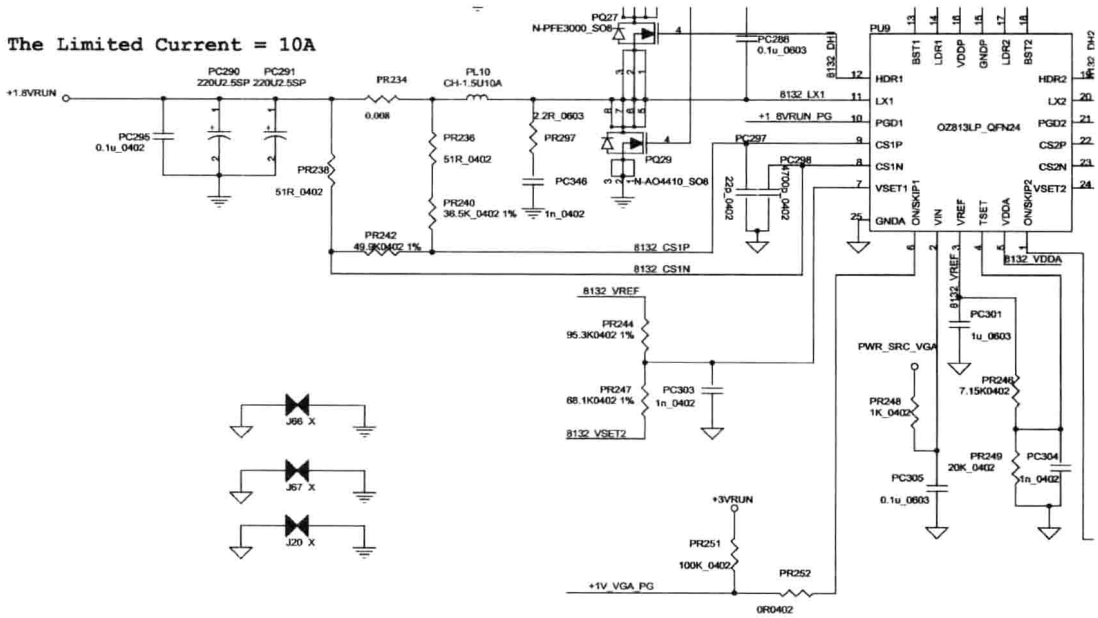


图 19-30　+1.8VRUN 的产生电路

+1_8VRUN_PG 又送到 PU10 和 PU12 分别控制产生+1.5VRUN 给南桥供电和+1_2VRUN_G73M 给显卡供电，如图 19-31、19-32 所示。

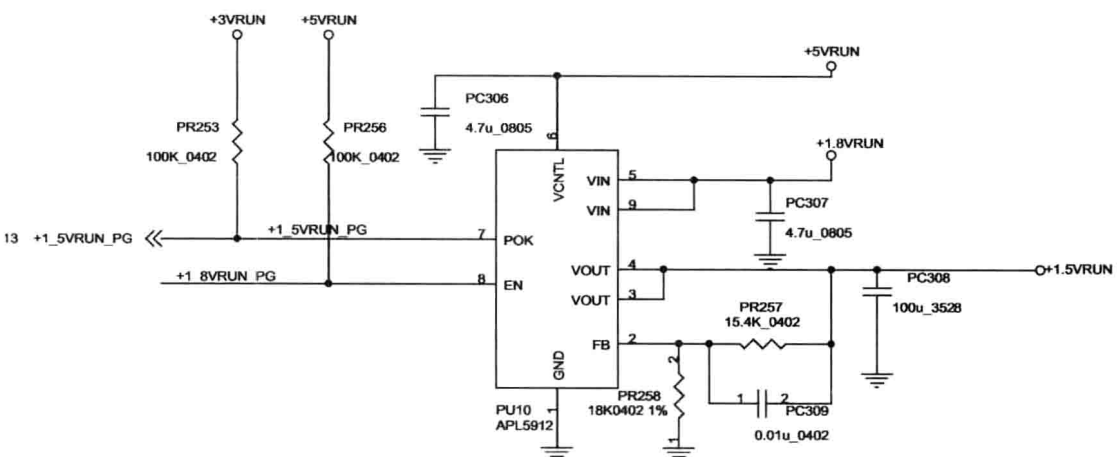


图 19-31　+1.5VRUN 的产生电路

图 19-31、图 19-32 中 PU10 和 PU12 工作正常后，又分别发出+1_5VRUN_PG 和+1_2VG73M_PG，与 RUN_ON 相与形成 RUN_PWRGD，如图 19-33 所示。

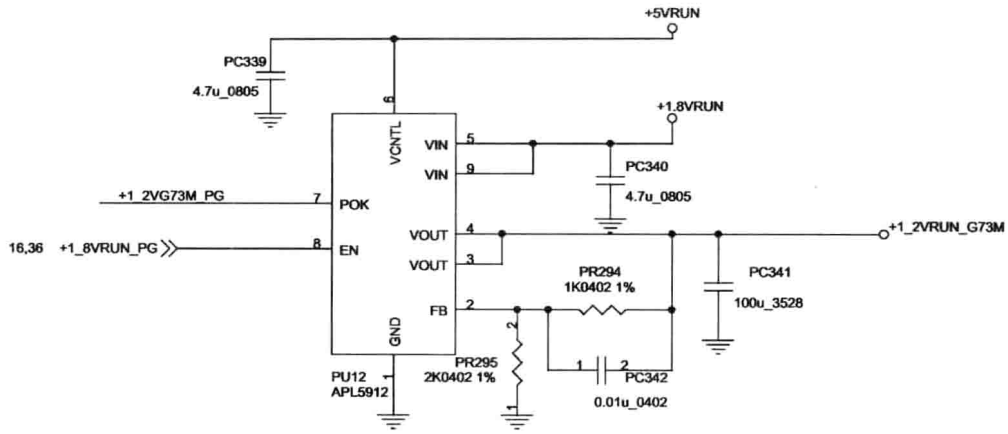


图 19-32　+1_2VRUN_G73M 的产生电路

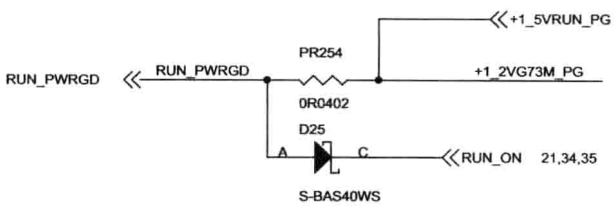


图 19-33　RUN_PWRGD 的产生电路

RUN_PWRGD 送给南桥的 PWRGD 脚，如图 19-34 所示。

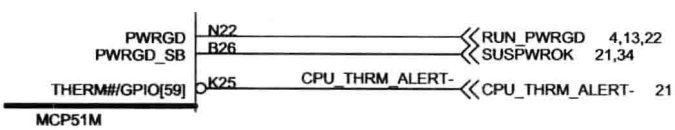


图 19-34　南桥收到 RUN_PWRGD

RUN_PWRGD 还会送往 Q33，使 D2 和 S2 导通，D2 又连接 S1，只要 G1 的 DVI_A_HPD 有高电平（DVI 接口热拔插检测信号），D1 将会被拉低，Q34 会导通，产生 IFPCD IOVDD，作为 G73 显卡的 DVI 显示模块的供电，如图 19-35 所示。另外，RUN_PWRGD 还会用于控制 CPU_HT_RESET#，不再细述。

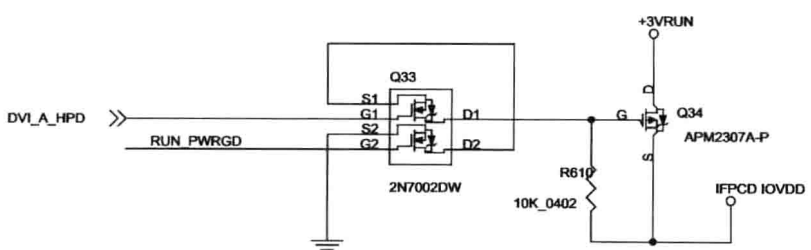


图 19-35　IFPCD IOVDD 的产生电路

当南桥得到了 PWRGD 后，发出时钟信号，并发出 CPUVDD_EN，更名为 VDD_EN，如图 19-36 所示。

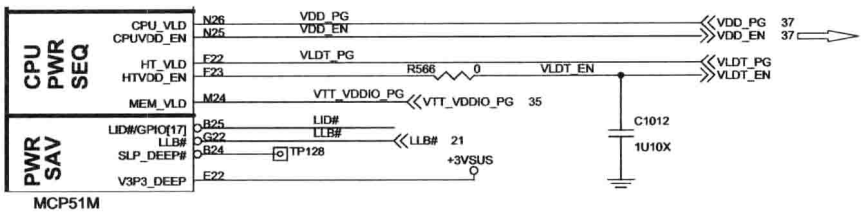


图 19-36　南桥发出 CPUVDD_EN

VDD_EN 送给 MAX8774（PU11）开启 CPU 核心供电 CPU_VDD_RUN，CPU 核心供电正常后，发出 VDD_PG，如图 19-37 所示。

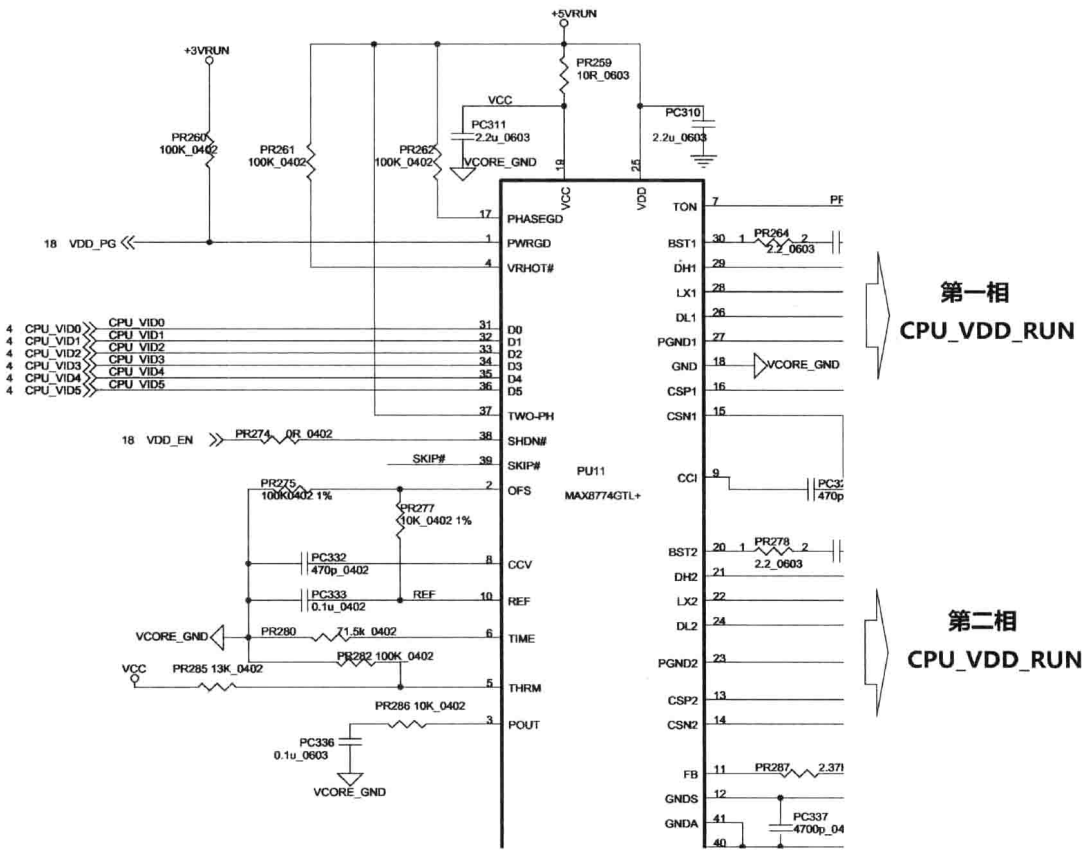


图 19-37　CPU 核心供电电路

VDD_PG 送回给南桥 CPU_VLD 脚，南桥发出 HTVDD_EN，更名为 VLDT_EN，如图 19-38 所示。

VLDT_EN 高电平使 PU1 的 D1 脚被拉低，D1 连接 G2，D2 和 S2 会截止，D2 被 RUND 上拉成 15.6V 高电平，控制 PQ24 完全导通产生+VLDT，电压为 1.2V，如图 19-39 所示。

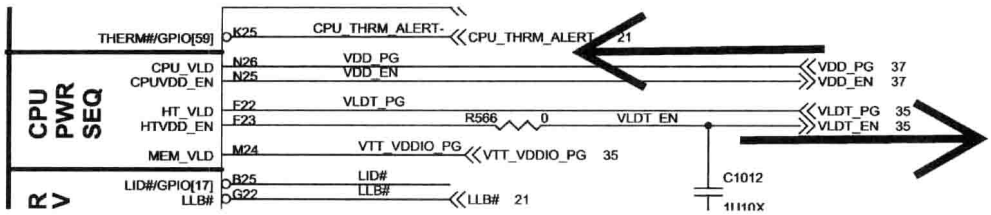


图 19-38　南桥发出总线供电开启信号

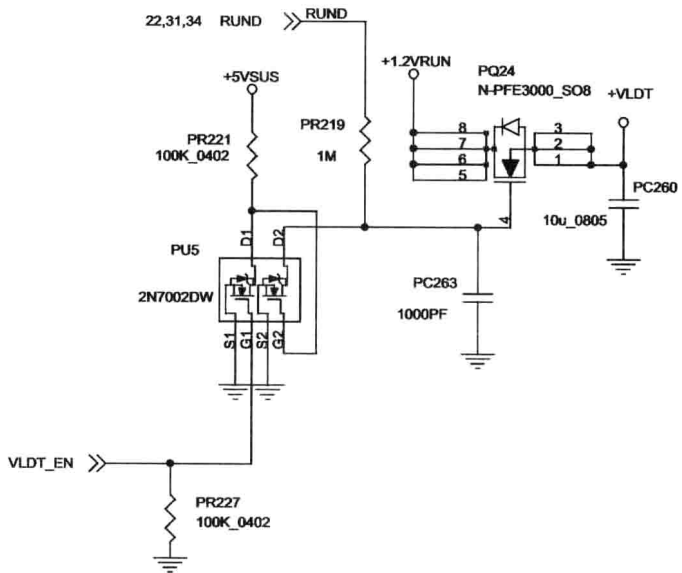


图 19-39　总线供电产生电路

+VLDT 经过 PR230 加到 PQ26 的 B 极，PQ26 导通拉低 PQ25 栅极，PQ25 截止，+3VRUN 经过 PR228 上拉 VLDT_PG，如图 19-40 所示。

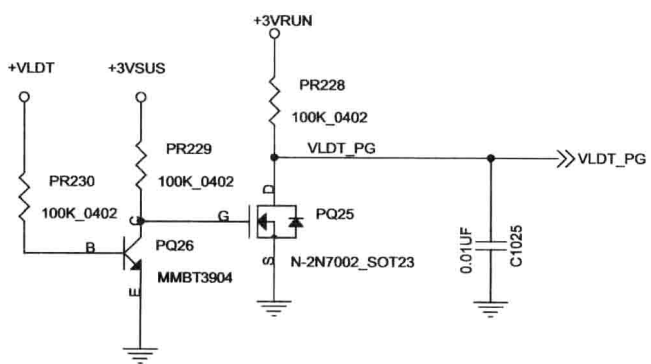


图 19-40　VLDT_PG 的产生电路

VLDT_PG 送给南桥 HT_VLD 脚，如图 19-41 所示。

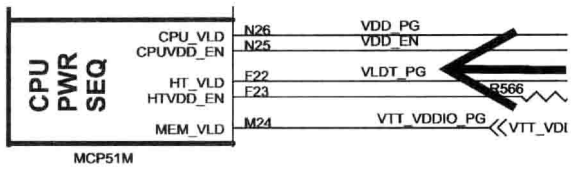


图 19-41　南桥收到 VLDT_PG

最后，南桥发出各路 PCI_RESET#、LPC_RESET 给 EC 等板载芯片，南桥还发出 MCP_PWRGD、MCP_RST#，如图 19-42 所示。

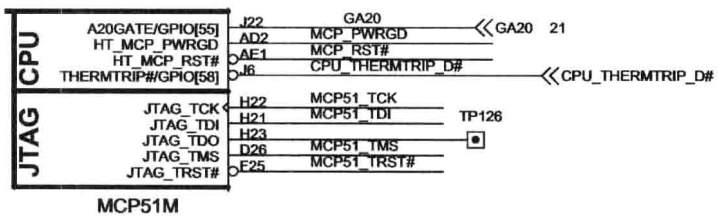


图 19-42　南桥发出 PG 和复位

MCP_PWRGD、MCP_RST#经过与门 U49 转换成 HT_MCP_PWRGD 和 HT_MCP_RST# 送给北桥，如图 19-43 所示。

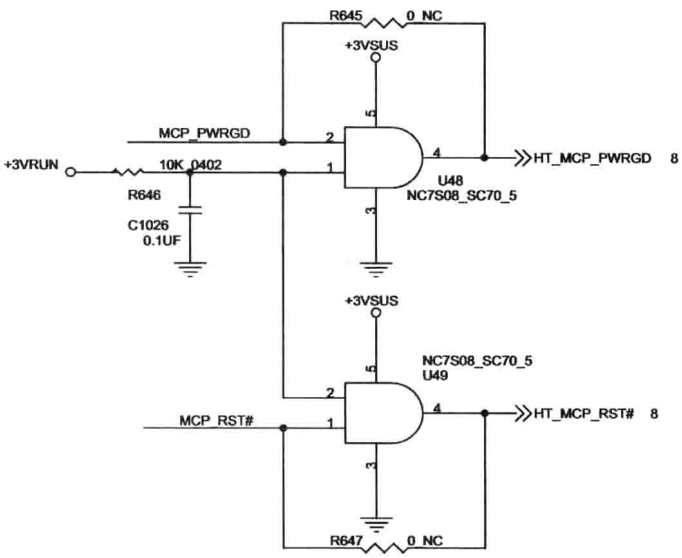


图 19-43　U48 所在电路截图

北桥在正确读取 BIOS 后，发出 HTCPU_STOP#、HTCPU_RST#、HTCPU_PWRGD，如图 19-44 所示。

三个高电平信号都送往 U019，RUN_PWRGD 也送往 U019，如图 19-45 所示。三个信号都为高，RUN_PWRGD 也为高时，U019 开漏输出。CPU_ALL_PWROK、CPU_LDTSTOP#、CPU_HT_RESET#由 CPU_VDDIO_SUS 上拉成 1.8V，送给 CPU。至此时序完成。

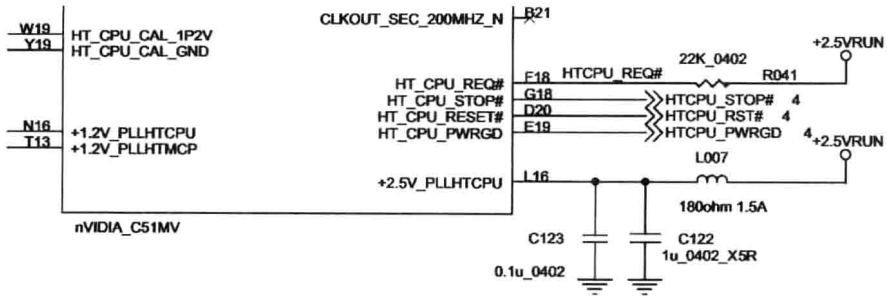


图 19-44　北桥发出 PG 和复位

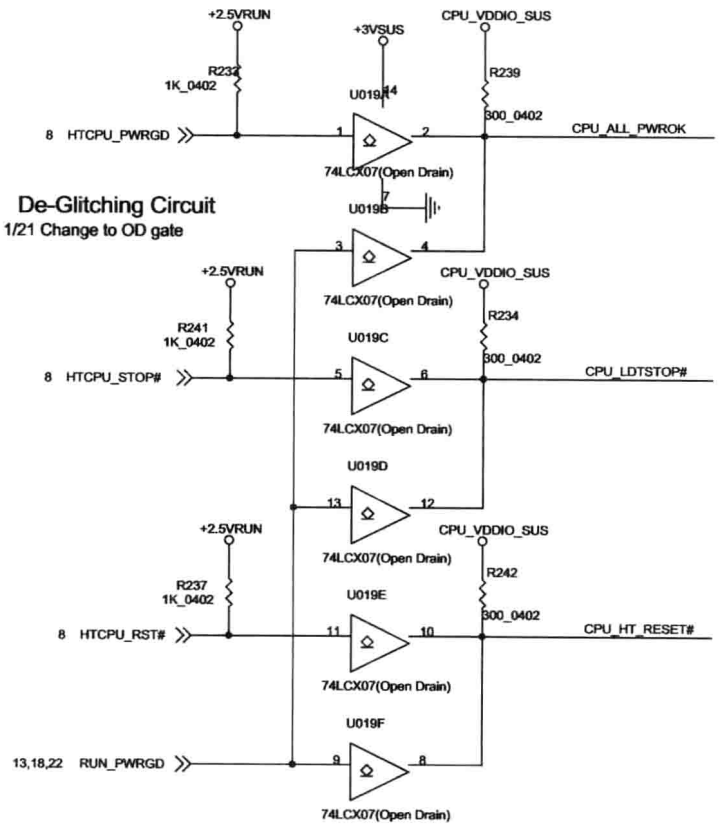


图 19-45　CPU 的 PG 和复位产生电路

19.3　AMD 芯片组标准时序

AMD 芯片组主要指 A50M、A70M 等搭配 APU 的新型芯片组，这种芯片组的标准时序如图 19-46 所示。

图 19-46 中的信号解释如下。

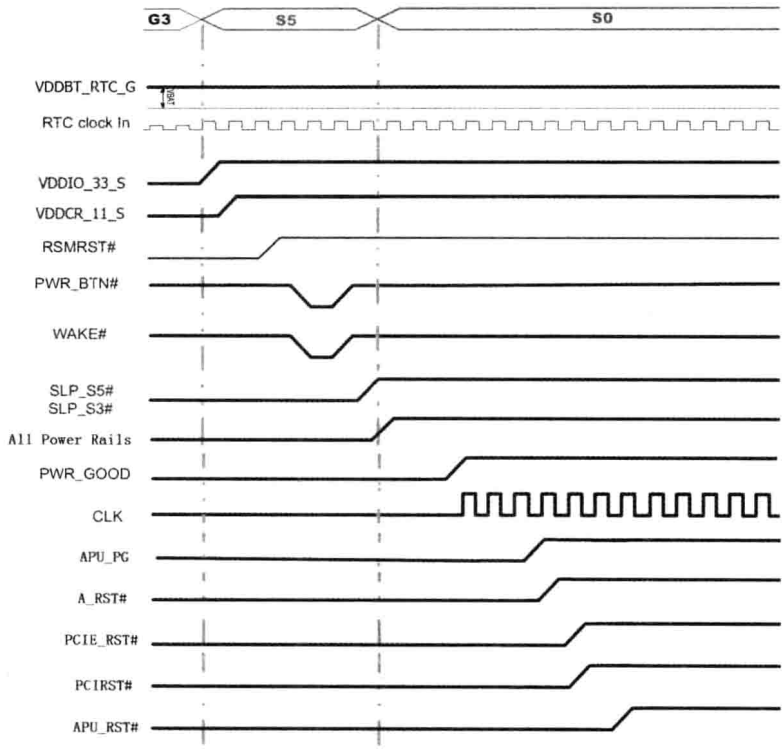


图 19-46　AMD 芯片组标准时序

VDDBT_RTC_G：RTC 电路的供电，3V。AMD 芯片组的 RTC 电路有问题会导致没复位，不跑码、时亮时不亮等各种故障。

RTC clock In：晶振起振给桥提供 32.768kHz 频率。RTC 电路有问题会导致没复位。

VDDIO_33_S：桥主待机电压，3.3V。

VDDCR_11_S：桥第二个待机电压，1.1V。

RSMRST#：桥待机电压好，3.3V。

PWR_BTN#：电源开关触发后，最终送达桥的触发信号，为高-低-高的脉冲。

WAKE#：唤醒信号，通常来自于网卡芯片，作用类似于 PWR_BTN#。

SLP_S5#：桥发出的退出关机状态的信号，3.3V，用于控制内存供电产生。

SLP_S3#：桥发出的退出睡眠状态的信号，3.3V，用于控制所有的 S0 电压。

All Power Rails：所有电源被开启，包括内存供电、桥供电、CPU 所需的多个供电，单桥芯片组没有总线供电。

PWR_GOOD：通知桥，此时 S0 状态电压全部正常。

CLK：桥内集成的时钟开始工作。

APU_PG：桥发出给 CPU 的电源好。A50 平台也叫 LDT_PG。

A_RST#：桥发出的平台复位，相当于 Intel 的 PLTRST#，3.3V。

PCIE_RST#：桥发出的 PCI-E 复位，3.3V。

PCIRST#：桥发出的 PCI 复位，3.3V。

APU_RST#：桥直接发给 CPU 的复位。A50 平台也叫 LDT_RST#。

19.4　AMD 芯片组时序（ACER 4235，广达 ZQE）

ACER 4235 由广达代工，板号为 ZQE，采用 AMD 芯片组，其芯片组时序如图 19-47 所示。

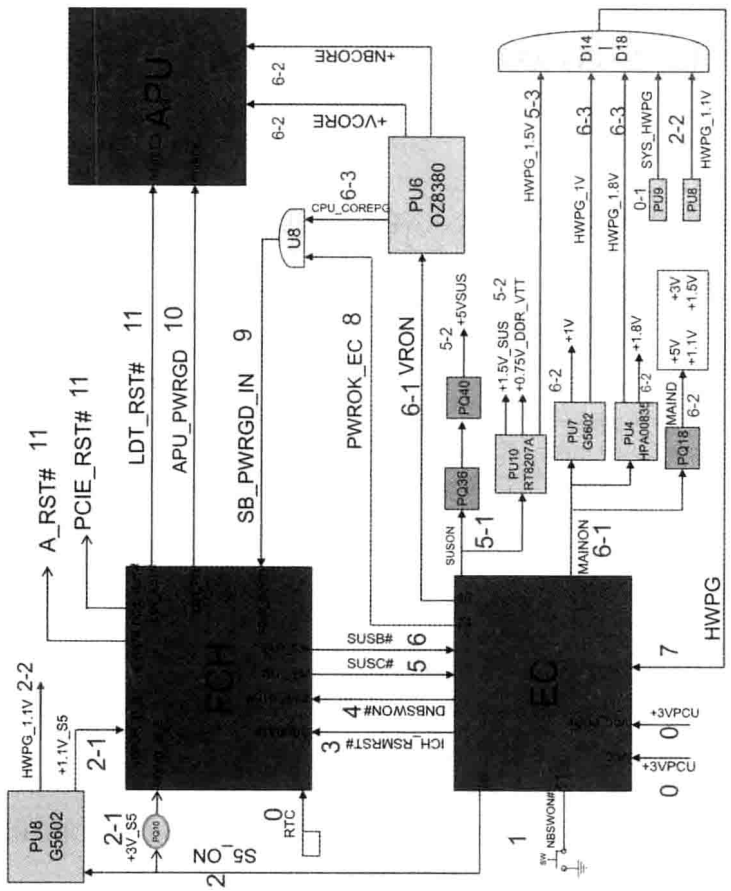


图 19-47　广达 ZQE 时序

图 19-47 中标号的解释为如下。

0：RTC 电路给 FCH 桥提供电压和 32kHz 频率。+3VPCU 给 EC 供电，并给 EC 的 VCC_POR#脚提供复位。

1：触发开关，产生 NBSWON#给 EC。

2：EC 发出 S5_ON。

2-1：S5_ON 送到 PQ10 开启+3V_S5，S5_ON 送到 PU8 控制产生+1.1V_S5。

2-2：PU8 正常输出+1.1V_S5 后，输出 HWPG_1.1V。

3：EC 延时发出 ICH_RSMRST#给桥。

4：EC 延时发出 DNBSWON#给桥的 PWR_BTN#。

5/6：桥发出 SLP_S5#和 SLP_S3#给 EC。

5-1：EC 收到 SUSC#后，发出 SUSON 送给 PQ36 和 PQ40 的电路以及 PU10。

5-2：PQ40 转换出+5VSUS；PU10 控制产生内存主供电+1.5V_SUS、基准电压+SMDDR_VREF 和内存负载供电+0.75V_DDR_VTT。

5-3：PU10 工作正常后，发出 HWPG_1.5V。

6-1：EC 收到 SUSB#后，发出 MAINON 送给 PU7、PU4，并给 PQ18 产生 MAIND 信号，同时 EC 发出 VR_ON 送给 PU6。

6-2：PU7 控制产生+1V，PU4 控制产生+1.8V，MAIND 控制产生+5V、+3V、+1.1V、+1.5V，PU6 控制产生 CPU 核心供电+VCORE 和+NBCORE。

6-3：PU7 和 PU4 都工作正常后，送给 HWPG_1V 和 HWPG_1.8V，PU6 工作正常后，发出 CPU_COREPG。

7：所有的 HWPG_*汇合一起形成 HWPG 送给 EC，如图 19-48 所示。

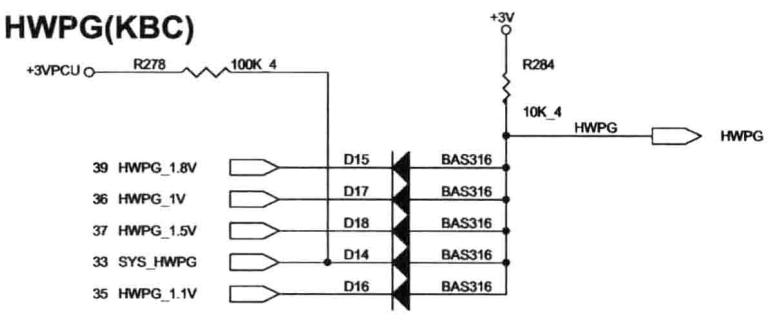


图 19-48 HWPG 产生电路

8：EC 收到 HWPG 后，发出 PWROK_EC。

9：PWROK_EC 与 PU6 发来的 CPU_COREPG 相与，形成 SB_PWRGD_IN 送给桥，作为桥发出复位的条件。

10：桥发出 APU_PWRGD 给 APU，表示所有供电都正常了。

11：桥发出 A_RST#、PCIE_RST#、LDT_RST#。A_RST#和 PCIE_RST#送给板载芯片插槽等，LDT_RST#送给 APU，CPU 开始工作。

19.5 AMD A70M 时序详解（联想 G485，仁宝 LA-8681P）

AMD A70M 是超微公司针对第二代 APU 平台 Fusion2 开发的芯片组，其标准时序依旧可以参考本章 19.3 节的 AMD 标准时序。

接下来详细分析一款采用此芯片组的机器，它就是联想 G485，由仁宝代工，板号为

LA-8681P。

19.5.1　RTC 电路

AMD 平台的 RTC 电路会导致各种莫名其妙的故障，如没复位、时亮时不亮等。凡是有问题的机器，请留意 RTC 电路是否正常。如图 19-49 所示，首先没有插入适配器和大电池时，由 JRTC2 的 CMOS 电池通过 PR131、PR132 产生 CHGRTC，再经过 PD109 产生+RTCBATT。插上电源后会有 RTCVREF 来接替电池的供电，并且可以给 CMOS 电池充电。

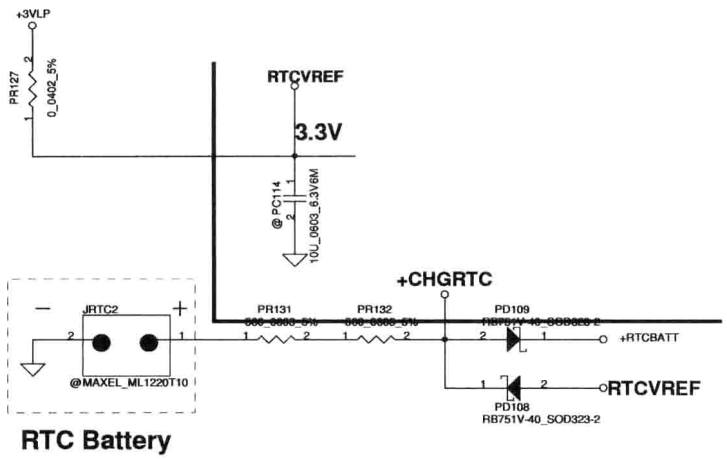


图 19-49　RTC 供电电路

+RTCBATT 经过 R105 给桥的 VDDBT_RTC_G 供电，如图 19-50 所示。

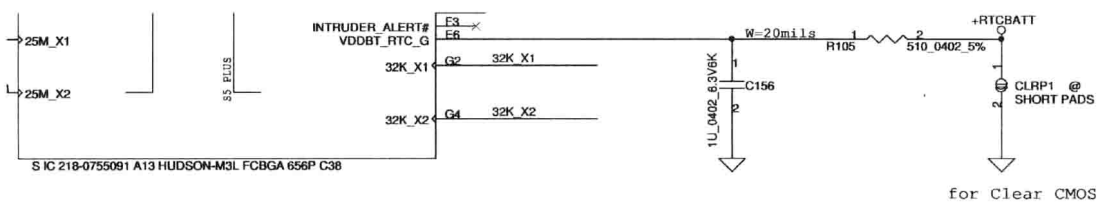


图 19-50　FCH 得到 RTC 供电

当桥得到+RTCBATT 后，32K_X1、32K_X2 连接的晶振 Y1 得到供电，晶振起振产生 32.768kHz 时钟给桥，如图 19-51 所示。

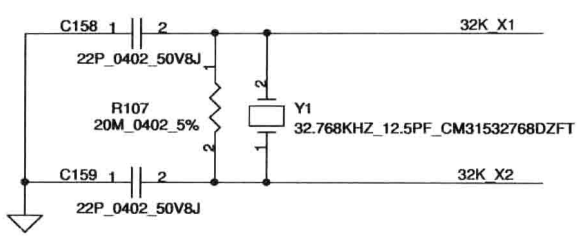


图 19-51　RTC 晶振电路

19.5.2 保护隔离电路

插入适配器，产生 VIN，如图 19-52 所示。

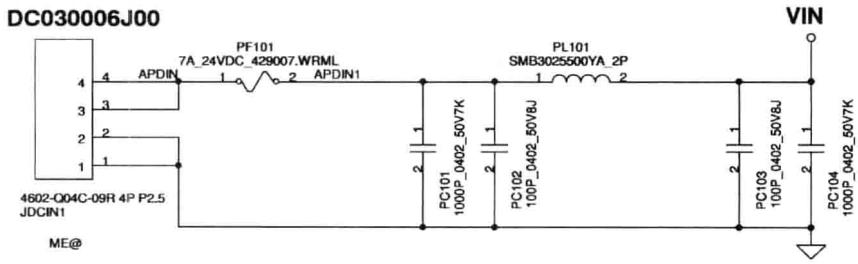


图 19-52 VIN 的产生电路

如图 19-53 所示，VIN 经过 PQ301 体二极管先产生 P2，要产生公共点 B+，必须 PQ301 和 PQ302 都完全导通，导通条件是 P2-1 点电压至少低于 14V。PQ308 或者 PQ307B 任意一个场效应管导通，都可以形成分压，产生低于 14V 的 P2-1。控制 PQ308 的信号是 BATT_OUT 为高；控制 PQ307B 导通的是 PACIN 和 ACON 为高，且 ACOFF 要为低。

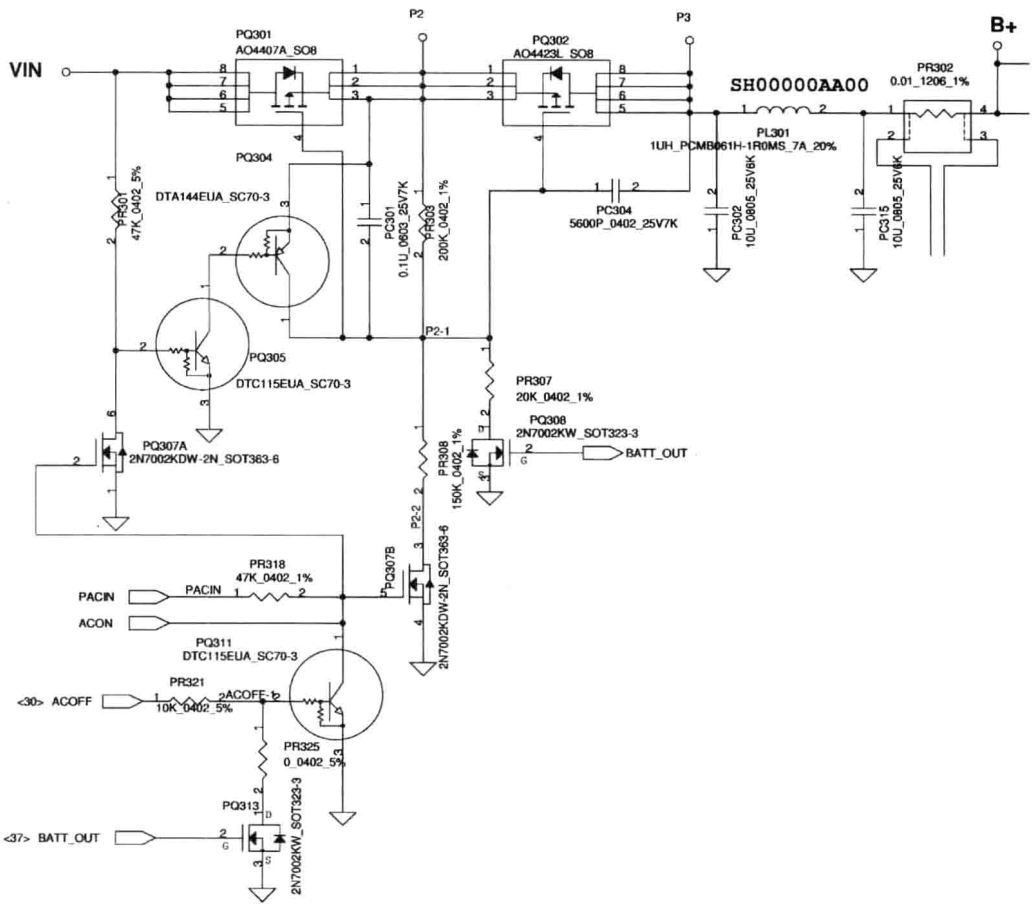


图 19-53 公共点产生电路

首先看 BATT_OUT，它要为高电平，必须 PQ202、PQ203 截止，且有+3VALW 上拉。经过分析必须电池电压 VMB2 低于 8.95V，且 EC 发来 BATT_LEN#，BATT_OUT 才会为高，同时+3VALW 也要有电，如图 19-54 所示。也就是说，在公共点没有产生之前，这个电路是不会控制公共点产生的。

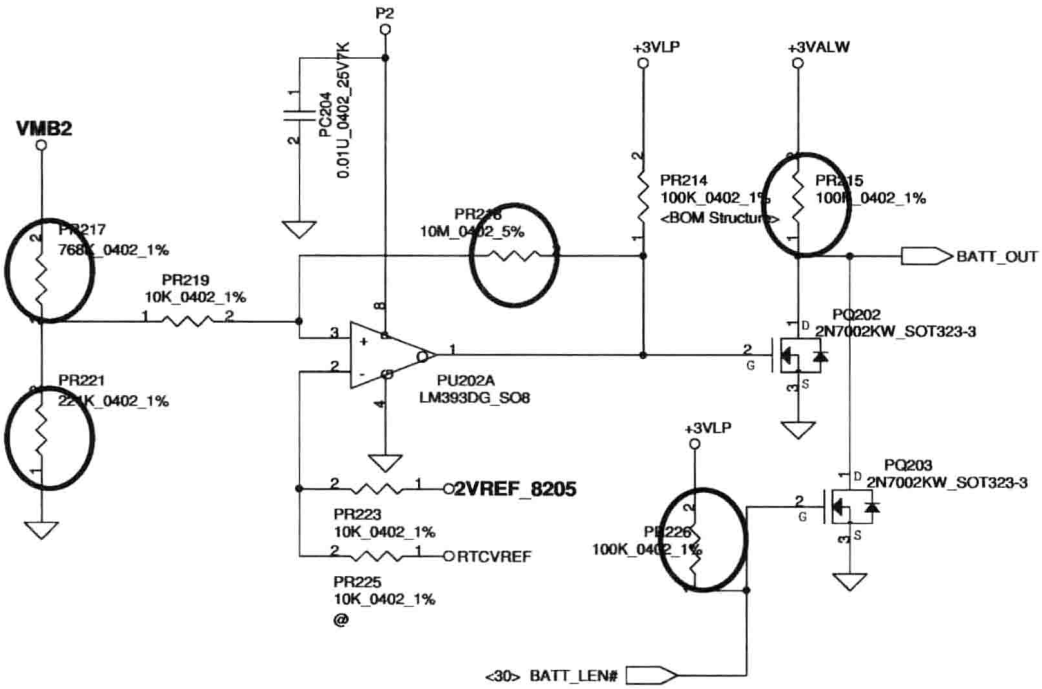


图 19-54　BATT_OUT 的电路

接下来看 PACIN、ACON、ACOFF。ACON 没有连接其他地方，说明该机没有仁宝特有的预供电电路（点火回路）。ACOFF 连接 EC，此时公共点还没产生，EC 没有电，ACOFF 为低。

VIN 经过 PQ301 体二极管产生 P2 送给 VCC，VIN 经过 PR314 和 PR317 分压给 ACDET，如图 19-55 所示。

BQ24727 的 ACOK#输出内部框图如图 19-56 所示。分析 BQ24727 的内部框图，当 ACDET 的电压大于 0.6V，VCC 电压超过 3.75V，芯片输出线性电压 REGN，6V，更名为 BQ24727VDD；当 ACDET 电压高于 2.4V，芯片输出低电平的 ACOK#，更名为 ACPRN。

低电平的 ACPRN 使 PQ316 截止，由 BQ24727VDD 分压产生 3.3V 左右的 PACIN，同时转出 ACIN 送给 EC，如图 19-57 所示。只有在系统程序对电池电量进行校正时，EC 才会发出高电平的 ACOFF，其他情形之下 ACOFF 都为低。

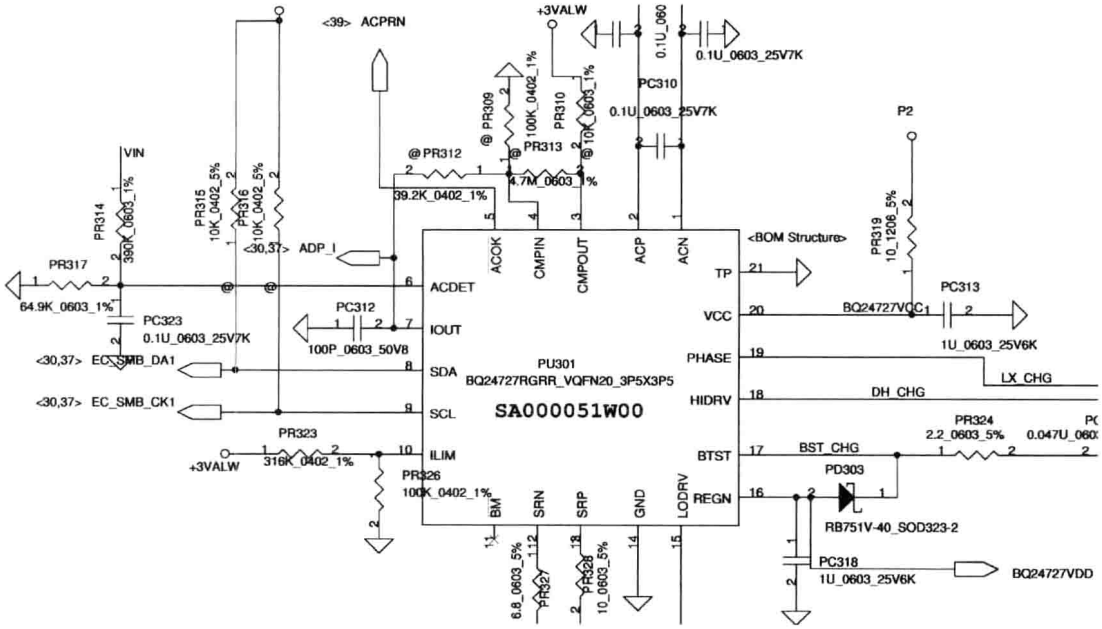


图 19-55　充电电路所在电路截图

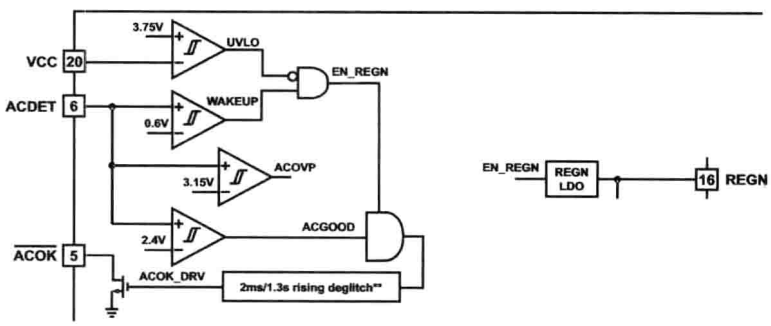


图 19-56　BQ24727 内部框图截图

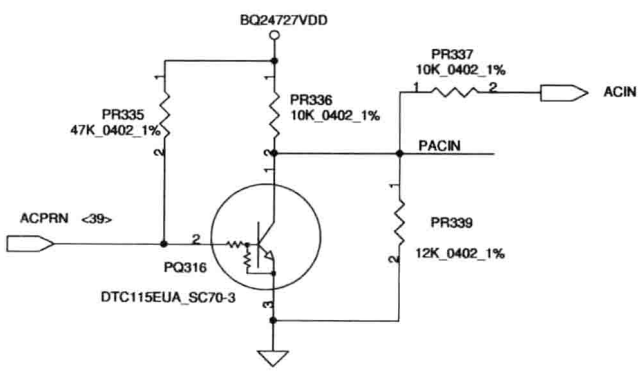


图 19-57　PACIN 和 ACIN 的产生电路

19.5.3　待机供电

公共点 B+一路更名为 RT8205_B+送给 RT8205 的 VIN，另一路经过 PR411 和 PR412 分压送给 EN，如图 19-58 所示。

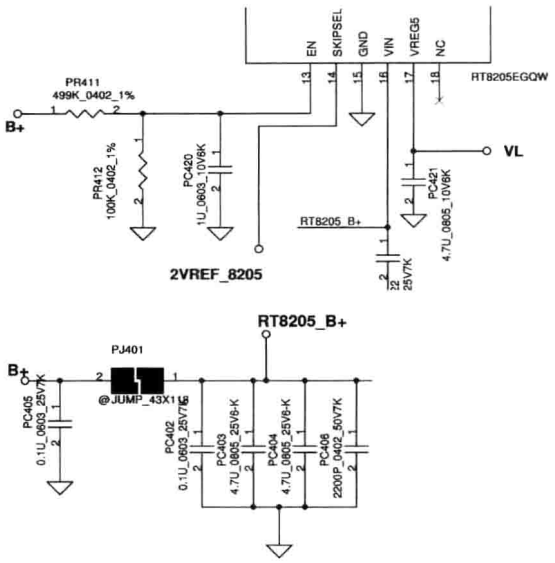


图 19-58　B+更名为 RT8205_B+后送给待机芯片

根据 RT8205（PU401）数据手册可知，RT8205 得到 VIN 和 EN 后，就可以输出线性 VREG3、VREG5、REF。

芯片输出的 VREG3 更名为+3VLP，如图 19-59 所示。

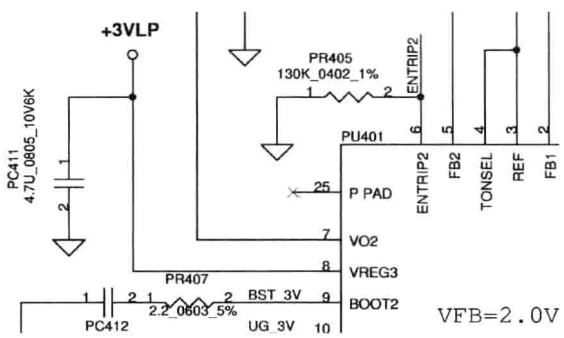


图 19-59　RT8205 输出线性电压

RT8205 数据手册中 EN 阈值描述为最低 1V，所以 B+最低电压 6V，如图 19-60 所示。

EN Threshold Voltage	Logic-High	V_{IH}		1	–	--	V
	Logic-Low	V_{IL}		--	–	0.4	V

图 19-60　RT8205 数据手册中的 EN 阈值的电气特性描述截图

+3VLP 给 U31（EC）供电，如图 19-61 所示。

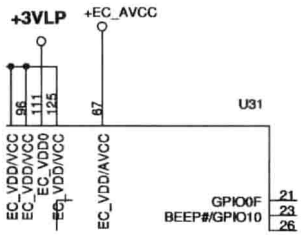


图 19-61　EC 得到待机供电

EC 识别到 ACIN 后，EC 发出 EC_ON（如果识别不到 ACIN，需要收到 ON/OFF 才能发出 EC_ON），如图 19-62 所示。

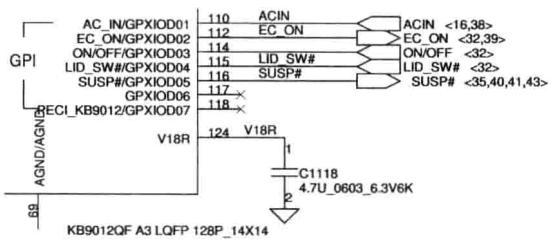


图 19-62　EC 发出 EC_ON

EC_ON 通过 PR418 加到 PQ406 的 B 极，PQ406 导通，PQ405A 和 PQ405B 都截止（MAINPWON 连接到温控电路，没有过温时，不会为低），图中“@”表示没装零件，如图 19-63 所示。

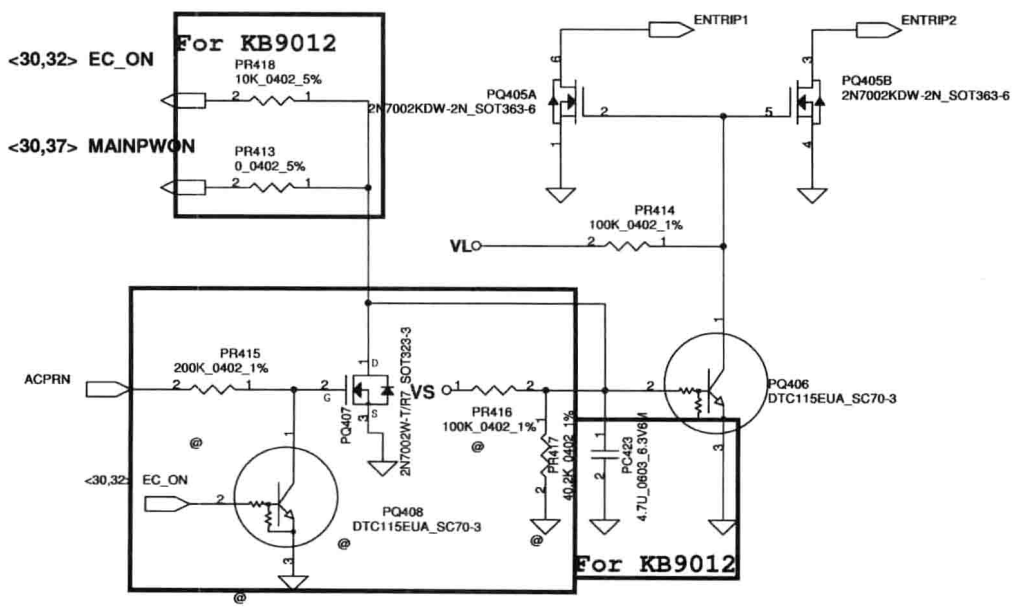


图 19-63　EC_ON 控制电路

RT8205 的 ENTRIP1、ENTRIP2 没有被直接拉低，而是通过各自的电阻 PR406、PR405 接地，作为过流阈值设定，并开启两路 PWM（内部有上拉），如图 19-64 所示。

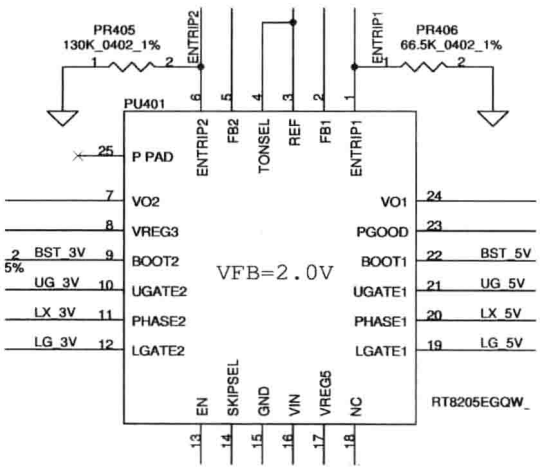


图 19-64　RT8205 获得 PWM 的开启

RT8205 输出+3VALWP 和+5VALWP，经过隔离点 PJ402、PJ403 分别更名为+3VALW、+5VALW，如图 19-65 所示。

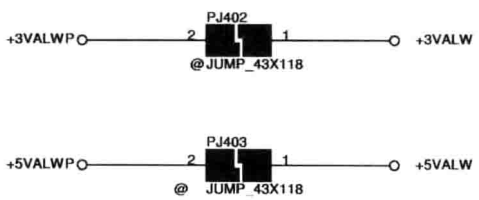


图 19-65　+3VALW、+5VALW 的隔离点

RT8205 正常产生+3VALW 和+5VALW 后，开漏输出 SPOK，如图 19-66 所示。

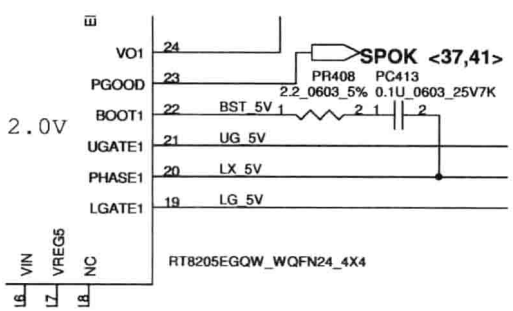


图 19-66　RT8205 输出 SPOK

由 VL 上拉为高电平控制 PQ204 导通，使 PR218 和 PRR220 分压，控制 PQ205 导通，产生+VSBP，经过隔离点 PJ201 后更名为+VSB，如图 19-67 所示。

+3VALW 直接给 EC 供电，也经过 L45 转成+EC_AVCC 给 EC 供电，如图 19-68 所示。

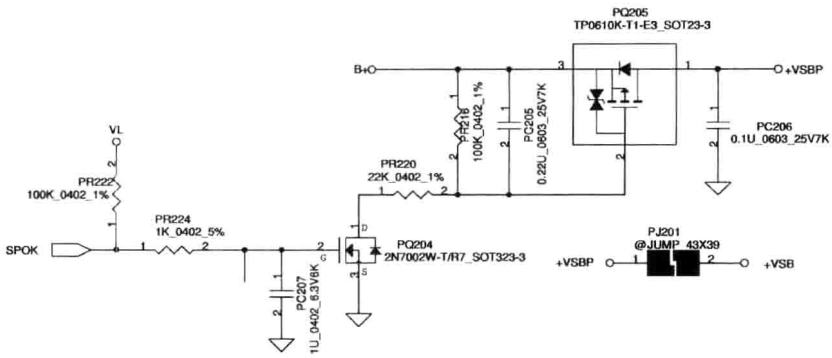


图 19-67　+VSB 的产生电路

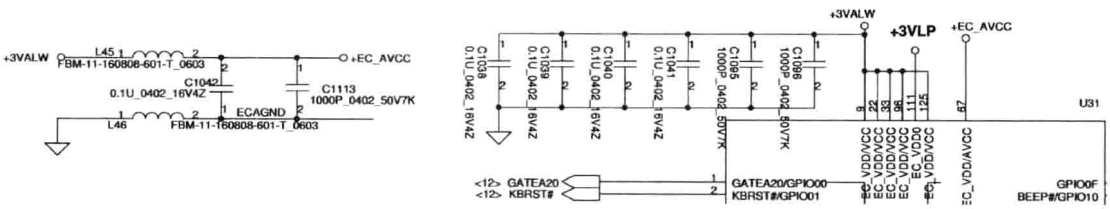


图 19-68　EC 获得待机供电

该机 EC 无需待机时钟。+3VALW 经过延时给 EC 复位，如图 19-69 所示。

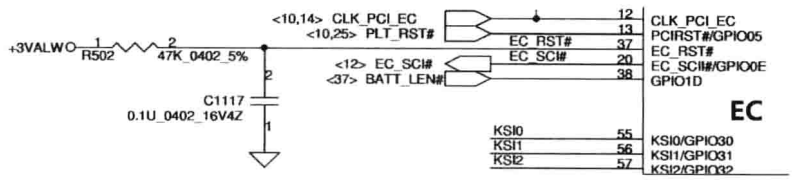


图 19-69　EC 获得复位

EC 读取 ROM 的引脚空置，说明 EC 自带程序，如图 19-70 所示。

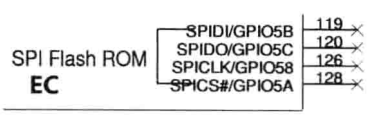


图 19-70　EC 的 SPI 引脚空置

+3VALW 同时也给桥供电，如图 19-71 所示。

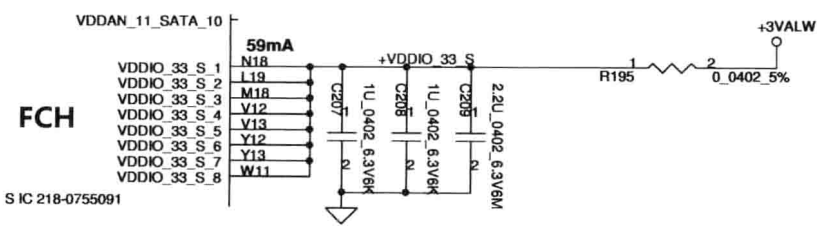


图 19-71　FCH 得到待机供电

+5VALW 给 PU601 供电，SPOK 送给 PU601 的 EN，PU601 输出+1.1VALWP，经过隔离点转成+1.1V_ALW，如图 19-72 所示。

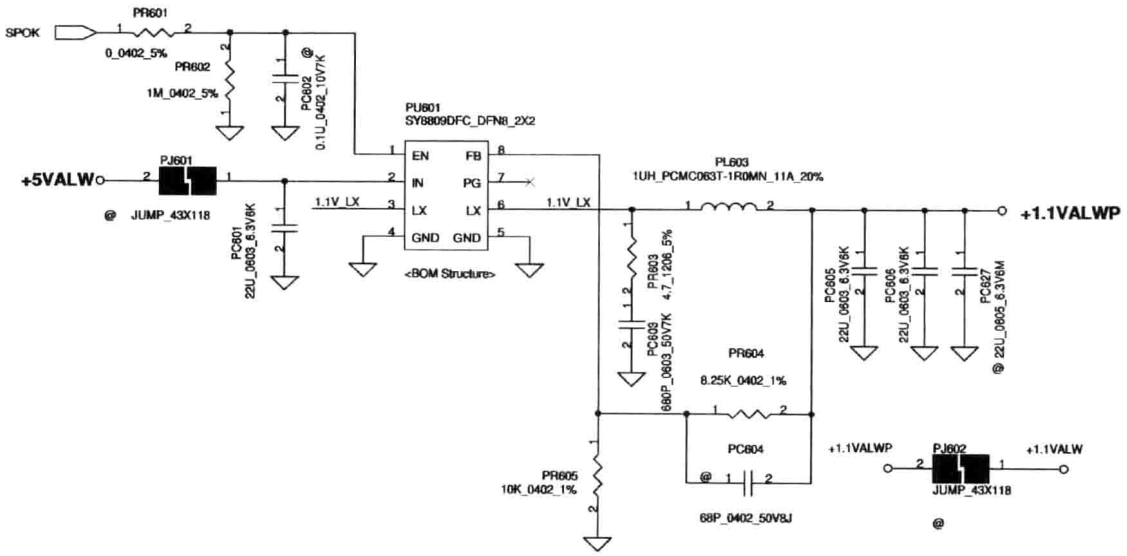


图 19-72　+1.1VALW 的产生电路

+1.1VALW 给桥作为第二个待机电压，如图 19-73 所示。

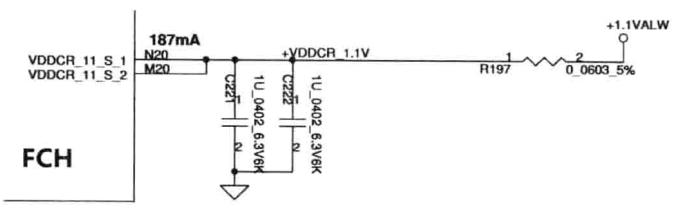


图 19-73　桥得到 1.1V 待机电压

▷▷▷ 19.5.4　触发开关

按下开关，产生 ON/OFFBTN#，如图 19-74 所示。

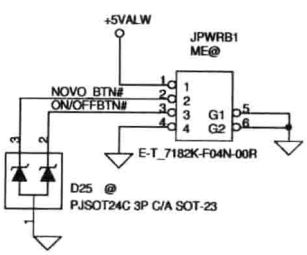


图 19-74　开关接口

ON/OFFBTN#经过 R720 产生 ON/OFF，如图 19-75 所示。图中 D24、R535 等带“@”

的元件都没有安装。

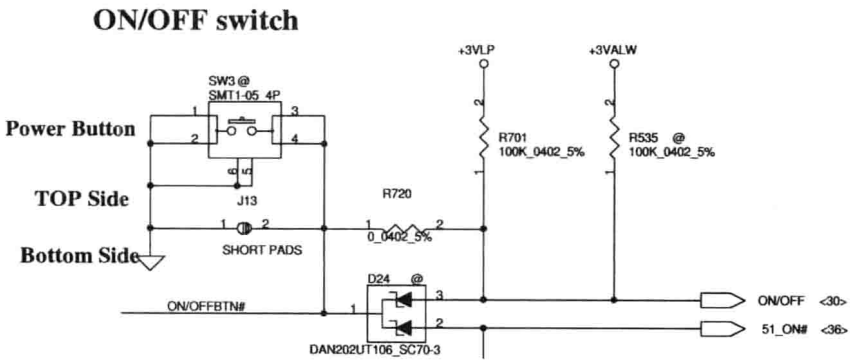


图 19-75　ON/OFF 的产生电路

ON/OFF 送给 EC，如图 19-76 所示。

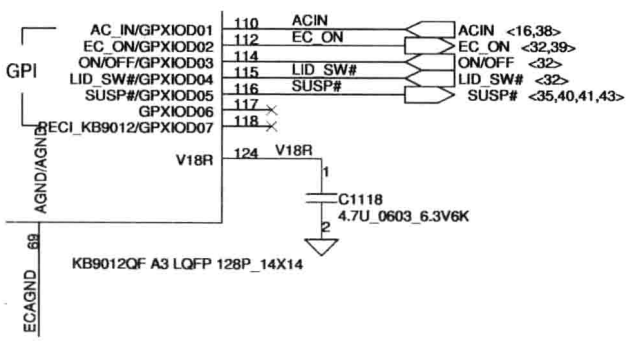


图 19-76　EC 收到触发信号

EC 收到 ON/OFF 后先发出 EC_RSMRST#，检测到 115 脚的 LID_SW#为高时，再发出 PBT_OUT#，如图 19-77 所示。

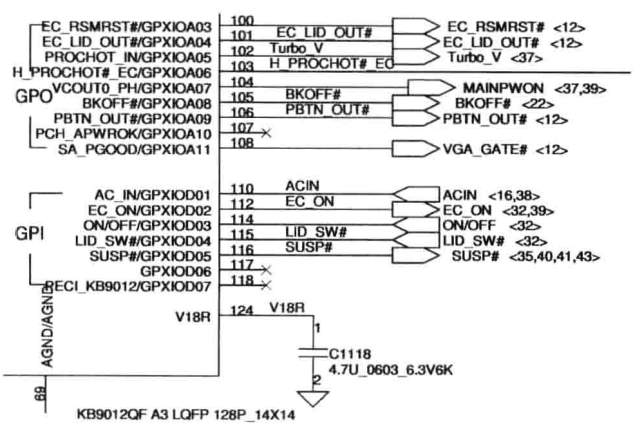


图 19-77　EC 的触发电路截图

EC_RSMRST#和 PBTN_OUT#分别送给了桥的 RSMRST#和 PWR_BTN#，桥收到

PWR_BTN#后，发出 PM_SLP_S5#、PM_SLP_S3#，如图 19-78 所示。

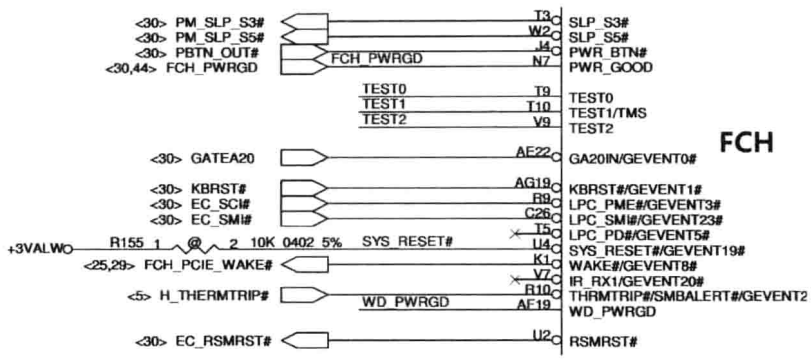


图 19-78　FCH 的触发电路截图

PM_SLP_S5#、PM_SLP_S3#都送往了 EC，如图 19-79 所示。

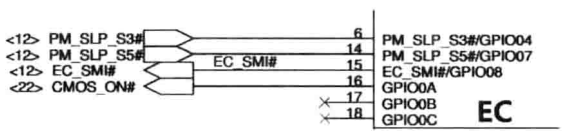


图 19-79　EC 收到上电信号

19.5.5　产生供电

EC 收到 SLP_S5#后，发出高电平的 SYSON，如图 19-80 所示。

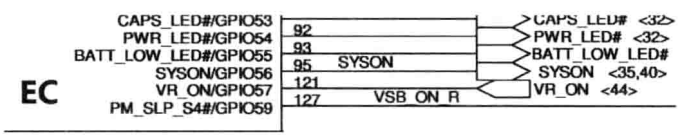


图 19-80　EC 发出 SYSON

SYSON 送给了 PU501（TPS51212）的 EN 脚，如图 19-81 所示。

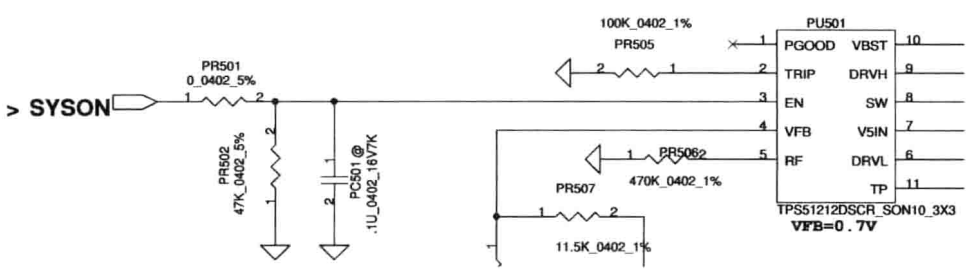


图 19-81　内存供电芯片

PUT501 得到 EN，得到+5VALW 给的供电后，产生+1.5VP，经过隔离点更名为+1.5V，如图 19-82 所示。

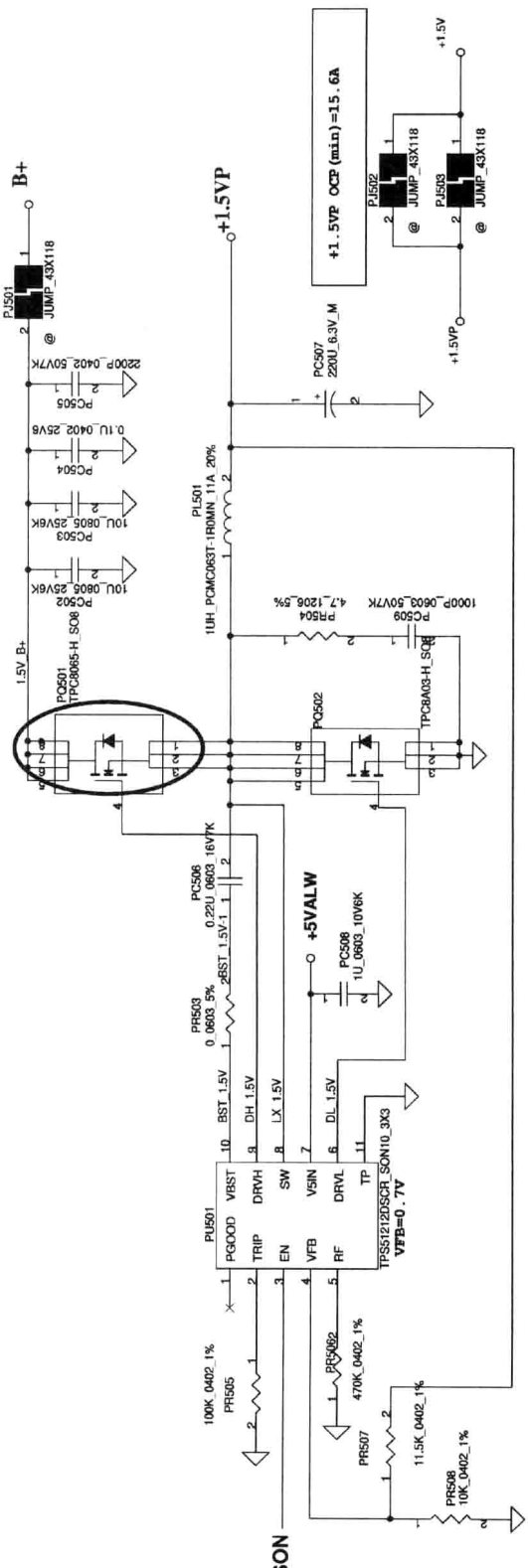


图 19-82　内存供电的产生

EC 收到 SLP_S3#后，发出高电平的 SUSP#，如图 19-83 所示，

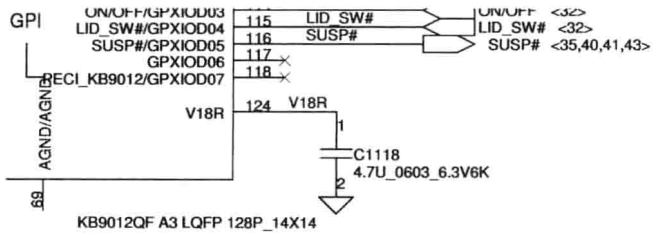


图 19-83　EC 发出 SUSP#

SUSP#一路控制 Q61 导通，拉低 1.5VS_GATE，使 Q55 的 G 极也为低电平。Q55 为 P 沟道，G 极低电平可以导通，+1.5V 通过 Q55 产生+1.5VS，如图 19-84 所示。

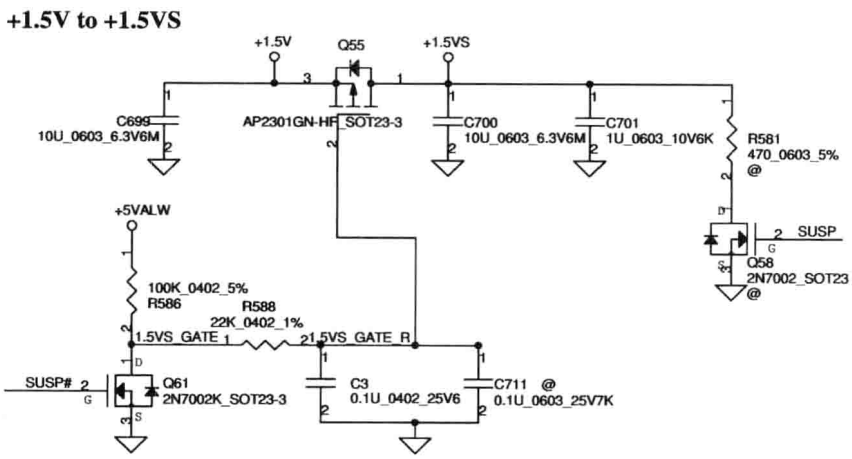


图 19-84　+1.5VS 的产生电路

SUSP#送给 PU502，用于控制产生+1.8VSP，经过隔离点更名为+1.8VS，如图 19-85 所示。

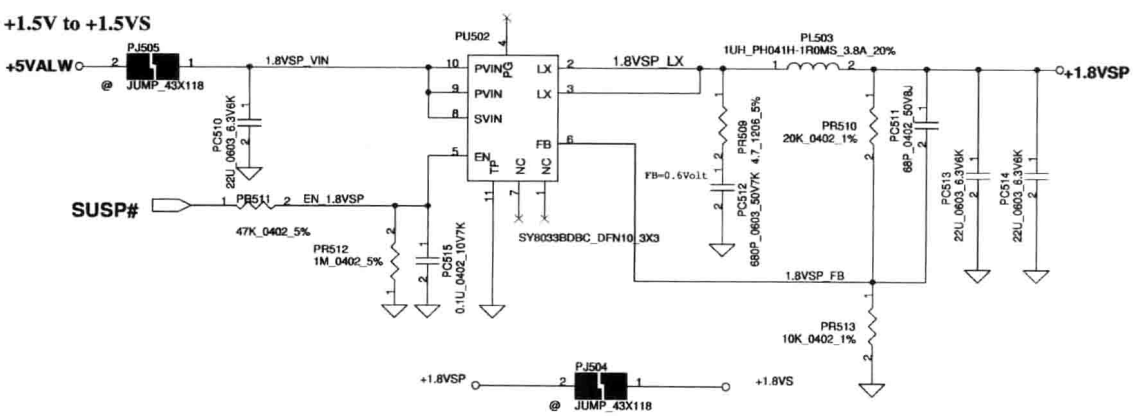


图 19-85　+1.8VS 的产生电路

SUSP#同时送给 PU602，控制产生+1.05VSP，经过隔离点更名为+1.05VS，如图 19-86 所示。

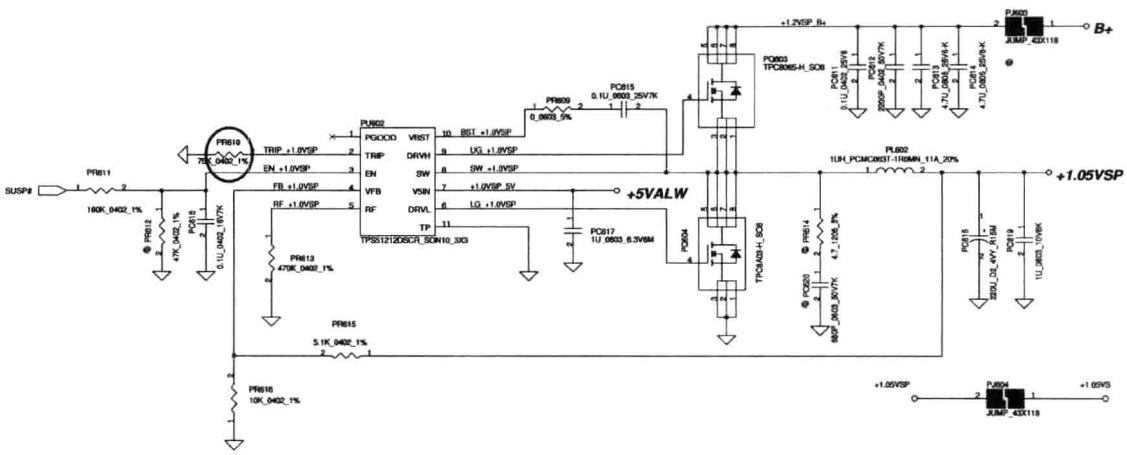


图 19-86　+1.05VS 的产生电路

SUSP#还经过 Q63 反相成低电平的 SUSP，如图 19-87 所示。

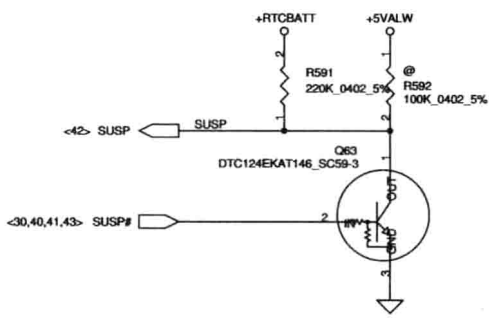


图 19-87　SUSP 的产生电路

SUSP 用于开启+5VS、+3.3VS、+1.1VS，如图 19-88、图 19-89、图 19-90 所示。以+5VS 为例分析：低电平的 SUSP 控制 Q59 截止，+VSB 通过 R584、R587 上拉 Q34 的 G 极。U34 为 N 沟道，19V 的+VSB 足够使其完全导通，+5VALW 通过 U34 产生+5VS。

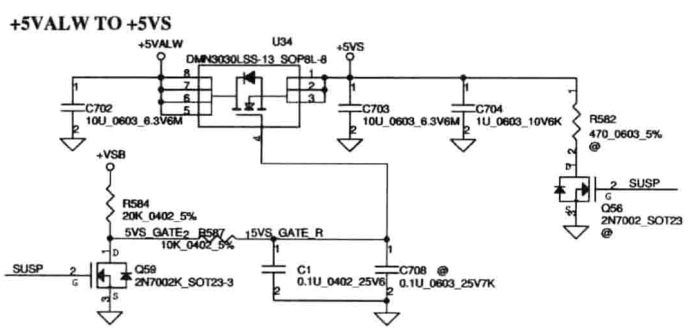


图 19-88　+ 5VS 的产生电路

+3VALW TO +3VS

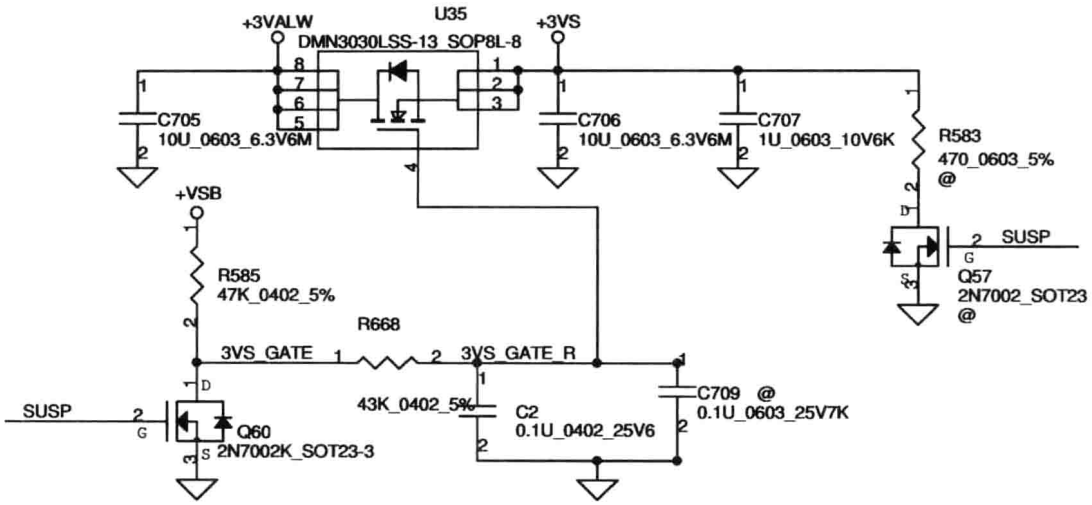


图 19-89　+3VS 的产生电路

+1.1VALW to +1.1VS

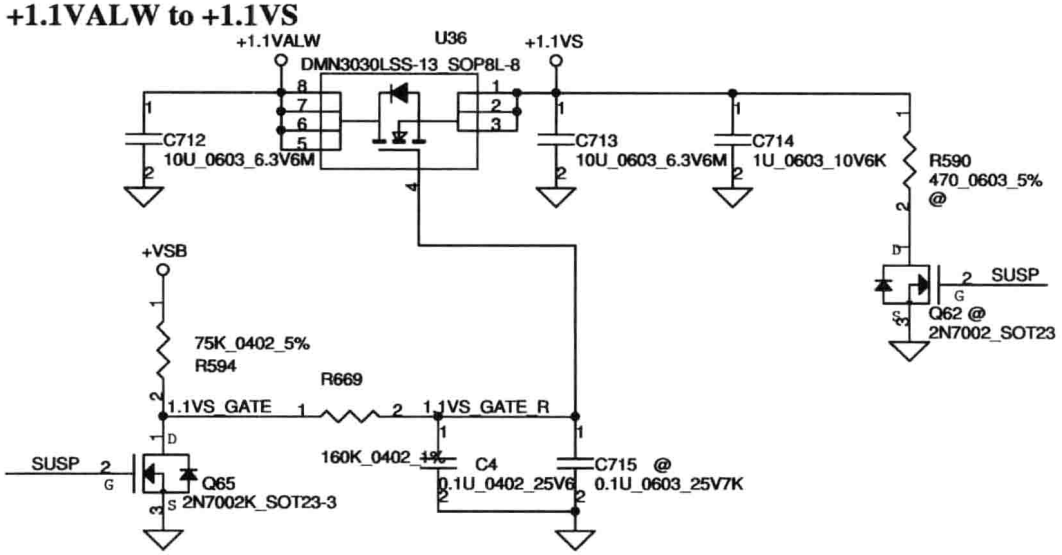


图 19-90　+1.1VS 的产生电路

SUSP 控制 PQ701 截止。+3VALW 和+1.5V 给 PU701 供电，+1.5V 分压成 0.75V 给 VREF，PU701 产生+0.75VSP，经过隔离点更名为+0.75VS，如图 19-91 所示。

▷▷▷ 19.5.6　APU 供电

EC 收到 PM_SLP_S3#后，延时发出 VR_ON，如图 19-92 所示。

VR_ON 送给了 ISL6265，如图 19-93 所示。

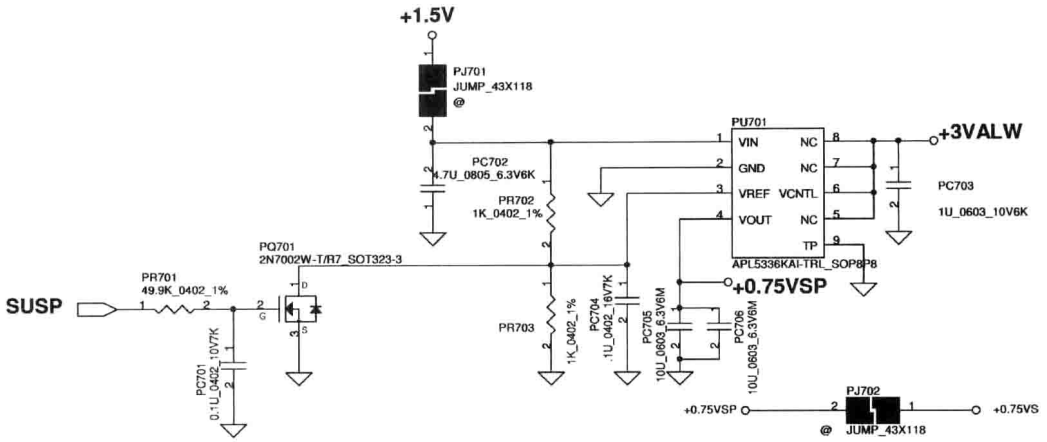


图 19-91　+0.75VS 的产生电路

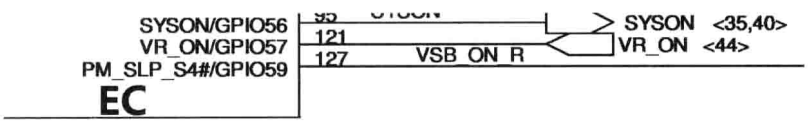


图 19-92　EC 发出 VR_ON

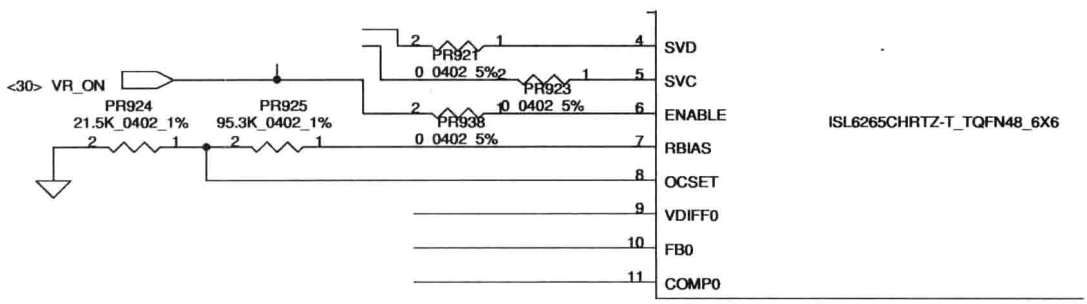


图 19-93　VR_ON 送给 APU 供电核心

ISL6265 得到供电收到 VR_ON 且收到 SVD/SVC，芯片产生 APU 核心+APU_CORE 和 +ACPU_CORE_NB（注意，此时 SVC/SVD，由 1.8V 上拉，只能当 PVID 使用，APU 供电为 1.4V 左右，只有后续 APU 供电芯片得到 PWROK 后，才会开始解码 SVID）。供电正常后，ISL6265 发出 VGATE，如图 19-94 所示。

VGATE 送给了 EC，如图 19-95 所示。

EC 收到 VGATE 后，发出 FCH_PWRGD，如图 19-96 所示。

FCH_PWRGD 送给了桥的 PWR_GOOD，如图 19-97 所示。

▷▷▷ 19.5.7　时钟、PG 和复位

桥供电正常后，25MHz 晶振 Y4 起振，如图 19-98 所示。桥再收到 FCH_PWRGD 后，内部集成的时钟开始工作，送出各路时钟。

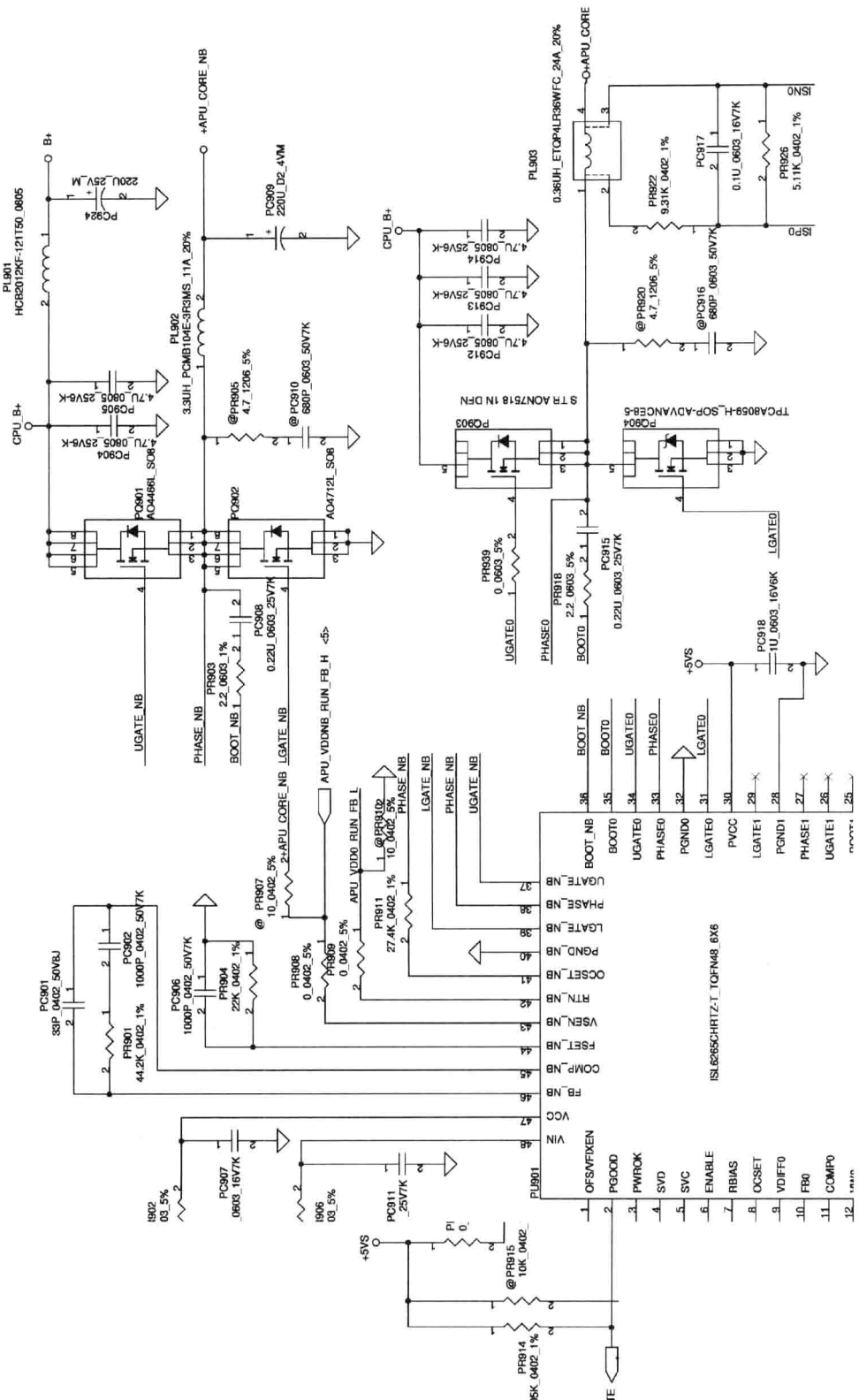


图 19-94 APU 供电芯片

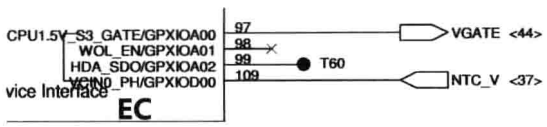


图 19-95　EC 收到 VGATE

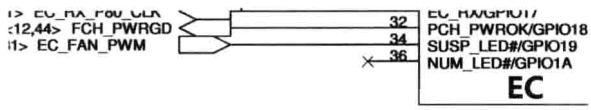


图 19-96　EC 发出 FCH_PWRGD

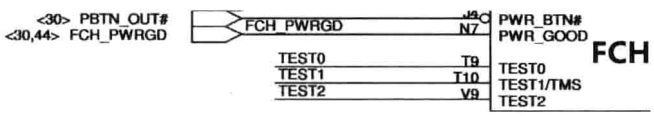


图 19-97　FCH 收到 PWR_GOOD

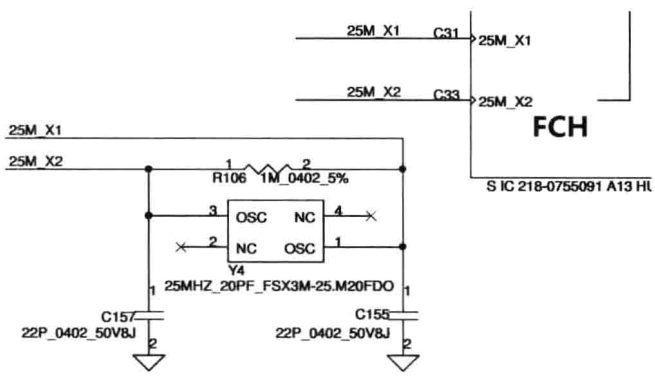


图 19-98　25MHz 晶振

桥发出 APU_PWRGD，如图 19-99 所示。

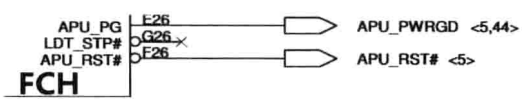


图 19-99　FCH 发出 APU_PWRGD

一路送给 ISL6265，用于激活 ISL6265 的 SVI 界面，运行 I2C 协议，解码 SVID，如图 19-100 所示。

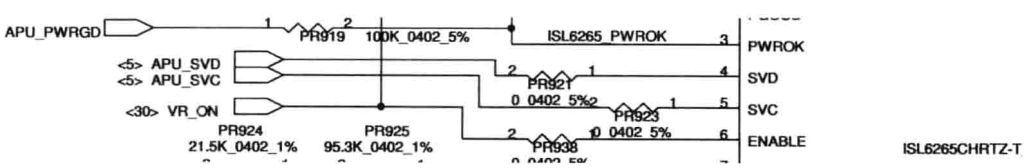


图 19-100　ISL6265 收到 APU_PWRGD

ISL6265 的 PWROK 引脚解释原文：

System power good input. When this pin is high, the SVI interface is active and I²C protocol is running. While this pin is low, the SVC, SVD, and VFIXEN input states determine the pre-PWROK metal VID or VFIX mode voltage. This pin must be low prior to the ISL6265 PGOOD output going high per the AMD SVI Controller Guidelines.

APU_PWRGD 另一路送给 APU，如图 19-101 所示。

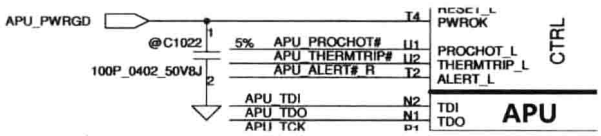


图 19-101　APU_PWRGD 另一路送给 APU

桥再发出 A_RST#、PCIRST#、PCIE_RST#。其中，只有 A_RST#采用，更名为 PLT_RST#，如图 19-102 所示。

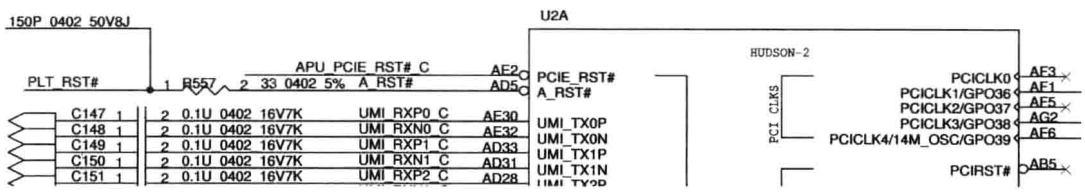


图 19-102　桥发出复位

PLT_RST#送给了网卡、EC，如图 19-103、图 19-104 所示。

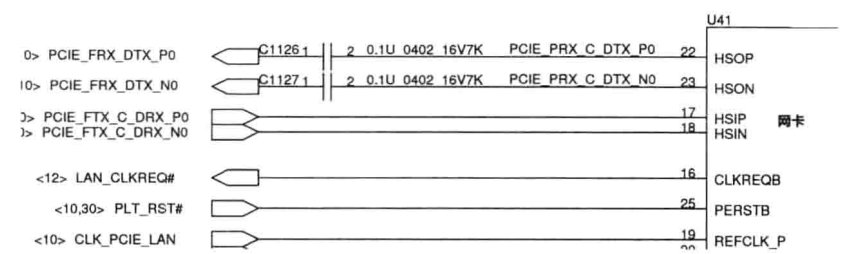


图 19-103　网卡收到复位

PLT_RST#在转成 APU_PCIE_RST#，如图 19-105 所示。

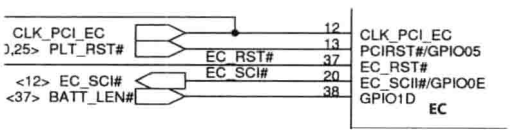


图 19-104　EC 收到复位

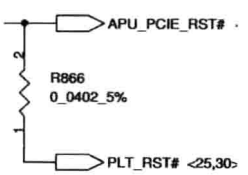


图 19-105　PLT_RST#更名为 APU_PCIE_RST#

APU_PCIE_RST#送给了 JWLN1（MINI PCI-E），如图 19-106 所示。

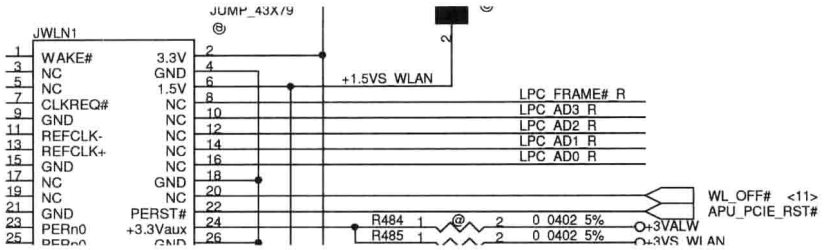


图 19-106　MINI PCI-E 槽收到复位

APU_PCIE_RST#还送给了 U7，与 PXS_RST#相与产生 GPU_RST#，如图 19-107 所示。

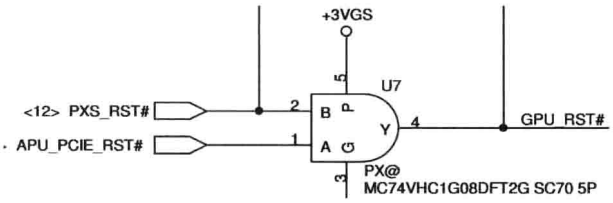


图 19-107　GPU_RST#的产生电路

最后，桥发出 APU_RST#，送给了 APU，如图 19-108 所示。

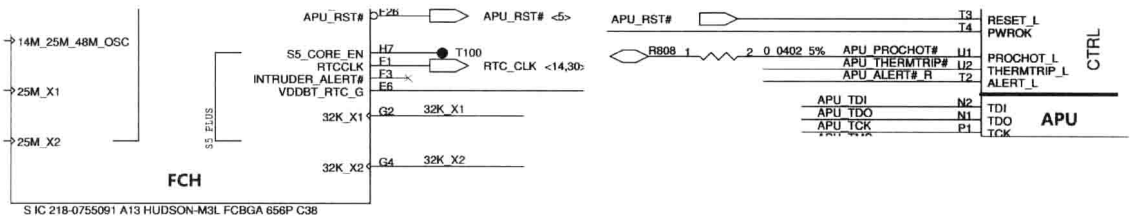


图 19-108　桥发出 APU_RST#给 APU

▷▷▷ 19.5.8　独显工作时序

EC 发出低电平的 VGA_GATE#控制 Q112 截止，桥发出高电平的 PXS_PWREN，如图 19-109 所示。

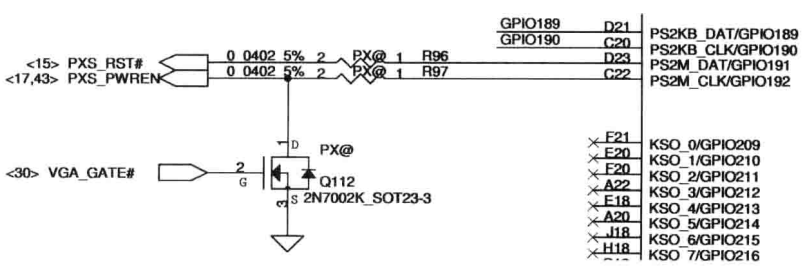


图 19-109　PXS_PWREN 所在电路截图

PXS_PWREN 控制产生+3VGS，如图 19-110 所示。

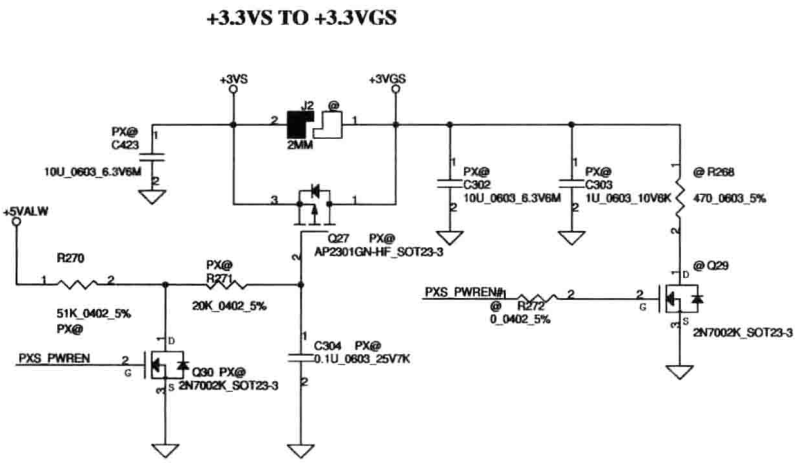


图 19-110　+3VGS 的产生电路

PXS_PWREN 经 Q26 转换成 PXS_PWREN#，如图 19-111 所示。

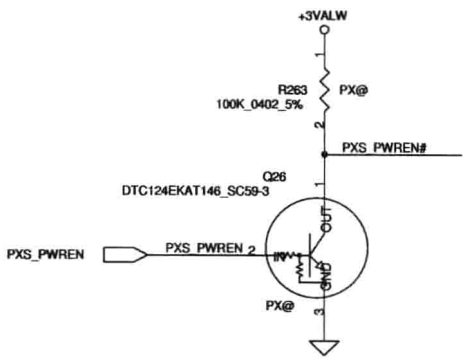


图 19-111　PXS_PWREN#的产生电路

PXS_PWREN#用于开启+1.05VGS 和+1.8VGS，如图 19-112、图 19-113 所示。

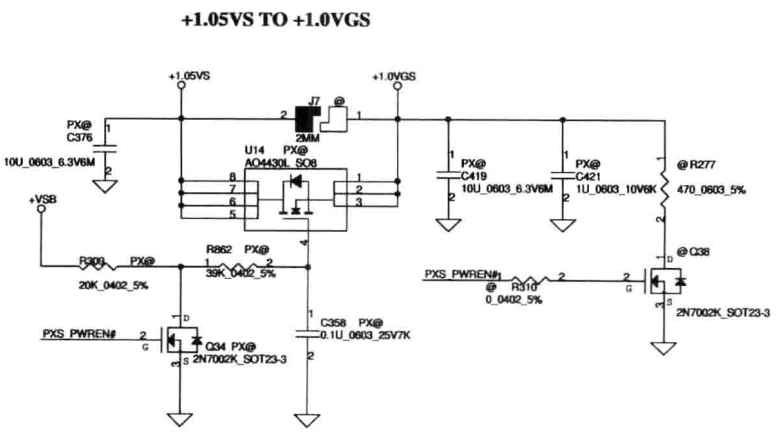


图 19-112　+1.0VGS 的产生电路

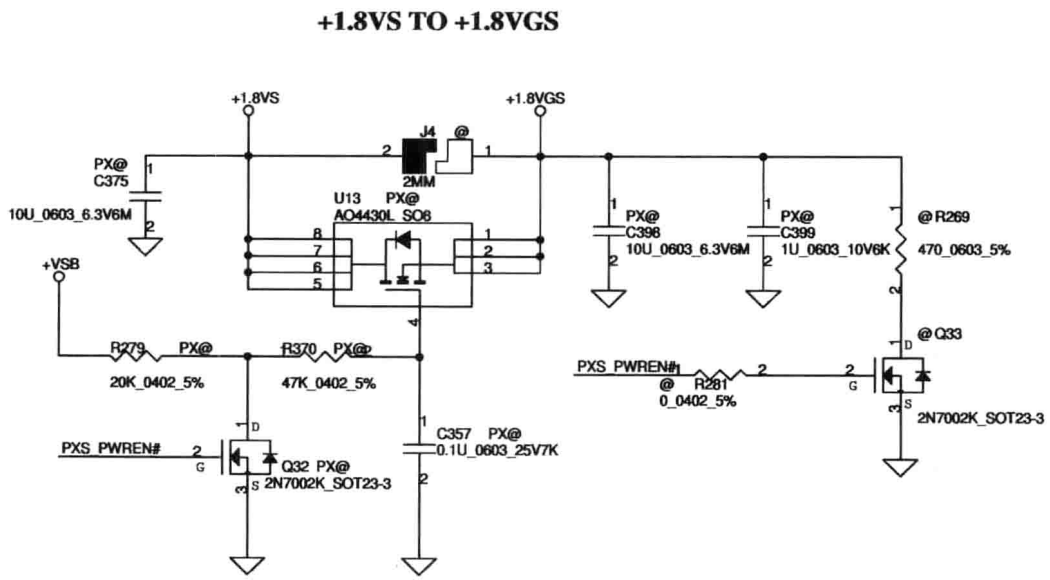


图 19-113　+1.8VGS 的产生电路

PXS_PWREN 还送给与门 U10，与+3VGS 相与，产生 PX_MODE（PX_EN 来自显卡芯片），如图 19-114 所示。

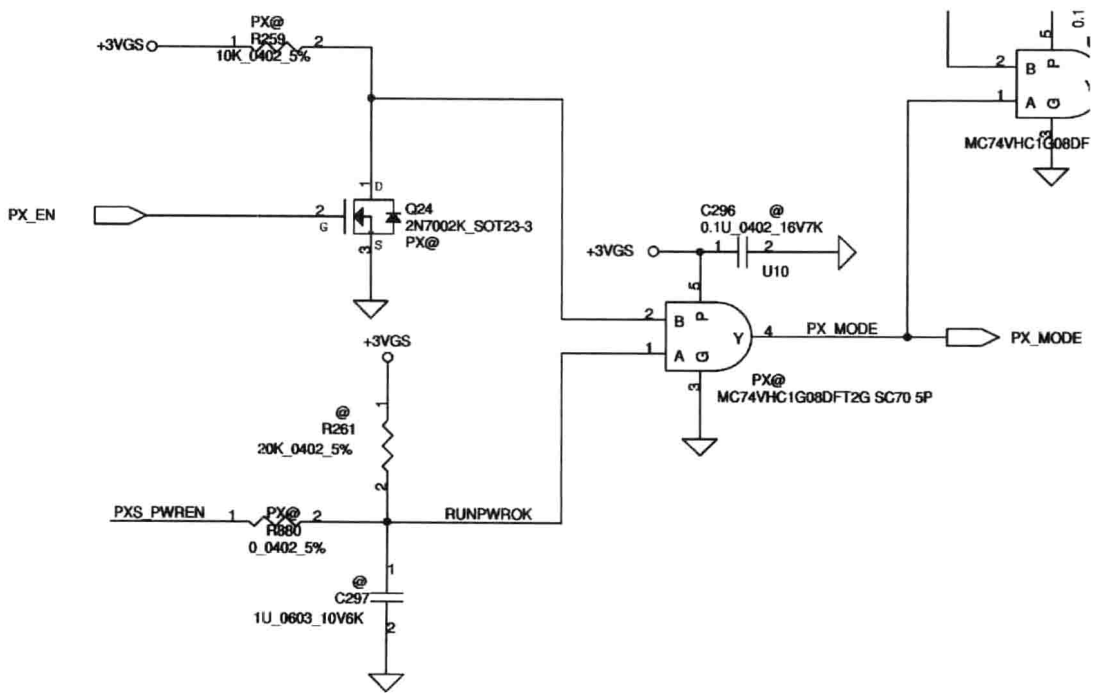


图 19-114　PX_MODE 的产生电路

PX_MODE 一路用于控制产生+1.5VGS，如图 19-115 所示。

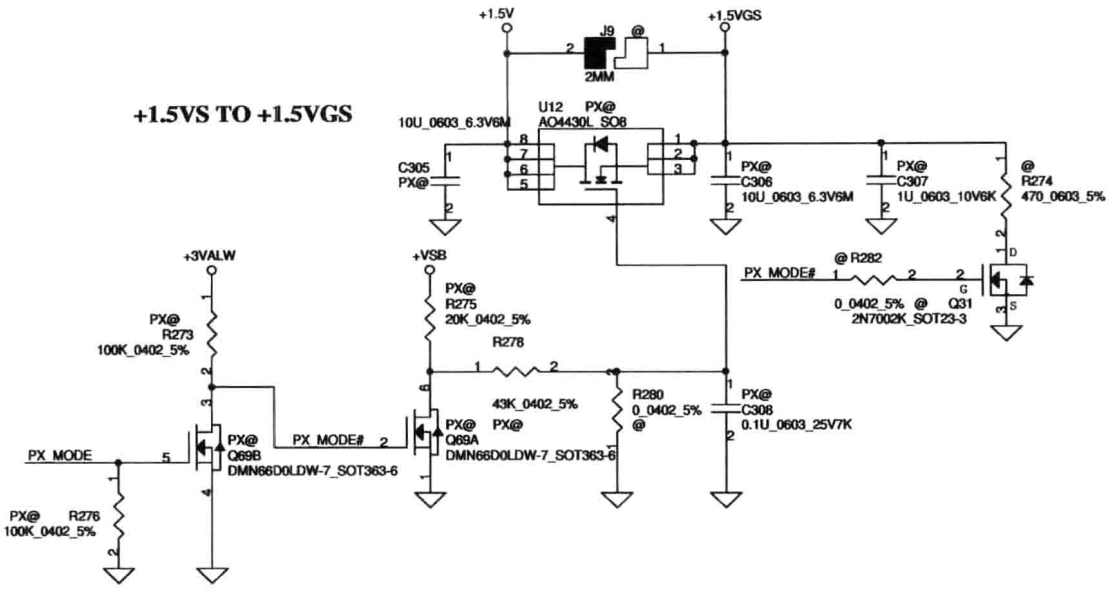


图 19-115 +1.5VGS 的产生电路

PX_MODE 另一路送给 PU801，如图 19-116 所示。

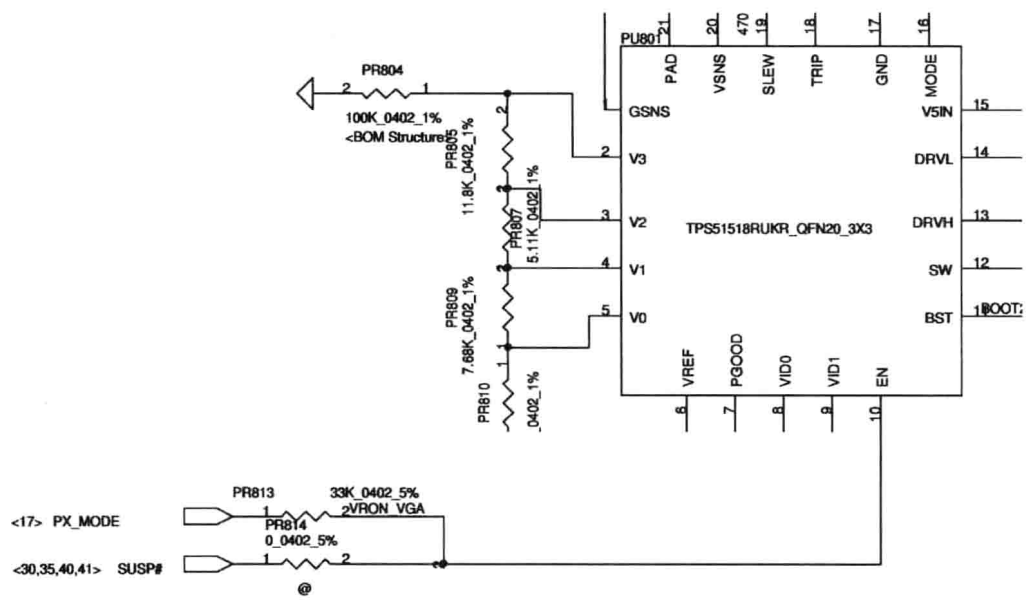


图 19-116 PU801 收到 PX_MODE

PU801 控制产生显卡核心供电+VGA_COREP，经过隔离点后更名为+VGA_CORE。供电正常后，发出 VGA_PWRGD，如图 19-117 所示。

VGA_PWRGD 送给 U9，与 PX_MODE 相与，输出高电平控制 Q68B 导通，拉低 1.0V_ON#，同时截止 Q68A，使 VDDC_ON#为高电平无效状态，如图 19-118 所示。

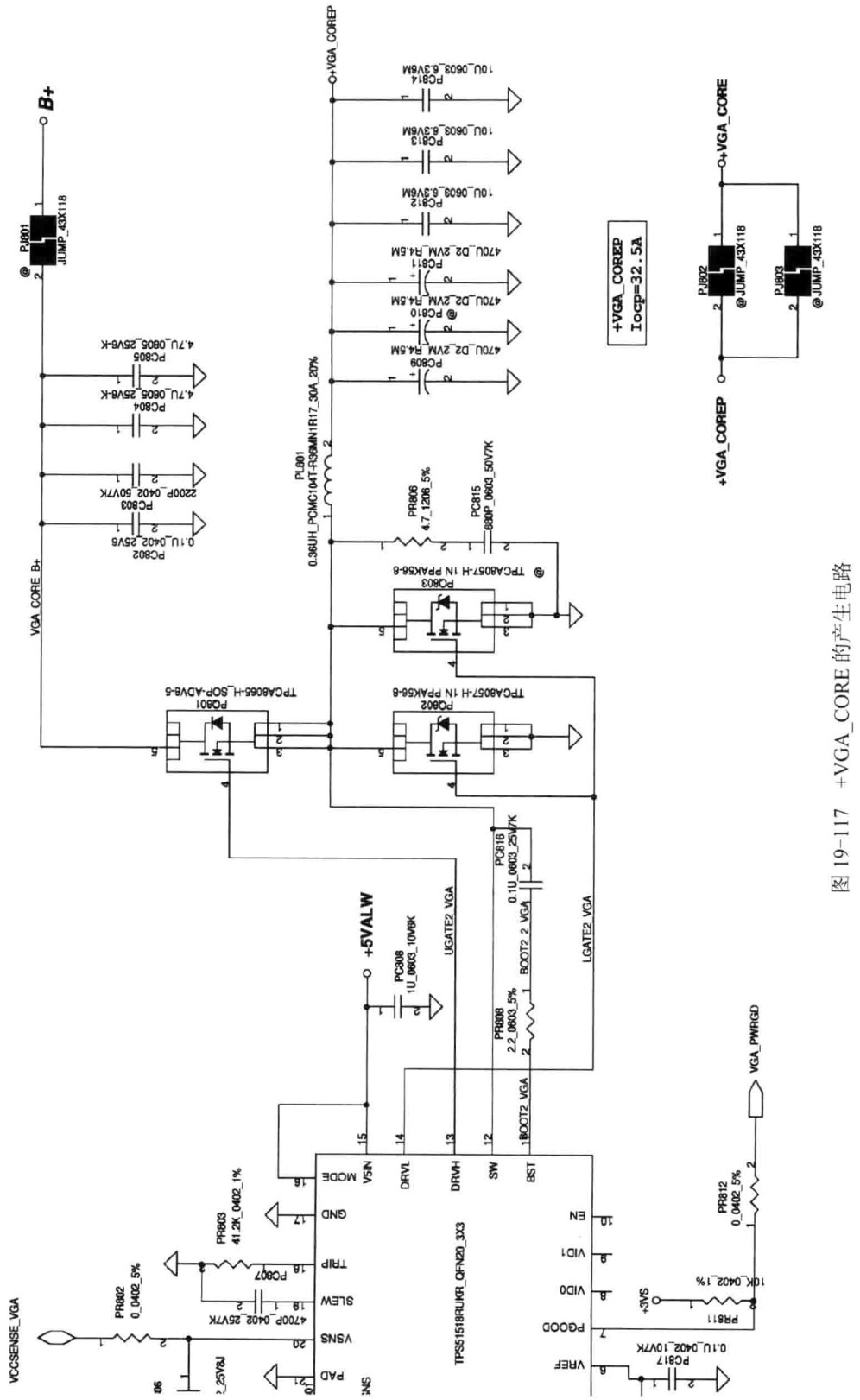


图 19-117 +VGA_CORE 的产生电路

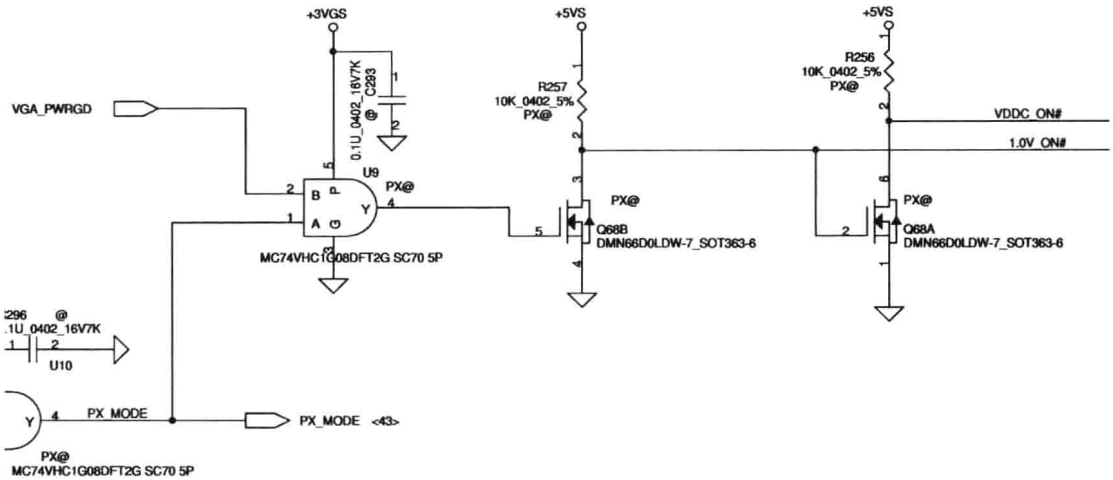


图 19-118　U9 所在电路截图

低电平的 1.0V_ON#控制 Q18、Q19 截止，高电平的 VDDC_ON#控制 Q22、Q23 导通，把+VGA_CORE 转换成+BIF_VDDC，如图 19-119 所示。

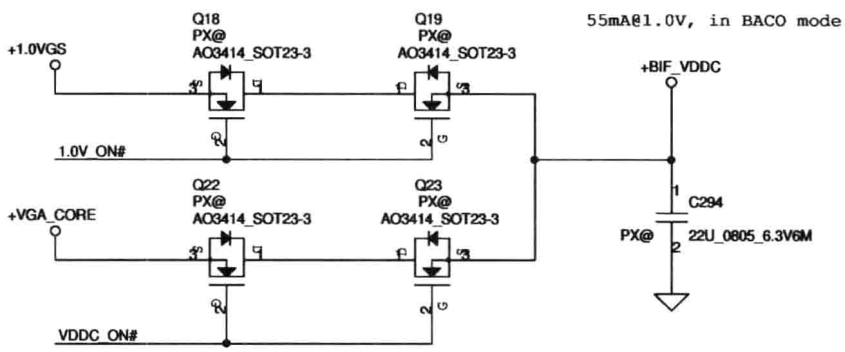


图 19-119　+BIF_VDDC 的产生电路

VGA_PWRGD 还送给了桥，如图 19-120 所示。

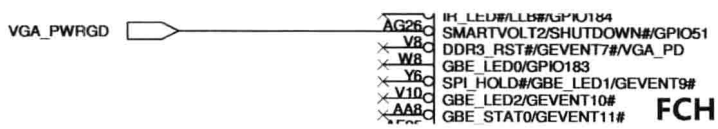


图 19-120　FCH 收到 VGA_PWRGD

桥收到 VGA_PWRGD 后，由于 PEG_CLKREQ#_R 被电阻 R182 强制下拉为低电平，桥自动发出 100MHz 差分时钟 CLK_PCE_VGA、CLK_PCIE_VGA#给 VGA，如图 19-121 所示。

桥再发出高电平的显卡的复位信号 PXS_RST#，如图 19-122 所示。

PXS_RST#与 APU_PCIE_RST#相与产生 GPU_RST#送给了显卡，如图 19-123 所示。

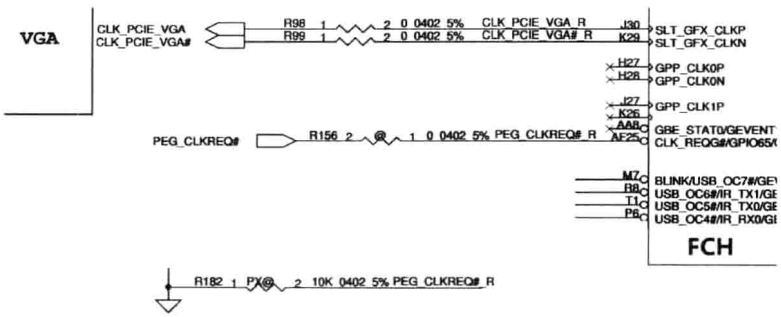


图 19-121　FCH 发出显卡时钟

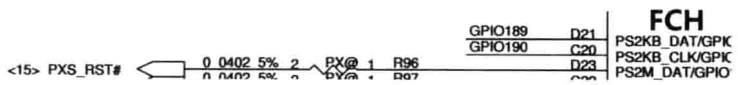


图 19-122　桥发出显卡复位

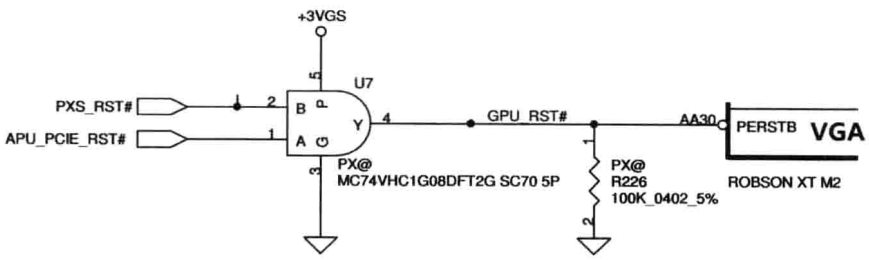


图 19-123　显卡收到复位

第20章
笔记本电脑电池充电电路分析

笔记本电脑充电芯片种类繁多，但总体可以分为两大类，第一类是用于 Intel 965 平台以下的老式充电芯片，代表型号为 MAX1772；第二类是用于 Intel GM45 以上平台的新式充电芯片，用 SMBUS（系统管理总线）传送充电指令，代表型号有 ISL88731 等。接下来分别分析两种充电芯片的工作原理。

20.1 Intel 965GM 以下平台常用充电芯片 MAX1772 分析

MAX1772 是美国 Maxim 公司推出的一款高集成度、低成本、多化学电池的充电器，利用它可以构成一个高精度、高效率的电池充电器。MAX1772 还具有适配器检测功能。MAX1772 具有以下特点：

- 具有输入电流限制；
- 具有±0.7%的输出电压精度；
- 可提供大于 4A 的充电电流；
- 具有最大 95%的效率；
- 具有最大为 99.99%的占空比；
- 应用范围较宽，适用于对 Li+、NiCd、NiMH 电池充电；
- 最大电池电压可达 18.2V；
- 低成本；
- 可由模拟输入来控制充电电流和充电电压。

▷▷▷ 20.1.1 引脚名称和定义

MAX1772 采用双列 28 脚封装，其引脚排列顶视图如图 20-1 所示。

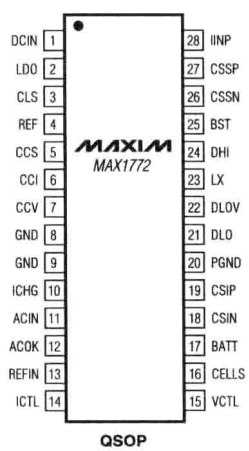


图 20-1 MAX1772 引脚顶视图

为 MAX1772 的引脚定义见表 20-1。

表 20-1 MAX1772 引脚定义

引 脚	名 称	定 义
1	DCIN	电源输入引脚
2	LDO	线性电压。它将 DCIN 脚输入的电压经线性调节后输出 5.4V，使用时此脚与地之间应接一只 1μF 的旁路电容

续表

引　脚	名　称	定　义
3	CLS	适配器电流限制输入
4	REF	4.096V 基准电压输出
5	CCS	充电补偿电容连接端
6	CCI	输出电流调节回路补偿端
7	CCV	电压调节回路补偿端
8	GND	模拟地
9	GND	模拟地
10	ICHG	电池充电电流信号放大输出，当工作模式从电压模式转到电流模式时，此端可用于监视和显示充电电流的大小
11	ACIN	适配器电压检测
12	ACOK	AC 检测输出，为漏极开路输出形式。当 ACIN 电压低于 REF/2 时此脚开漏输出
13	REFIN	基准输入
14	ICTL	充电电流控制。电压范围为 REFIN/32～REFIN。若小于 REFIN/55，芯片停止充电
15	VCTL	最大输出电压设定端输入。电压范围为 0～REFIN
16	CELLS	电池串联数设定端，此脚接地时，设定为两节串联，接 LDO 时设定为 4 节串联，LDO/2 时为 3 节串联
17	BATT	电池电压输入引脚
18	CSIN	输出电流检测输入负端
19	CSIP	输出电流检测输入正端。应用时与 CSIN 脚之间接一只电流检测电阻
20	PGND	功率地
21	DLO	下管驱动输出端。此端与下管的 G 极相连
22	DLOV	下管驱动器电源连接端
23	LX	上管的电源回路端。此端与上管的 S 极及电感相连
24	DHI	上管驱动输出端。此端与上管的 G 极相连
25	BST	上管驱动连接端。使用时此脚与 LX 脚间连接一只 1μF 的电容
26	CSSN	适配器电流检测负端
27	CSSP	适配器电流检测正端
28	IINP	适配器输入电流监控输出

▷▷▷ 20.1.2　应用电路

本节主要介绍 MAX1772 在广达 CT6 中的应用，如图 20-2 所示。

CT6 的电池接口信号如图 20-3 所示，信号解释如下。

MBDATA、MBCLK：系统管理总线数据、时钟。

TEMP_MBAT：电池过温指示信号。

MBAT+：电池接口主电压。

MBATV：电池电压取样点，取样电压至 EC，EC 判断故障。

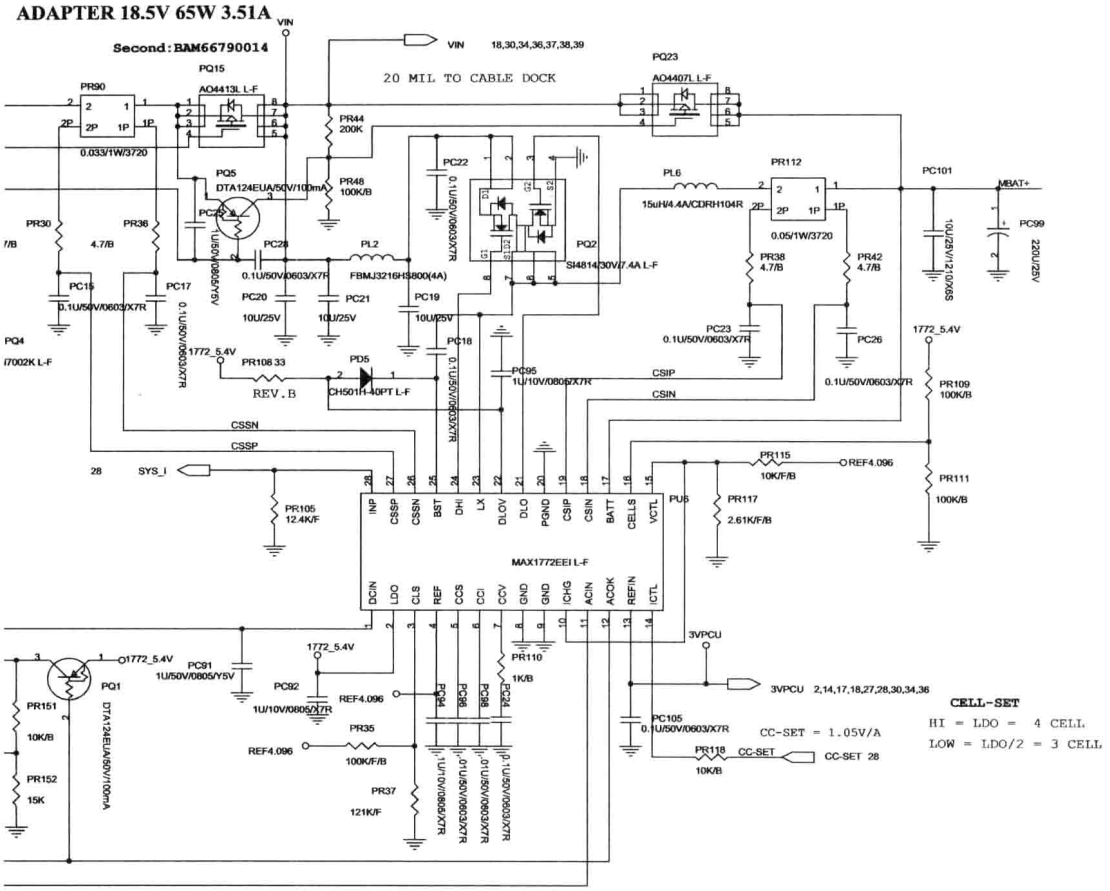


图 20-2　CT6 中 MAX1772 的应用

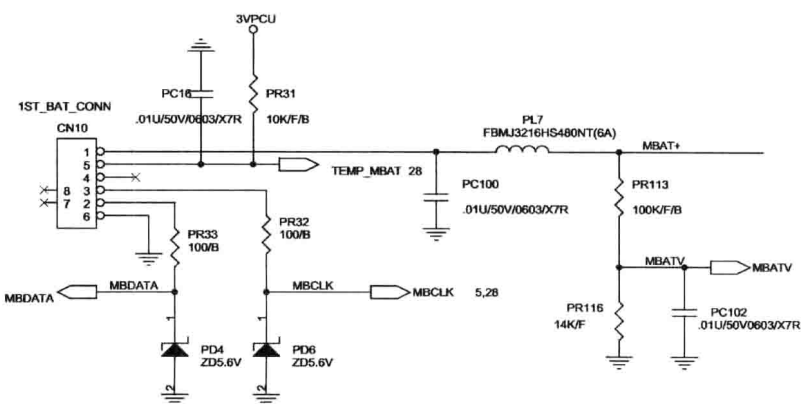


图 20-3　CT6 电池接口信号图

工作过程：

MAX1772 通过 CELLS 和 VCTL 设定好充电电压。EC 通过系统管理总线读取到电池参数后，发出充电电流设置信号 CC-SET 至充电芯片的 ICTL 脚，MAX1772 收到 ICTL 后，开

始按照设定的电压和电流给电池充电，通过充电电流检测电阻检测充电电流。CELL 引脚的设定如图 20-4 所示，CELLS 脚电压低于 0.2V 时，设定为 2 芯；CELLS 脚电压大于 0.4V，小于 LDO 脚电压减 0.5V 时，设定为 3 芯；CELLS 脚大于 LDO 脚电压减 0.25V 时，设定为 4 芯。

CELL	CELL COUNT
$V_{CELLS} < 0.20V$	2
$0.40V < V_{CELLS} < V_{LDO}-0.5V$	3
$V_{LDO} - 0.25V < V_{CELLS} < V_{LDO}$	4

图 20-4　MAX1772 的 CELL 脚功能设定描述截图

充电电压的计算：从图 20-2 中可以看出 CELLS 由 1772_5.4V 分压而来，被设定为 3 芯，REFIN 被连接到 3VPCU（3.3V），VCTL 由 REF4.09 分压得到 0.848V。由式（20.1）可算出充电电压为 12.6V 如下。

$$V_{BATT} = \text{CELLS} \times \left(V_{REF} + \left(\frac{V_{REF}}{10} \times \frac{V_{VCTL}}{V_{REFIN}} \right) \right) \tag{20.1}$$

$$V_{BATT} = 3 \times \left(4.096 + \left(\frac{4.096}{10} \times \frac{0.848}{3.3} \right) \right)$$

$$V_{BATT} = 3 \times (4.096 + 0.105)$$

$$V_{BATT} = 3 \times 4.20$$

$$V_{BATT} = 12.6$$

充电电流的计算：图 20-2 中，充电电流检测电阻 PR112（即式（20.2）中的 RS2）为 0.05Ω。由式（20.2）可以得知，只需要改变 VICTL 即可改变充电电流。

$$I_{CHG} = \frac{V_{REF}}{RS2} \times \frac{V_{ICTL}}{V_{REFIN}} \times \frac{1}{20}$$

假若 EC 发出的 VICTL 为 1V 电压，可以计算出充电电流为 1.24A。

$$I_{CHG} = \frac{4.096}{0.05} \times \frac{1}{3.3} \times \frac{1}{20}$$

$$I_{CHG} = 4.096 \times \frac{1}{3.3}$$

$$I_{CHG} = 1.24$$

20.2　Intel GM45 以上平台常用充电芯片 ISL88731 分析

ISL88731 是 Intersil 公司生产的一款高度集成的锂离子电池充电器控制器，可通过系统管理总线编程。与传统的充电芯片不同的是，ISL88731 通过 SMBUS 与 EC 通信来控制充电，SMBUS 同时连接电池接口、EC、充电芯片。充电电压、充电电流、充电使能等控制信号都是通过 SMBUS 传输，没有了 VCTL 和 VICTL 等引脚。ISL88731 具备适配器检测和充电控制两大功能。ISL88731 主要特点：

- 具有 0.5%电池电压精度；
- 具有 3%适配器电流限流精度；

- 具有 3%充电电流准确度；
- SMBUS 的 2 线串行接口；
- 电池短路保护；
- 快速响应脉冲充电；
- 快速系统负载瞬态响应；
- 适配器检测输出，适配器电流监控输出；
- 最大电池充电电流 8A；
- 适配器最大电流 11A；
- +8～+28V 适配器电压范围。

20.2.1　引脚名称和定义

ISL88731 采用 28 脚 TQFN 封装，5mm×5mm，厚度仅为 0.8mm。ISL88731 引脚名称顶视图如图 20-5 所示。

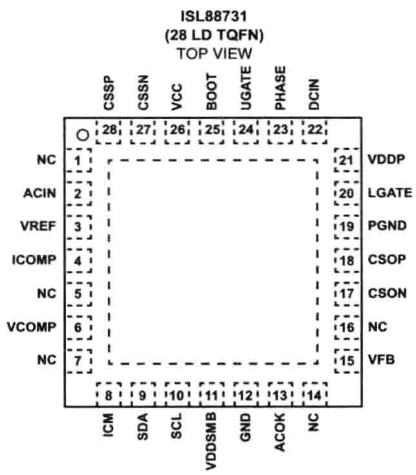


图 20-5　ISL88731 引脚名称顶视图

ISL88731 引脚定义见表 20-2。

表 20-2　ISL88731 引脚定义

脚　位	名　称	定　义
1	NC	空脚
2	ACIN	AC 适配器检测输入端。从电源适配器电压通过两个电阻分压输入而来
3	VREF	基准电压输出，标准值 3.2V
4	ICOMP	充电电流补偿点和适配器电流调节回路
5	NC	空脚
6	VCOMP	补偿点电压调节回路
7	NC	空脚
8	ICM	输入电流检测输出，ICM 电压等于（VCSSP-VCSSN） 的 20 倍
9	SDA	系统管理总线

续表

脚　位	名　称	定　义
10	SCL	系统管理总线
11	VDDSMB	系统管理总线模块供电
12	GND	接地
13	ACOK	适配器检测输出。当 ACIN 大于 3.2V 时，ACOK 信号开漏输出高电平，需外部上拉
14	NC	空脚
15	VFB	电池电压反馈
16	NC	空脚
17	CSON	充电电流检测负输入端
18	CSOP	充电电流检测正输入端
19	PGND	接地
20	LGATE	充电下管的 G 极驱动信号
21	VDDP	5.2V 的线性电压输出
22	DCIN	主供电输入
23	PHASE	相位脚，上管驱动回路
24	UGATE	充电上管的 G 极驱动信号
25	BOOT	自举升压端，给上管的驱动器供电
26	VCC	内部模拟电路供电，通过 4.7Ω电阻把 VCC 和 VDDP 相连
27	CSSN	适配器电流检测负输入端
28	CSSP	适配器电流检测正输入端

▷▷▷ 20.2.2　典型应用图

ISL88731 典型应用如图 20-6 所示。

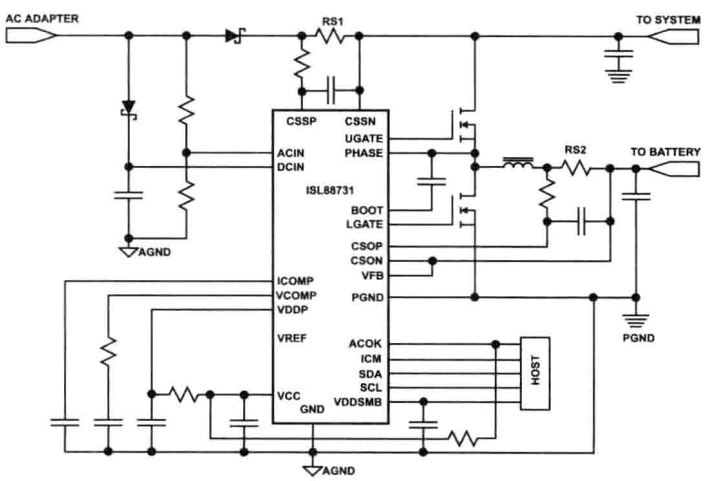


图 20-6　ISL88731 典型应用图

图 20-6 中，ISL88731 的工作过程解释：

① 当适配器接入后，经过二极管送给 DCIN 脚，为芯片提供主供电；同时经过电阻分压给 ACIN 脚。

② 芯片内部线性稳压块从芯片 VDDP 输出 5.2V 线性电压通过电阻为 VCC 提供主供电。

③ 芯片内部产生 3.2V 基准电压。

④ 当 ACIN 超过 3.2V 后，芯片开漏输出 ACOK，由 VCC 上拉为高电平。

⑤ HOST（EC）通过 SCL、SDA 与电池接口通信，当电池电量低时，EC 再通过 SDA、SCL 把充电电压、充电电流、充电使能等控制指令传送给 ISL88731。

⑥ 芯片开始驱动充电上下管轮流导通，输出电压为电池充电。

⑦ ISL88731 通过 VFB 监控充电电压，通过 CSOP、CSON 监控充电电流。

⑧ 芯片通过 CSSP、CSSN 随时监测 RS1 流过的电流，即适配器电流。通过芯片内部把“CSSP-CSSN”的值放大 20 倍，从 ICM 输出给 EC，告知 EC 当前整机输入电流大小。

⑨ EC 根据适配器总功率、当前系统运行的功耗，适当调节充电电流的大小，防止充电功率过高而超出适配器输出限制，造成适配器过载而烧毁。

第21章
常见故障维修

笔记本电脑的故障大体可以分为以下几类。

① 短路故障，通常会导致芯片发烫、烧毁等，严重的还会损坏适配器。

② 不开机故障，也叫“不触发”故障。不开机是指笔记本电脑不能加电，即按下开机键，笔记本电脑没有任何开机现象，如电源指示灯和硬盘指示灯不亮，CPU 风扇也不转，就如同没有按下开机键一样。

③ 掉电类故障，一般分为开机瞬间掉电、开机几秒到几十秒后掉电、使用中不定时掉电等。

④ 开机不亮故障，也叫“黑屏”故障。这种故障指开机后，显示器不显示。可以细分为不跑码故障、常见代码故障、屏幕显示类故障等。

⑤ 接口类故障，指声卡、网卡、USB、硬盘光驱、风扇等接口的故障。

⑥ 死机故障，指用户在使用过程中，经常死机、蓝屏、重启。

21.1 短路故障

笔记本电脑主板短路故障一般可分为适配器输入电压短路、VIN 主电压短路、南北桥短路及其他电压点短路。

主板电压短路会引起电流的急剧增大，主板加电后，我们一般利用直流稳压电源来观察电流的变化来判断是否存在短路。一般笔记本电脑主板的待机电流为 0.01～0.06A，有的主板也为 0.09A，并没有固定的标准。如果接上直流稳压电源，电流显示为 5A 左右，如果用电源适配器，电源适配器上的 LED 指示灯会闪，此类现象一般为直流稳压电源输入电压短路。如果接上直流稳压电源，待机电流增大，此时需要测量主板一些电压点，判断是否由于主板已经触发引起电流的增大，如没有，则断电，用万用表测各电压的二极体值。

实际维修中，如果无对应的笔记本电脑主板图纸，有的电压短路很难测量到。我们知道笔记本电脑主板的主要电压都是由适配器输入后，再经过 PWM 脉宽调制电路的转化产生的。那么既然是 PWM 电路来供电的，肯定要有电感进行储能，所以我们就可以量测笔记本电脑主板上的电感，来确认这些重要的电压有没有短路。

一般来说，这些电感的对地二体值不应该低于 100，大多数应在 130 以上。主板的前端总线供电的 1.05V 比较特殊，这个电压在有的主板上阻值是比较低的，只有 20 多。还有就是独立显卡的供电，这个供电由于 GPU 芯片的特殊，所以阻值也是较低的，G8*系列以下是 10 以内，G9 系列以上的甚至可以只有零点几到 5。另外值得注意的是，主板上有些电压点对地二极体值很低，如 Intel PM965 北桥上有 3 颗电容两端间阻抗为 0 是正常的。有的电压

甚至出现半短路，如 500 的对地二极体值短路到 200，实际维修中像这种短路到一半的电压很难确定是否短路，有时要靠实际维修经验和跟好板对比才能判断。

检测到某一个电压短路，首先要做的就是将电压的产生电路和负载电路断开，然后确定是哪一部分引起的短路。

那么如何来断开呢，一般来说，如果供电方式为 PWM 的，笔记本电脑主板都会有隔离点的设计。所谓隔离点，就是在主板生产的过程中，在某个电压的线路上设计一个人为的开路，而这个开路在正常情况下是用锡进行连接的。这个开路一般都是在供电电感的后面，如果发现某个电压短路，就可以把相应的隔离点的锡用吸锡线去掉，这样就恢复了断路的状态，从而把负载电路和供电电路人为地断开。

如果要修的这块主板没有隔离点的设计，那就要断开 PWM 电路的电感了，把电感的一边用烙铁撬起，也可以实现断路，但是要注意断开的时候，不要把电感撬得太高，如果弄得太高，会损坏电感。

还有的电压会通过 MOS 管的转化，转化成主板所需要的各种电压。如果无对应电路图，有的电压（如通过 MOS 管转化的电压）就很难判断是否存在短路，通常只能通过跑线路的方法去判断。

下面我们以 DV1000 主板 3V 电压的短路实例，来阐述笔记本电脑主板短路的维修方法。

① 对于笔记本电脑主板的短路现象，要先判断是内部电路产生端短路，还是外部负载端短路。DV1000 的 3V 电压的产生是由待机电压 3VPCU 经 PQ143 转化得到 3V 电压，PQ143 的 G 极由 MAIND 信号控制，如图 21-1 所示。

② 实际测量 3V 电压点二极体值为 3，明显短路。

③ 把 PQ143 第 1 脚翘起，判断+3V 电压是内部产生电压端短路还是负载端短路，如图 21-2 所示。

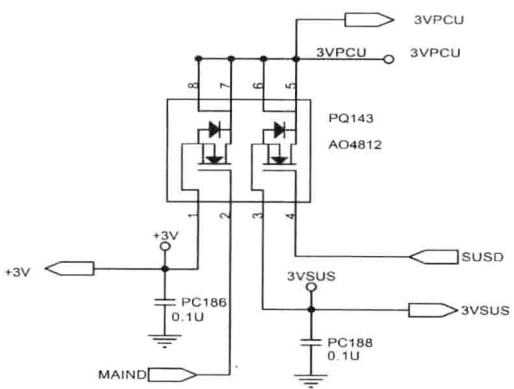


图 21-1　DV1000 3V 电压产生电路

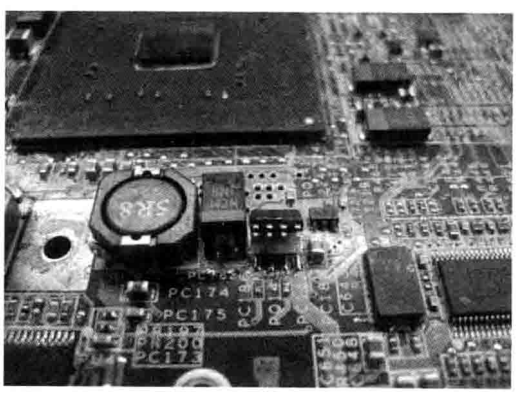


图 21-2　断开内部电压产生端与外部负载端的连接

④ 经实测，此板 3V 电压外部负载端短路，内部产生电压端阻抗正常。

⑤ 查电路图，先大致浏览下+3V 负载端所用到的地方，做到心中有数。

⑥ 排除短路方法如下。

方法 1：逐一排除短路（耗时、安全）。

和台式机主板一样，笔记本电脑中用到+3V 之处有很多，我们先从认为最有可能的开始处拆。这种方法比较耗时间，但最安全。当然+3V 短路，一般先拆南桥了。南桥用到的+3V 最多。

方法 2：加电法（比较冒险，慎用）。

从直流电源适配器上接两根导线，调出合适的电压，一端接地，一端接短路电压点。电压电流选择范围原则上是越小越好，主要是免得烧板，有时短路修好了，主板却不开机了。直流稳压电源调节合适的电压电流如图 21-3 所示。

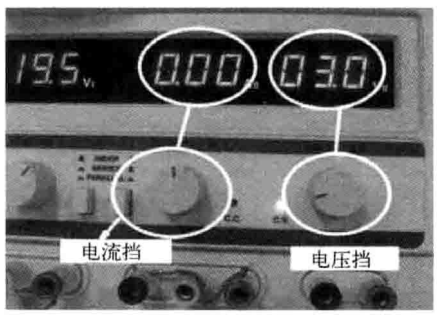


图 21-3　直流稳压电源调节合适的电压电流

主板加电后，由于短路电流很大，接下来的动作要尽量快。迅速摸下主板有没特别烫的元件，一般短路元件加上电后会发烫，拆出发烫元件后，再次用万用表测短路点的对地二极体值。此方法可能会烧坏主板，所以请慎用。

方法 3：电击法。

电击法与方法二加电法较为类似，不同的是电击法把直流稳压电源的电压和电流同时调大，连线一端接主板的地，一端接短路点，用强电压强电流把短路点击穿。此方法由于电压电流较高，对主板上的元件影响较大，一般不采用。

此板 3V 短路，用第二种方法加电后，触摸南桥，发现南桥非常烫。拆除南桥后，测 3V 测量点阻抗已正常。更换南桥后，此板修复。

21.2　不触发故障

本节以 DV1000 为例介绍不触发故障的基本维修思路及检修流程。

① 拿到主板，先应做简单的外观检查，然后对主板的几个大电感打值，初步判断是否明显短路。

② 插上稳压电源看待机电流，一般正常待机电流为 0.01～0.03A，无待机电流一般为 VIN 电压 19V 无输入或待机电路故障。待机电流过大则负载部分有短路故障。如果存在短路，参照 21.1 节短路故障的排查方法检修。DV1000 的电压点为 VIN 输入电压、+3VPCU、+5VPCU、3V_S5、5V_S5、1.5V_S5、3VSUS、5VSUS、2.5VSUS、+3V、+5V、+2.5V、+1.5V、VCCP（1.05V）、SMDDR-VREF、SMDDR-VTERM、VCORE。

③ 如图 21-4 所示，查 VIN 电压是否有 19V 电压，若无 VIN 电压，检查隔离保护电路。

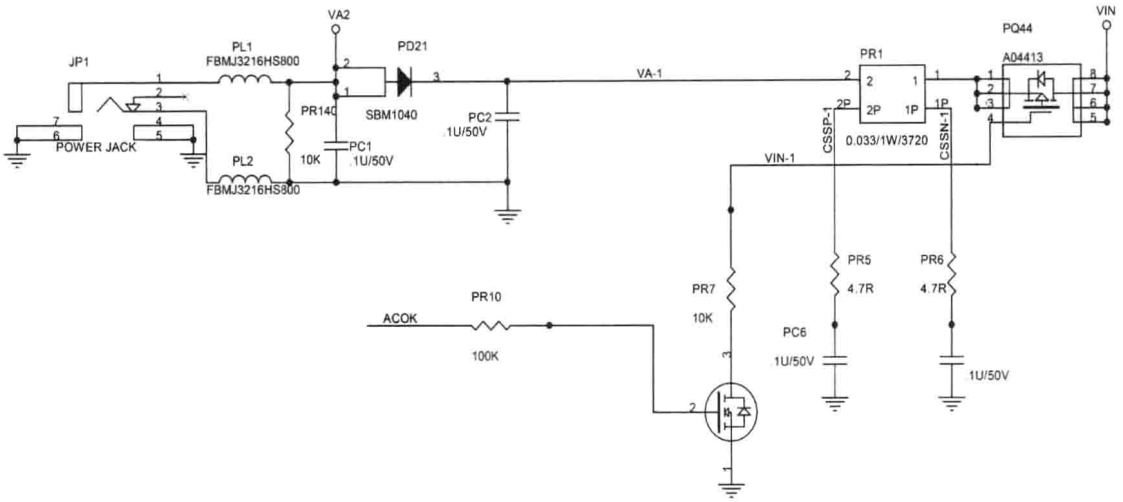


图 21-4　DV1000 隔离保护电路

④ VIN 供电 19V 正常后，测量待机电压 3VPCU、5VPCU 是否正常，若无，检查待机电压电路。待机电路实物如图 21-5 所示。

⑤ 若待机电压 3VPCU 和 5VPCU 正常，测开机键 NBSWON#信号引脚是否有 3V 高电平，按下开关时是否为低电平。开机键测量点如图 21-6 所示。

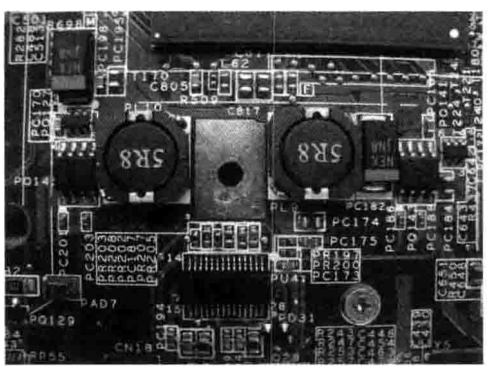


图 21-5　待机电压电路实物图

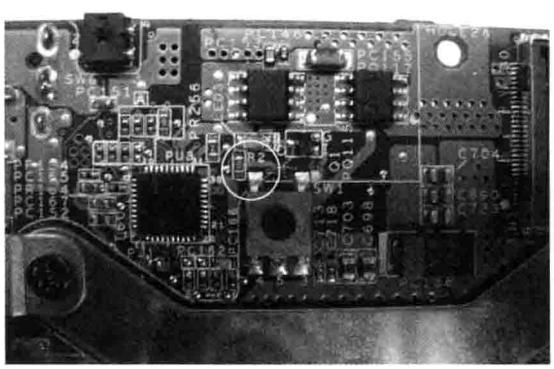


图 21-6　DV1000 开机键实物图

⑥ 测量南桥晶振 Y10、EC PC97551 的晶振 Y8 是否起振（见图 21-7），起振波形是否正常，频率是否为 32.768kHz。

⑦ 测量 BIOS 第 30 脚的片选 CS#端的片选波形（见图 21-8）是否正常，数据地址线波形是否正常。EC 若读取不到 BIOS 内部的数据，或读取数据错误，也会造成 EC 工作不正常。造成不触发。若测量不正常，查 BIOS 工作条件以及 BIOS 与 EC 通信的 X-BUS 电路，刷 BIOS 程序。

⑧ 测量 EC PC97551 的 DNBSWON#信号按下开关后是否有低电平到高电平。

⑨ 测量 EC PC97551 发给南桥的 RSMRST#信号（见图 21-9）是否正常。RSMRST#为 1.5V_S5、3V_S5、5V_S5 电压正常后，RSMRST#为高电平。若不正常，查 EC PC97551、南桥相关电路。

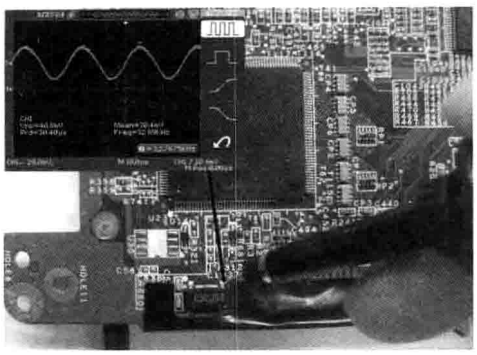


图 21-7　测量 EC PC97551 的晶振波形图

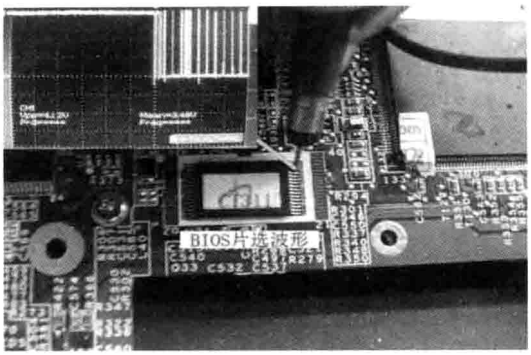


图 21-8　测量 BIOS 的 CS#端片选波形

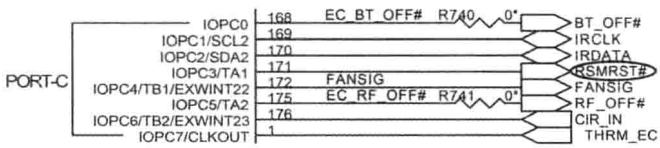


图 21-9　DV1000 的 RSMRST#信号

⑩ 还要检查 INTVRMEN 和 BATLOW#等信号。可以参照图纸找出信号测量点并判断它们是否正常。

在检修的时候要根据 DV1000 的上电时序结合具体的电路，灵活地去分析，千万不能死搬硬套，陷入维修的困惑。

21.3　掉电类故障

凡是发现系统会自动断电、关机等相关不良现象，统称为掉电类故障，分为适配器状态下自动关机、电池状态下自动关机、运行时自动关机、上光驱硬盘时自动关机等。

掉电类故障细分为如下几类。

（1）不定时掉电

RTCRST#电压值低，会引起不定时掉电。

温控电路检测到过温保护（CPU 或显卡散热片安装不好或出风口堵塞）、温控电路自身故障引起的不定时掉电等，故障点通常在 CPU 温控、主板温控、显卡温控、某些板型的 CPU 核心电压供电 MOS 管的温控电路上。

例如，广达主板电池口中的 MBATV 至 EC 间的线路故障，会使 EC 无法取样电池电压，也会出现电池放电过程中不定时掉电。

（2）瞬间掉电

瞬间掉电是因为主板上某些重要电压没有产生而造成欠压保护引起的掉电。故障通常表现为上电即断，无法用万用表测量相关电压，通常出现南桥、北桥、CPU 的工作电压。

例如，广达主板中的欠压保护信号 HWPG，在触发上电的过程中，如果 EC 检测到 HWPG 信号未能产生，则会瞬间关闭所有的电压开启信号的发出，引起瞬间掉电。

例如，ASUS 的 FORCE_OFF#（温控+欠压）、IBM 的 PWRSHUTDOWN#（温控+欠压）、DELL 的 THERM_STP#（温控+欠压）均与 HWPG 有相同意义，可用于欠压检测。

例如，DELL 的 EMC4000、EMC4001、EMC2102 等温控电路外接的温度检测二极管坏了，也会引起主板开机掉电或开机有显示后掉电。

还有后级短路引起的瞬间掉电，如广达主板中 3VPCU 电压上电后转换成 3VSUS 电压、3V 电压，若后级电压（如 3V 电压）对地短路，则在上电触发时，3VPCU 就会引起短路。MAX8734A 等待机电源芯片一旦检测到后级存在短路，则进入输出放电模式，关闭了 3VPCU、5VPCU 电压的输出，引起主板掉电。

（3）未能检测到 CPU 引起的瞬间掉电

IBM 笔记本电脑中所使用的 MAX1989、MAX6689 等温控芯片，其外接的热敏二极管不能开路（如未安装 CPU 时），否则温控芯片会认为过温，直接引起上电时接低 PWRSHUTDOWN#，瞬间掉电。

（4）4s 掉电

CPU 的工作条件已经具备，但是不能正常工作下去，芯片组自动保护引起掉电，故障通常表现为 00、FF 掉电。

这类故障通常由于 CPU 与 GMCH，GMCH 与 ICH，ICH 与 BIOS 之间的总线异常导致，维修方法请参照不跑码故障维修方式。另外，触发后开机针电压被拉低也会导致 4s 掉电，请注意测量开机针电压。

（5）THERMTRIP#引起的掉电：进系统掉电

THERMTRIP#为 CPU 与 GMCH 发给 ICH 的过温指示信号，ICH 在收到 THERMTRIP#有效信号后，0.5s 之内关闭主板所有电压。因此在 CPU 或 GMCH 出现过温时，能通知 ICH 瞬间掉电，实现芯片组保护。常见有 CPU 或 GMCH 发给 ICH 的 THERMTRIP#信号开路引起的进系统掉电。

（6）CPU 供电电压滤波不良引起的不定时掉电

此类故障多为 CPU 滤波电容不良引起，可通过示波器观测 CPU 电压的滤波效果。东芝 M200 经常出现这种故障。

（7）3V、5V 待机电压带负载能力不够（如滤波不良、芯片性能变差）引起的掉电

典型故障为 IBM 笔记本电脑常见的 VCC3M、VCC5M 待机芯片性能变差、滤波电容不良引起的上电掉电。排除方法多为替换芯片，更换滤波电容。

（8）使用电池放电时出现掉电

对于电池开机后自动断电，重点测量 BATT_SENSE、BATT_IN#等信号，这种类型的信号是告诉 EC 现在电池已经插上了，若系统不能正常识别电池就会自动掉电。

掉电类故障比较复杂，若能结合示波器检测，会有比较好的效果。图 21-10 所示为示波器对比 SLP_S3#和温控信号 ALERT#，看是哪一个信号先出现问题导致掉电。

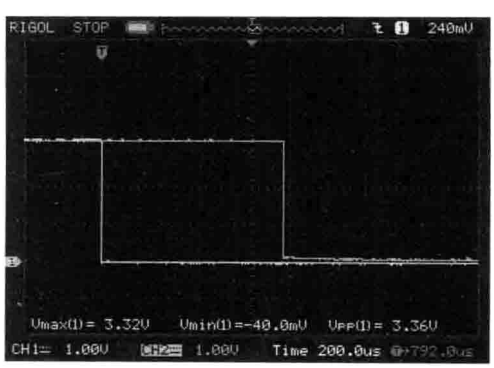


图 21-10 SLP_S3#和温控信号对比截图

21.4 不跑码故障

不跑码故障的检修流程如下。

① 在拿到不良主板之时，请不要急于上电。应当先仔细观察板面，有可能的话，用一块正常板对比，看板面上的焊接情况以及零件的摆放状况（尤其是多件、错件、漏件和连锡）。有些仅仅是零件反件、连锡或是做过 BGA 的主板，由于维修人员急于求成，把不良主板拿来就上电，导致了元器件损坏，从而要花好几倍的时间精力来维修。如果养成了目检习惯，则可以大大提高维修的效率。

② 如果没有 CPURST#，按照时序检修。

③ CPU 本身正常，而且收到了 CPURST#，诊断卡还是显示 FF（00），则有可能是 CPU 或北桥的外围电路有问题，如 REF、TEST、COMP、CFG 等（就是 CPU 和桥周边的精密电阻），如图 21-11、图 21-12 所示。

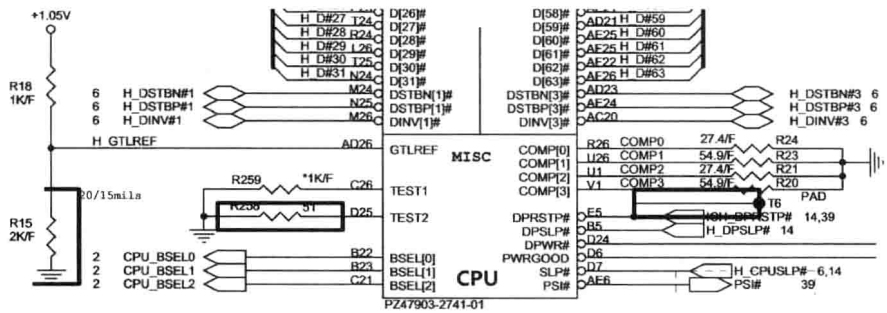


图 21-11 CPU 的 GTLREF 和 COMP 信号

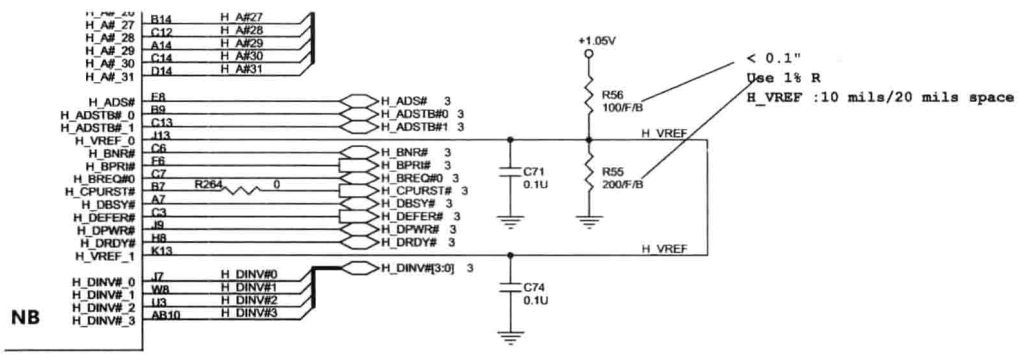


图 21-12 北桥的基准电压

④ 不管是 Intel 还是 AMD，前端（FSB）总线无开路和无短路都是系统走码的必要条件。这里可以使用带灯假负载（见图 21-14）来测量，也可以使用假负载打阻值。带灯假负载如果某些灯没有亮，表明到北桥有开路（Intel 控制线连南桥），如果某些灯亮度超过其他灯，表明该有数据线短路。不确定的情况下，可以用万用表再验证一遍。（注：灯座只适合 Intel 和 nVIDIA 芯片组，nVIDIA 芯片组会一半偏亮一半偏暗。而 AMD 芯片组，只会亮一

半，建议用假负载打二极体值，一组 200 多，一组 700 多。）。

留意过孔断线，图 21-14 为走线示意图。

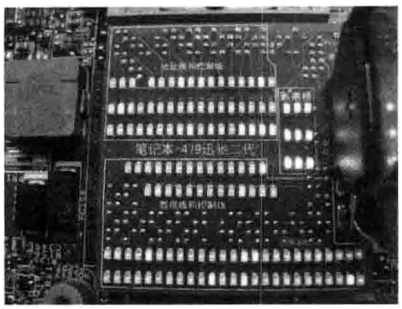


图 21-13　用带灯测试座测量 FSB

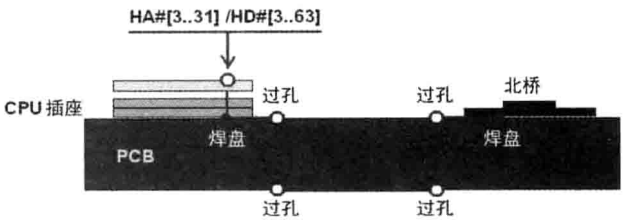


图 21-14　过孔走线示意图

⑤ 除了检测数据地址线外，还需要测量时钟和 PG 是否正常，测量点可以在假负载上（见图 21-15）。

⑥ 对于诊断卡跑“00”，而 CPURST#已经正常时，我们先考虑 BIOS 是否有问题。因为它是一个固件，介于软件与硬件之间，很容易导致跑码显示“00”。

⑦ 当排除 BIOS 资料坏后，再确认 BIOS 的工作总线是否异常，有 SPI 总线、LPC 总线、X-BUS 的高位地址线等。重要脚位参见 7.2 节。

⑧ 确认没问题后，进一步分析 KBC 的工作电压及 LPC 总线和 PCICLK_KBC（33M）是否全部工作正常。如果没有异常，就替换 EC。EC 的 LPC 总线脚位如图 21-16 所示。

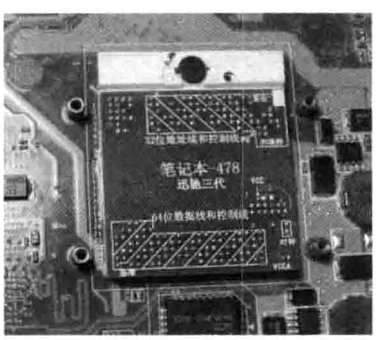


图 21-15　假负载实物图

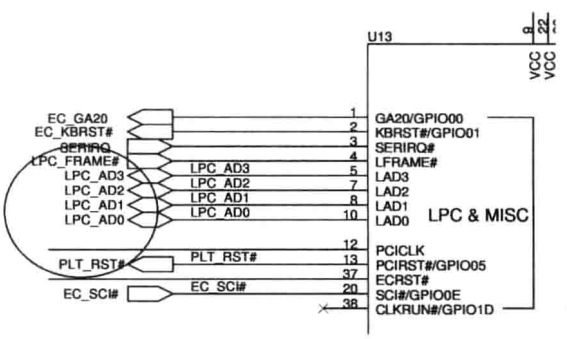


图 21-16　EC 的 LPC 总线

⑨ 当确认 EC 正常后续分析 DMI 总线，如图 21-17 所示。

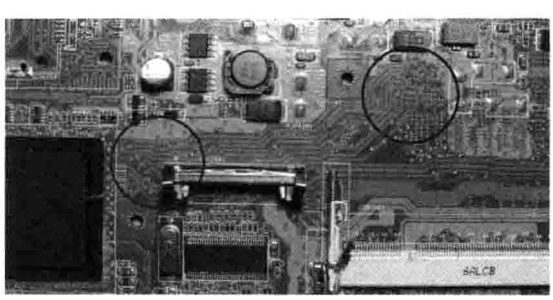


图 21-17　DMI 总线实物图

⑩ 如果线路阻值无异常需检测查南北桥的工作电压、时钟是否正常，如果条件均满足则先更换南桥。

⑪ 最后更换北桥或 CPU 座（注：在更换 BGA 时不可孤立地去分析某些简单条件就做出更换 BGA 的决定，应综合的分析南桥、北桥、CPU 的总线及全部工作条件后再确定更换。）

图 21-18 为故障检修流程图（AC 模式）

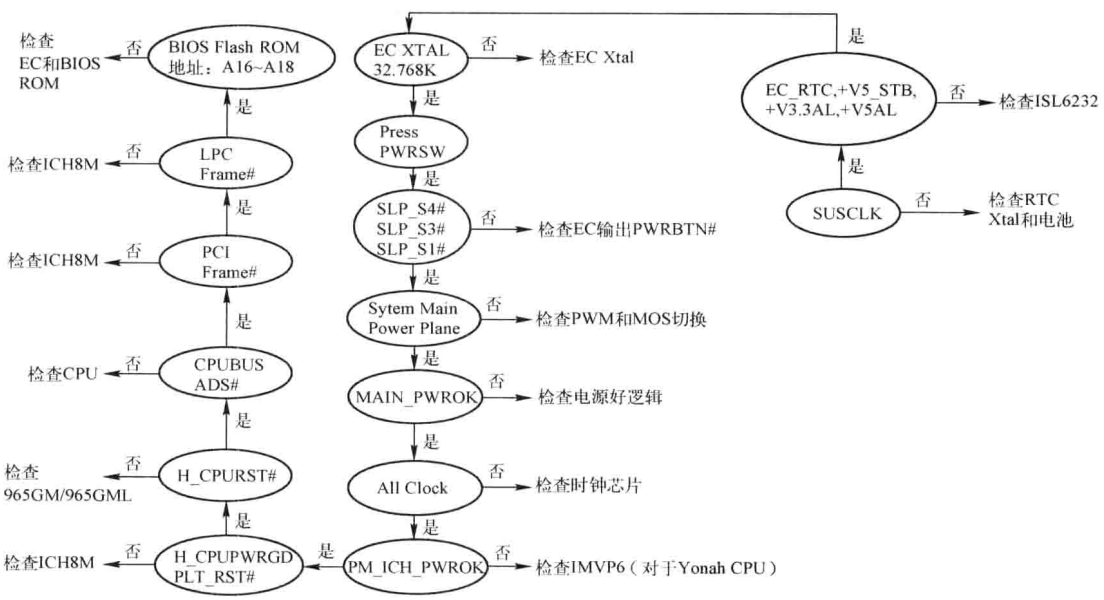


图 21-18　故障检修流程图

如果有示波器，可以通过示波器分析一下跑码过程。下面是 Intel 双桥平台一些关键测试点。

（1）ADS#：地址选通信号当 CPU 接到北桥发出的 H_RESET#信号而被重置后，会根据内部的预设值首先发出 H_ADS#信号，接着根据预设的地址（0FFFFFFF0H）从北桥出发至 BIOS 的启动模块（BootBlock）上去读取第一条指令执行，然后是执行启动模块，等启动模块执行后才会跳到 POST 代码开始执行 POST 指令。因此当 ADS#被触发时，证明 CPU 已开始工作。

图 21-19 为 ADS#信号单次触发截图。

（2）DMI 总线（DMI_RXN0、DMI_TXN0）DMI 总线是北桥与南桥沟通用的主要总线，主要测量 DMI_RXN0、DMI_TXN0 这两个信号，即可以简单地知道 DMI 总线是否在传送数据。因此，确认此信号是否工作，可以初步判断北桥是否在跟南桥进行沟通。

图 21-20 为 DMI_TXN、DMI_RXN 波形与 H_CPURST#波形对比截图，最早上升高位的是 H_CPURST#。

（3）PCI_FRAME#：PCI 帧周期信号 PCI 帧周期信号动作时，代表 PCI 总线在传送数据。因此，只要确认 PCI_FRAME#在工作，即可初步判断 PCI 总线良好。图 21-21 为 PCI 帧周期波形截图。

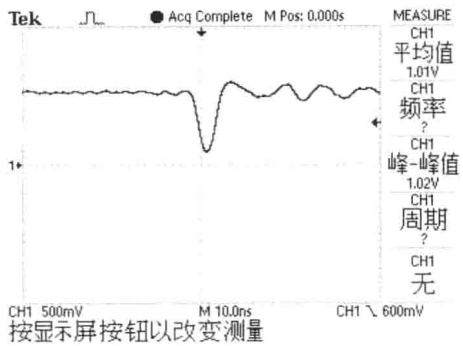


图 21-19　ADS#单次触发截图

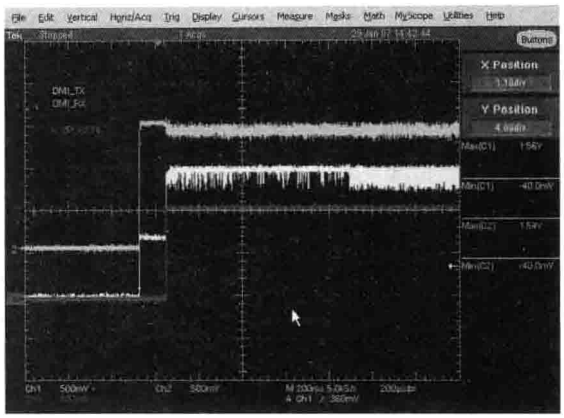


图 21-20　DMI 总线波形截图

（4）LPC_FRAME#：LPC 总线帧周期信号 LPC 总线是南桥与 EC 沟通用的主要总线，只要测量 LPC_FRAME#是否正常工作，可以初步判断南桥是否跟 EC 进行沟通。图 21-22 为 LPC 帧周期波形截图。

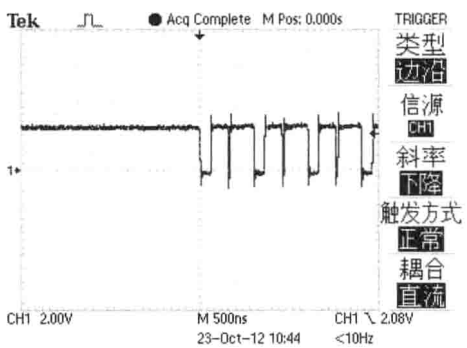


图 21-21　PCI 帧周期波形截图

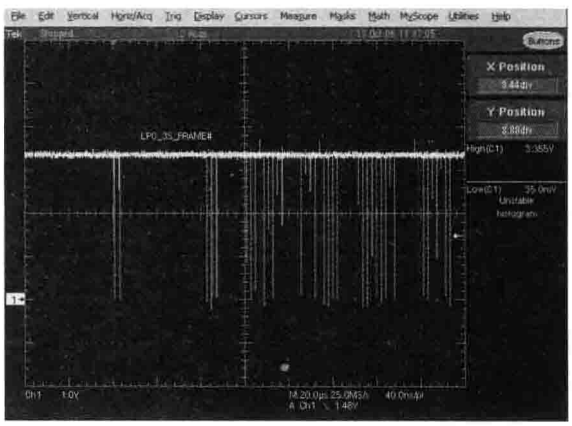


图 21-22　LPC 帧周期波形截图

（5）BIOS 的数据地址线对于 LPC 总线的 BIOS 芯片，可以测量 LAD0～LAD3 脚以及 LFRAME#脚。

对于 X-BUS 的 BIOS 芯片，可以测量高位地址线。只有在上电自检过程中，高位地址线才会有数据传送，因此测量此处波形可判断 BIOS 与 EC 之间是否已经开始有上电自检测数据传送。

对于 SPI 的 BIOS 芯片，只有挂在南桥下的，才可以测量 1、2、5、6 脚判断是否跑码。

21.5　常见代码的检修

POST（Power On Self Test，上电自检）是计算机接通电源后，系统进行的一个自我检查的例行程序，对系统几乎所有的设备进行检测，每一个设备都有对应的检测代码。

为了让设计者和维修者知道 BIOS 当前在做哪些动作，BIOS 在对某个设备进行检测时，首先将对应的代码写入 80H 诊断端口，当该设备检测通过，则接着送另一个设备的代码，对另一个设备进行检测。如果某个设备没有通过检测，则此代码会在 80H 处保留下来，检测程序也会中止，并根据已定的报警声进行报警。这个代码我们叫作 Post Code。我们可以使用诊断卡（见图 21-23）通过 ISA、PCI、LPC 和 SPI 总线去读 80H 诊断端口的代码，然后显示在 LED 灯上，这样便于我们对主板进行测试和诊断。



图 21-23　诊断卡显示 E0 28 代码

BIOS 代码分三大品牌，分别是 AMI（D 开头）、Award（C 开头）和 Phoenix。笔记本电脑常用 Phoenix。

0A、28、2C、2E、38、E0

0A、28、2C、2E、38、E0 代码与北桥、内存、时钟产生器、EC 和 BIOS 有关。首先，去看内存有没插好，多拔插几遍（用尽可能多的组合情况），看代码有无变化，若有变化，可能是 BIOS 程序被破坏，刷新 BIOS 试试；然后看内存接口是否不良（一根根引测量）和引脚的焊接情况；再去看内存和北桥之间的上拉排阻（一个一个测量），将阻值不正常的更换掉；还要看供给内存接口的几组电压，看少了哪组就去检查相应的电源电路；最后去测量内存的时钟和 SMBus 上的 SDATA/SCLK 看有无动作，若没有动作，则尝试更换北桥或者时钟发生器。若以上这些情况都排除了，则尝试更换北桥或者 EC。有时候 BIOS 程序丢失也可能跑 38，重新刷新或者更换一颗新 BIOS。

49

49 代码与南桥和每个 PCI 设备都有关。首先测量 PCIRST#，如没有则按照之前的方法去找是南桥本身没有发出 PCIRST#还是被某个 PCI 设备拉掉了；再去看每个 PCI 接口/控制器的电压、时钟、SMDATA/SMCLK 以及焊接情况；然后去看 PCI 设备相对应的 E^2PROM；以上都正常，则怀疑 EC 和 BIOS。

85、87

85、87 代码是 IBM 机型的常见代码，指上电自检停在检测安全芯片。解决方法为更换一对安全芯片和 BIOS，或者刷所谓的免安全芯片 BIOS。

55

55 代码一般是由于 USB 故障引起的。测量 USB 的 5V 供电阻抗，判断是否存在短路；再测量 5V 电压，确定 5V 电压的正常；测量 USB 到南桥信号、OC#过电流保护信号。除南桥本身外，48MHz 时钟和南桥的 USB 控制器供电需要注意。

22

22 代码指键盘控制器没有通过检测。通常为 EC 问题。

4A、DA

4A、DA 代码说明显卡没有通过检测。对于供电，对照图纸逐个排查；对于时钟，有 27MHz 核心时钟和 100MHz 总线时钟；对于复位，是 PCI-E 总线复位；对于总线，即显卡的 PCI-E 总线，耦合电容两端都需要打值，并要确定耦合电容无不良。

Phoenix BIOS 4.0 代码见表 21-1，供参考。更多 POST 代码需查阅各厂家 BIOS CODE。

表 21-1　Phoenix BIOS 4.0 代码

代码	哔哔声	开机自检例行说明	
		英 文 原 文	中 文 翻 译
02h		Verify Real Mode	验证真实模式
03h		Disable Non-Maskable Interrupt (NMI)	禁止非屏蔽中断（NMI）
04h		Get CPU type	读取 CPU 类型
06h		Initialize system hardware	初始化系统硬件
08h		Initialize chipset with initial POST values	用初始开机自检值初始化芯片组
09h		Set IN POST flag	设置“正在进行开机自检”标志
0Ah		Initialize CPU registers	初始化 CPU 寄存器
0Bh		Enable CPU cache	启用 CPU 缓存
0Ch		Initialize caches to initial POST values	按初始开机自检值初始化缓存
0Eh		Initialize I/O component	初始化 I/O 零部件
0Fh		Initialize the local bus IDE	初始化本地总线 IDE
10h		Initialize Power Management	初始化电源管理
11h		Load alternate registers with initial POST values	用初始开机自检值装载代用寄存器
12h		Restore CPU control word during warm boot	在热启动过程中恢复 CPU 控制
13h		Initialize PCI Bus Mastering devices	初始化 PCI 总线主控设备
14h		Initialize keyboard controller	初始化键盘控制器
16h	1-2-2-3	BIOS ROM checksum	BIOS ROM 检验和
17h		Initialize cache before memory autosize	在存储器自动调整容量之前初始化缓存
18h		8254 timer initialization	8254 定时器初始化
1Ah		8237 DMA controller initialization	8237 DMA 控制器初始化
1Ch		Reset Programmable Interrupt Controller	复位可编程中断控制器
20h	1-3-1-1	Test DRAM refresh	测试 DRAM 刷新操作
22h	1-3-1-3	Test 8742 Keyboard Controller	测试 8742 键盘控制器
24h		Set ES segment register to 4 GB	将 ES 段寄存器设置为 4GB
26h		Enable A20 line	启用 A20 行
28h		Autosize DRAM	自动大小 DRAM
29h		Initialize POST Memory Manager	初始化开机自检存储管理器
2Ah		Clear 512 KB base RAM	清除 512KB 基本 RAM
2Ch	1-3-4-1	RAM failure on address line xxxx*	地址行 xxxx* 上 RAM 故障
2Eh	1-3-4-3	RAM failure on data bits xxxx* of low byte of memory bus	存储器总线的低位字节的数据位 xxxx* 上 RAM 故障
2Fh		Enable cache before system BIOS shadow	在系统 BIOS 屏蔽之前启用缓存
30h	1-4-1-1	RAM failure on data bits xxxx* of high byte of memory bus	存储器总线的高位字节的数据位 xxxx* 上 RAM 故障
32h		Test CPU bus-clock frequency	测试 CPU 总线时钟频率
33h		Initialize Phoenix Dispatch Manager	初始化 Phoenix Dispatch 管理器
36h		Warm start shut down	热启动关闭

续表

代码	哔哔声	开机自检例行说明	
		英文原文	中文翻译
38h		Shadow system BIOS ROM	屏蔽系统 BIOS ROM
3Ah		Autosize cache	自动大小缓存
3Ch		Advanced configuration of chipset registers	芯片组寄存器的高级配置
3Dh		Load alternate registers with CMOS values	用 CMOS 值装载代用寄存器
42h		Initialize interrupt vectors	初始化中断矢量
45h		POST device initialization	开机自检设备初始化
46h		Check ROM copyright notice	检查 ROM 版权通知
48h		Check video configuration against CMOS	对照 CMOS 检查视频配置
49h		Initialize PCI bus and devices	初始化 PCI 总线和设备
4Ah		Initialize all video adapters in system	初始化系统中的所有视频适配器
4Bh		QuietBoot start (optional)	安静启动开始（可选）
4Ch		Shadow video BIOS ROM	屏蔽视频 BIOS ROM
4Eh		Display BIOS copyright notice	显示 BIOS 版权通知
50h		Display CPU type and speed	显示 CPU 类型和速度
51h		Initialize EISA board	初始化 EISA 板
52h		Test keyboard	测试键盘
54h		Set key click if enabled	如果启用设置击键
58h	2-2-3-1	Test for unexpected interrupts	意外中断测试
59h		Initialize POST display service	初始化开机自检显示设备
5Ah		Display prompt "Press F2 to enter SETUP"	显示提示“按下 F2 进入设置程序”
5Bh		Disable CPU cache	禁用 CPU 缓存
5Ch		Test RAM between 512 and 640 KB	测试 512～640KB 之间的 RAM
60h		Test extended memory	测试扩展存储器
62h		Test extended memory address lines	测试扩展存储器地址线
64h		Jump to UserPatch1	跳到 UserPatch1
66h		Configure advanced cache registers	配置高级缓存寄存器
67h		Initialize Multi Processor APIC	初始化多处理器 APIC
68h		Enable external and CPU caches	启用外部和 CPU 缓存
69h		Setup System Management Mode (SMM) area	设置系统管理模式（SMM）区域
6Ah		Display external L2 cache size	显示外部 L2 缓存容量
6Bh		Load custom defaults (optional)	装载定制默认值（可选）
6Ch		Display shadow-area message	显示屏蔽区信息
6Eh		Display possible high address for UMB recovery	显示可能的高位地址，以备恢复 UMB
70h		Display error messages	显示错误信息
72h		Check for configuration errors	检查配置错误
76h		Check for keyboard errors	检查键盘错误
7Ch		Set up hardware interrupt vectors	设置硬件中断向量
7Eh		Initialize coprocessor if present	初始化协处理器（如果有）

续表

代码	哔哔声	开机自检例行说明	
		英文原文	中文翻译
80h		Disable onboard Super I/O ports and IRQs	禁用板载超级 I/O 端口和 IRQ
81h		Late POST device initialization	最新开机自检设备初始化
82h		Detect and install external RS232 ports	检测并安装外部 RS232 端口
83h		Configure non-MCD IDE controllers	配置非 MCD IDE 控制器
84h		Detect and install external parallel ports	检测并安装外部并行端口
85h		Initialize PC-compatible PnP ISA devices	初始化 PC 兼容 PnP ISA 设备
86h		Re-initialize onboard I/O ports.	重新初始化板载 I/O 端口
87h		Configure Motherboard Configurable Devices (optional)	配置主板可配置设备（可选）
88h		Initialize BIOS Data Area	初始化 BIOS 数据区
89h		Enable Non-Maskable Interrupts (NMIs)	启用非屏蔽中断（NMI）
8Ah		Initialize Extended BIOS Data Area	初始化扩展 BIOS 数据区
8Bh		Test and initialize PS/2 mouse	测试并初始化 PS/2 鼠标
8Ch		Initialize floppy controller	初始化软驱控制器
8Fh		Determine number of ATA drives (optional)	确定 ATA 驱动器数量（可选）
90h		Initialize hard-disk controllers	初始化硬盘控制器
91h		Initialize local-bus hard-disk controllers	初始化本地总线硬盘控制器
92h		Jump to UserPatch2	跳到 UserPatch2
93h		Build MPTABLE for multi-processor boards	为多处理器板制作 MPTABLE
95h		Install CD ROM for boot	安装启动光驱
96h		Clear huge ES segment register	清除大型 ES 段寄存器
97h		Fixup Multi Processor table	确定多处理器表
98h	1-2	Search for option ROMs. One long, two short beeps on checksum failure	查找选装 ROM。发出一长两短哔哔声
99h		Check for SMART Drive (optional)	检验和故障
9Ah		Shadow option ROMs	检查 SMART 驱动器（可选）
9Ch		Set up Power Management	屏蔽选装 ROM
9Dh		Initialize security engine (optional)	设置电源管理
9Eh		Enable hardware interrupts	启用硬件中断
9Fh		Determine number of ATA and SCSI drives	确定 ATA 和 SCSI 驱动器数量
A0h		Set time of day	设置一日的时间
A2h		Check key lock	检查按键锁定
A4h		Initialize Typematic rate	初始化 Typematic 速度
A8h		Erase F2 prompt	删除 F2 提示
AAh		Scan for F2 key stroke	扫描 F2 击键
ACh		Enter SETUP	进入设置
AEh		Clear Boot flag	清除启动标志
B0h		Check for errors	检查错误
B2h		POST done - prepare to boot operating system	开机自检完成——准备启动操作系统
B4h	1	One short beep before boot	在启动前发出短哔哔声一次

续表

代码	哔哔声	开机自检例行说明	
		英文原文	中文翻译
B5h		Terminate QuietBoot (optional)	终止 QuietBoot（可选）
B6h		Check password (optional)	检查密码（可选）
B9h		Prepare Boot	准备启动
BAh		Initialize DMI parameters	初始化 DMI 参数
BBh		Initialize PnP Option ROMs	初始化 PnP 选装 ROM
BCh		Clear parity checkers	清除奇偶校验器
BDh		Display MultiBoot menu	显示多项启动菜单
BEh		Clear screen (optional)	清屏（可选）
BFh		Check virus and backup reminders	检查病毒和备份提示
C0h		Try to boot with INT 19	试图用 INT 19 启动
C1h		Initialize POST Error Manager (PEM)	初始化开机自检错误管理器（PEM）
C2h		Initialize error logging	初始化错误记录
C3h		Initialize error display function	初始化错误显示功能
C4h		Initialize system error handler	初始化系统错误处理程序
C5h		PnPnd dual CMOS (optional)	PnPnd 双 CMOS（可选）
C6h		Initialize notebook docking (optional)	初始化笔记本电脑扩展坞（可选）
C7h		Initialize notebook docking late	稍后初始化笔记本电脑扩展坞
C8h		Force check (optional)	强制检查（可选）
C9h		Extended checksum (optional)	扩展校验和（可选）
D2h		Unknown interrupt	未知中断
E0h		Initialize the chipset	初始化芯片组
E1h		Initialize the bridge	初始化电桥
E2h		Initialize the CPU	初始化 CPU
E3h		Initialize system timer	初始化系统定时器
E4h		Initialize system I/O	初始化系统 I/O
E5h		Check force recovery boot	检查强制恢复启动
E6h		Checksum BIOS ROM	检验和 BIOS ROM
E7h		Go to BIOS	转到 BIOS
E8h		Set Huge Segment	设置大段
E9h		Initialize Multi Processor	初始化多处理器
EAh		Initialize OEM special code	初始化 OE 特殊代码
EBh		Initialize PIC and DMA	初始化 PIC 和 DMA
ECh		Initialize Memory type	初始化存储器类型
EDh		Initialize Memory size	初始化存储器容量
EEh		Shadow Boot Block	屏蔽启动块
EFh		System memory test	系统存储器测试
F0h		Initialize interrupt vectors	初始化中断向量
F1h		Initialize Run Time Clock	初始化运行时间时钟

续表

代码	哔哔声	开机自检例行说明	
		英 文 原 文	中 文 翻 译
F2h		Initialize video	初始化视频
F3h		Initialize System Management Mode	初始化系统管理模式
F4h		Output one beep before boot	在启动前输入一声哔哔声
F5h		Boot to Mini DOS	启动到微型 DOS
F6h		Clear Huge Segment	清除大段
F7h		Boot to Full DOS	启动到全部 DOS

21.6　屏幕显示类故障

屏幕显示类故障分为显卡部分故障和接口部分故障。

如果是显卡部分故障，一般我们是抓不到 EDID 波形的（波形图参见图 8-7）。这样的问题需要检测显卡芯片的工作条件。显卡故障现在一般是空焊居多，通常加焊、重植芯片或者换显卡芯片都能解决问题。

显卡部分如果正常，在任意一根 LVDS 上都是有持续的波形的。测量点在 LVDS 插口引脚上，需要接上屏线才能测到。LVDS 插口实物如图 21-24 所示，LVDS 波形如图 21-25 所示。

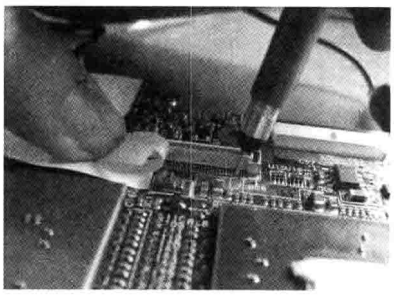


图 21-24　LVDS 插口实物

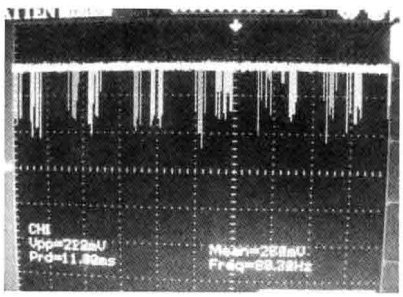


图 21-25　LVDS 波形图

笔记本电脑可以支持多种显示输出，除了常见的 LVDS 和 CRT 输出外，许多机型还支持 S 端子、DVI、HDMI 等输出方式，不过维修的重点仍然是 LVDS 输出和 CRT 输出上。

LVDS 输出的问题主要有背光和显示两种。有的机器屏接口同时包括了显示和背光，而另一些机器可能有两个接口，显示和背光是分开的。

图 21-26 中，圈起来的 VADJ、VIN、BLON 属于背光部分的信号。

VADJ 为亮度调节信号，由 EC 发出。VADJ 是一个线性电压，当我们按键盘上的亮度调节快捷键，该信号在一定的幅度范围内变动。

VIN 为高压板供电。这里使用的是 19V 适配器电压，某些早期机器使用的是 5V 供电。

BLON 为背光开启信号，该信号由 EC 控制。如果是独显机型，该信号一般不由 EC 管理，而是由显卡自己来管理。

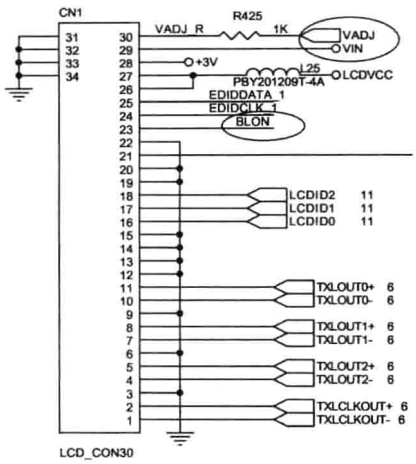


图 21-26　LVDS 接口信号图

28 脚的+3V 为 EDID 芯片的供电，它是一个存储了屏参数的 ROM。大多数机器都会对 EDID 检测，如果检测不到屏，会拒绝开启背光和屏供电。还有 DELL 等机器，会对 EDID 里的屏型号等参数进行检测。如果参数不正确，也会拒绝从 LVDS 输出。这一类机型如果换屏的话，需要将原屏的码片换到新屏上。

27、26 脚的 LCDVCC 为屏供电。屏供电的产生电路一般如图 21-27 所示。

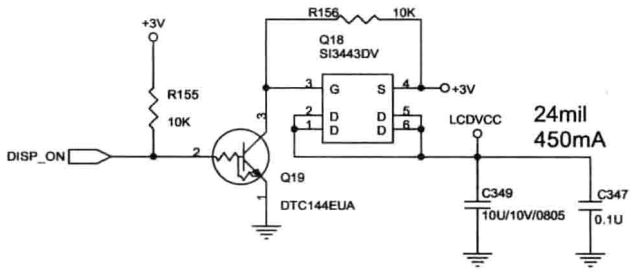


图 21-27　屏供电产生电路

图 21-27 所示屏供电产生电路原理：当显卡自检完成，且读取到屏的信息后，发出高电平的 DISP_ON 控制 Q19 导通拉低 Q18 的 G 极，Q18 为 P 沟道，G 极为低电平时+3V 转换为 LCDVCC 输出。

25、24 脚为 EDID ROM 的数据线，实际是一对 SMBUS，用于读取屏的码片。

21 脚的 RF_LED#是无线网卡指示灯。许多机器都会将状态指示灯做到高压板上，比如无线指示灯、电源状态指示灯等。

18、17、16 脚的 LCDID 是屏线识别信号。

11、10、8、7、5、4、2、1 脚是 LVDS 总线，是普通分辨率。如果是高分屏，一般需要两组这样的信号。

图 21-28 为 CRT 接口电路截图，CRT 输出的关键测试点在行（13 脚）、场（14 脚），行、场信号从显卡（北桥）输出以后，一般会经过缓冲，才到达 CRT 接口。通过测量缓冲器 U1&U2 的 2 脚和 4 脚波形，可以方便地分辨出问题的所在区域。

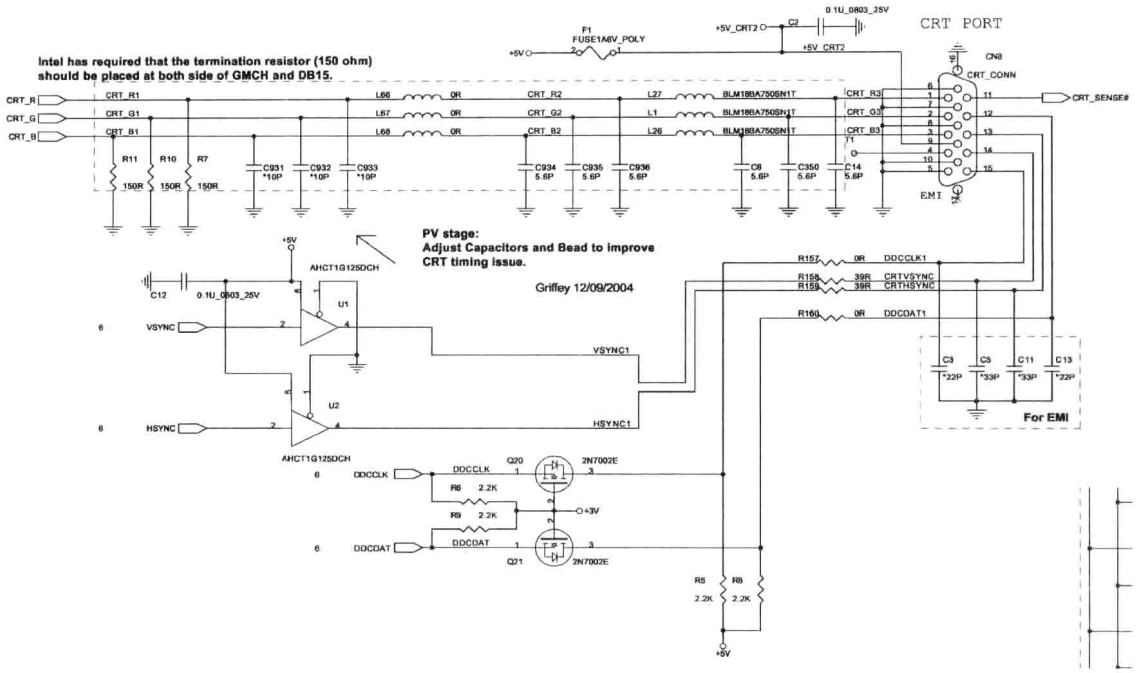


图 21-28　CRT 接口电路截图

R（1 脚）、G（2 脚）、B（3 脚）有问题只会导致色彩异常，并不会导致无输出。

需要注意，某些机型并不支持从 CRT 启动，只有进入系统显卡驱动加载完成后，才能切到 CRT 输出。

如果是暗屏故障，一般需要检修背光部分电路。若背光的开启和供电都正常，还是暗屏的话，需要排查是否高压条或者背光的问题。现在主流的屏分为 LCD（Liquid Crystal Display）和 LED（Light Emitting Diode）两种，这两者放在一起很容易区别，如图 21-29 所示，下面一块屏带高压线的是 LCD 屏，上面一块屏不带高压线的是 LED 屏，LED 屏无需高压板。

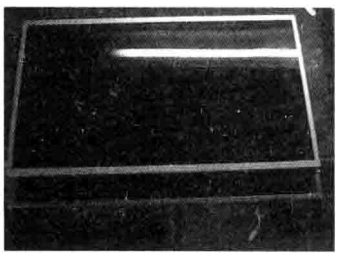


图 21-29　LED 和 LCD 屏实物

接下来介绍 LCD 屏的通用高压条改造。

高压条也可称为高压板，我们常用的高压板分 5V（见图 21-30）和 9～20V（见图 21-31）两种。5V 的是很老的机器上面使用的，已使用不多。常用的就是 9～20V 的，耐压不需要考虑，只要接四根线就可以了，如果客户要求不严，接三根就够了。



图 21-30　5V 通用高压条



图 21-31　9～20V 通用高压条

改接通用高压条的关键引脚。

① VIN，高压板的供电。

② GND，地线。

③ ON，开启信号。在不同的主板上名称不同，我们也不必纠结于名称，只要在一堆线中间找到这个开启信号就行了。不过也不是上面 3.3V 都可以的，因为有的高压板上面还有一些指示灯的 3.3V，如果用这些 3.3V 就会和屏亮的时间不同步，造成白屏。我们一个要找到这个和屏同时到达的信号，一般主板送到高压板上面的一堆线里面都有这个同步的 3.3V，如果实在找不到，也可以从屏供电 3.3V 上面飞一根线过来。

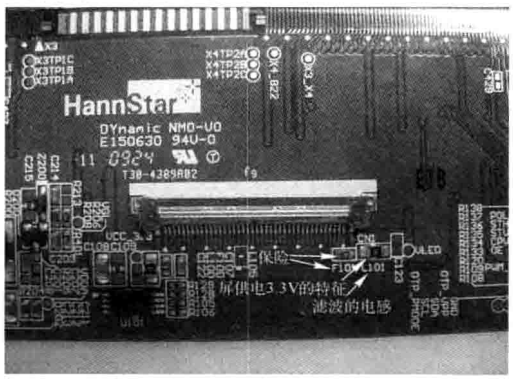


图 21-32　屏接口实物

一般在屏上找 3.3V，都是连接一个保险，然后是一个电感滤波。最重要的是开机了之后可以测量一下。屏接口实物如图 21-32 所示，F101 为保险，L101 为电感。

④ ADJ，亮度调节。一般在一堆线里面会有亮度控制线，可以在系统里面调节亮度，电压会随着亮度调节而变化。

21.7　声卡故障

声卡问题一般分为喇叭和耳机其中一个没有声音，喇叭和耳机都没有声音。

喇叭和耳机其中一个没有声音，有可能是耳机插孔的转换部分的问题，或者是功放的问题，因为有的机型是把耳机插孔独立于功放之外的。

以广达 JM7 为例，看看其耳机和喇叭是如何转换声音的。

CON4 的 4 脚 HP_NB_SENSE 是检测耳机是否插入，未插入时是接地的，插入以后 4 脚和地断开，如图 21-33 所示。耳机接口实物如图 21-34、图 21-35 所示。

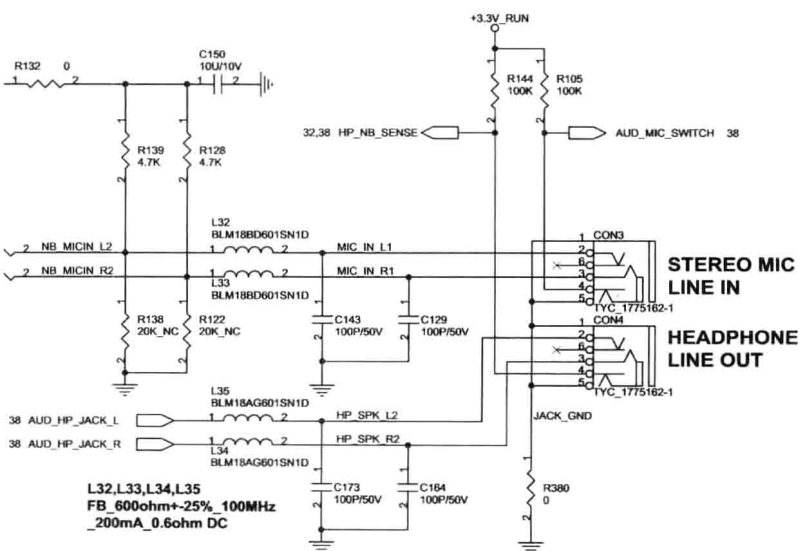


图 21-33　JM7 的耳机接口电路

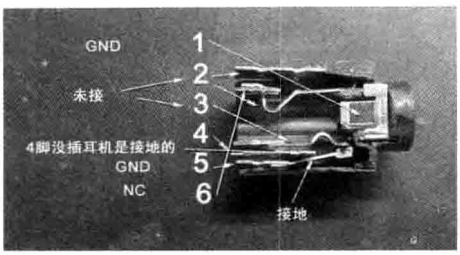


图 21-34　耳机未插入

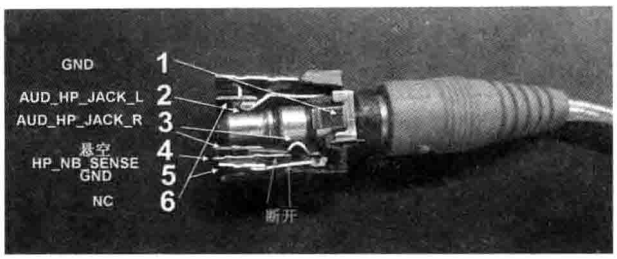


图 21-35　耳机插入

插入耳机后，高电平的 HP_NB_SENSE 送给了 EC，如图 21-36 所示。

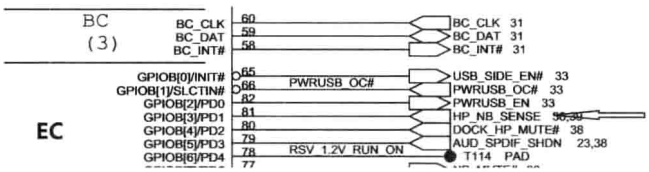


图 21-36　EC 收到耳机插入信号

HP_NB_SENSE 导通 Q39，把 R246 接地，使 AUD_SENSE_A 由+VDDA 上拉变成分压，如图 21-37 所示。声卡芯片检测到 AUD_SENSE_A 电压变化后，由原来的喇叭输出改为耳机输出。

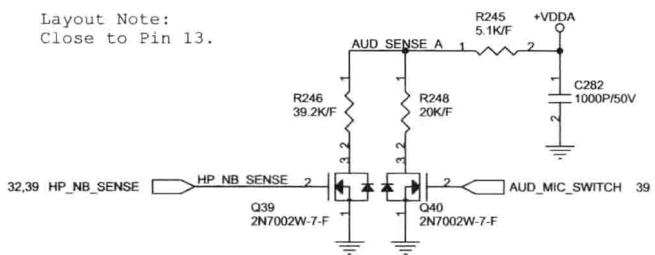


图 21-37　AUD_SENSE_A 电路

HP_NB_SENSE 还发送给功放芯片的 23 脚，如图 21-38 所示。

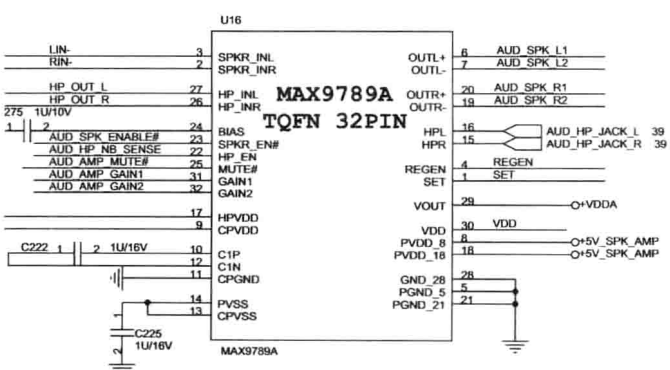


图 21-38　功放芯片

功放 U20 收到 HP_NB_SENSE 后，就断开 6、7、19、20 脚的喇叭左右声道输出信号，而输出 15、16 脚的 AUD_HP_JACK_L 和 AUD_HP_JACK_R 的耳机信号。

喇叭和耳机都完全无声，一般是声卡本身的问题，需要查声卡芯片的供电、声卡与南桥连接的 ACLINK 等，如图 21-39 所示。

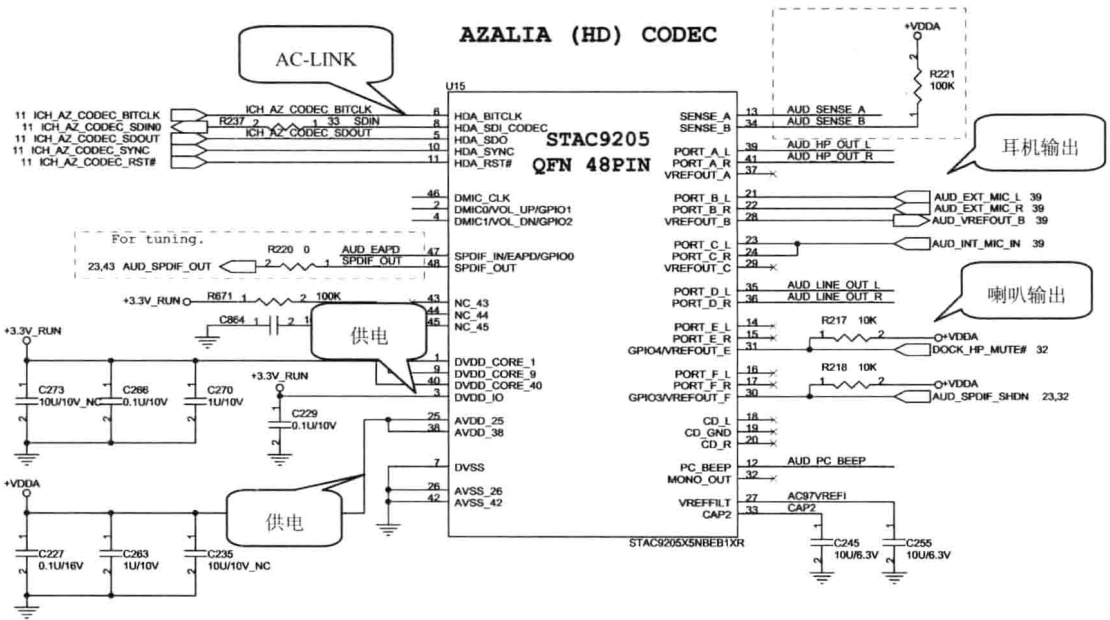


图 21-39　声卡芯片电路图

图 21-39 中，U19 声卡的供电有 3.3VRUN 和 VDDA，如果都正常可以查 31 脚 DOCK_HP_MUTE#静音脚，下一步可以测 AC97 总线 5、6、8、10、11 脚对地阻值，排查其到南桥是否短路、断路等。

提示：如果机器没声音，先要判断是喇叭的问题，还是功放没有声音出来。先用耳机试试，如果有声音，可能是插座的问题，可以根据图纸用示波器测试。如果声卡、功放正常，都有波形，但又没有示波器，可以用一个喇叭接在功放的输出 6、7 脚或 19、20 脚之间，如果正常有声音，就是喇叭或者是插座的接触问题；如果没有声音，就要查功放的供电、使能、静音，如果都正常就是声卡本身的问题了。接下来也是从供电、时钟、复位、使能、静音等方面排查。

21.8　USB 故障

如果是单个 USB 接口不能使用，主要检查此接口的外观和供电，以及接口到南桥之间是否断线等；如果是所有接口都不能使用，一般需要检查南桥 USB 模块的供电 VCCUSBPLL、时钟 CLK48、南桥与端口之间的数据线对地阻值、供给 USB 端口的供电、南桥 USB 模块的精密电阻，如图 21-40 所示。

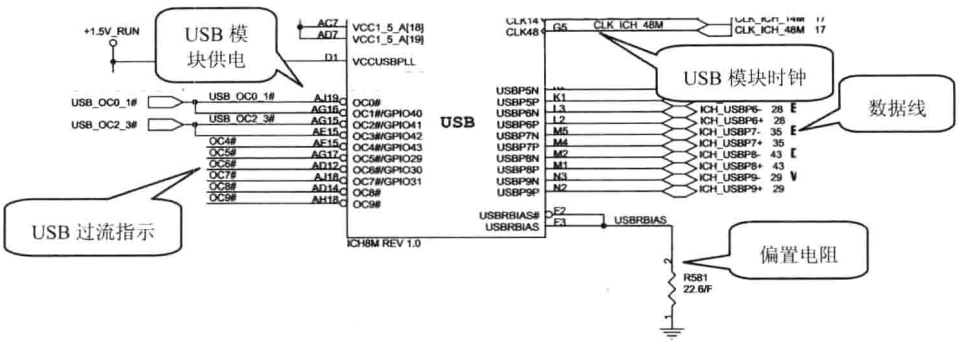


图 21-40　南桥的 USB 电路

21.9　网卡故障

网卡本体坏会造成检测不到网卡。如果是 PCI-E 总线的网卡，很少会因为南桥本体坏造成不认网卡；如果是软网卡或 PCI 总线网卡，南桥坏很可能造成不认网卡。软网卡直接挂南桥，软网卡故障要查南桥内部网卡控制模块。PCI-E 和 PCI 总线的网卡都是硬网卡。本节以仁宝 LA-5891P 为例，主要介绍硬网卡故障的检修思路。

① 首先确保网卡的基本工作条件正常，包括网卡的供电+3V_LAN、+1.2V_LAN，网卡的 PCI-E 总线时钟 CLK_PCIE_LAN、CLK_PCIE_LAN#，网卡的复位 PLT_RST#，网卡的 PCI-E 总线 PCIE_DTX_C_PRX_P1/N1、PCIE_PTX_C_DRX_P1/N1（PCI-E 总线中间有耦合电容，维修测量时，两端都要测对地阻值，任何一端开路都会造成不认网卡），如图 21-41 所示。

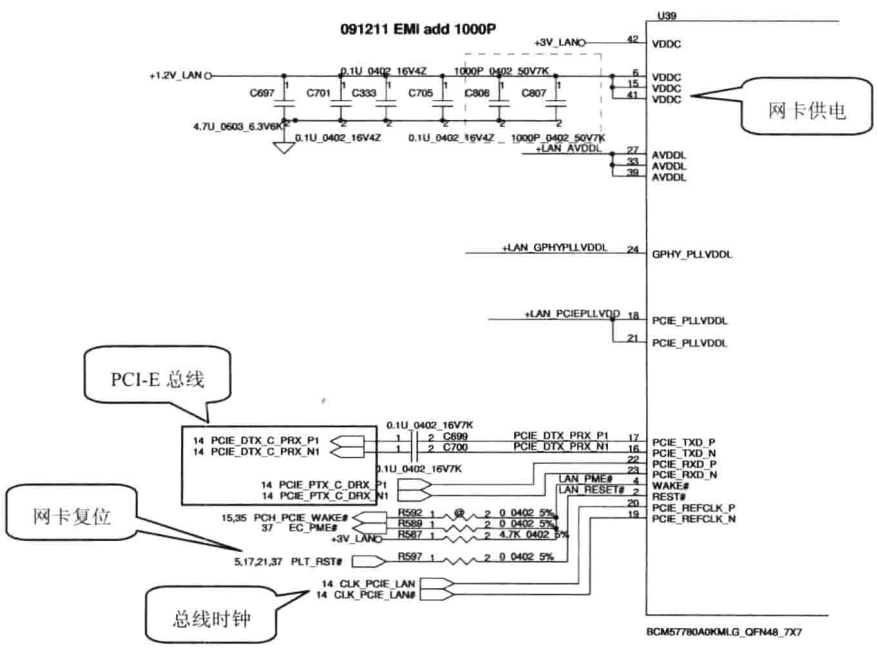


图 21-41　网卡的基本工作条件截图

② 网卡自带的晶振 25MHz，如图 21-42 所示。

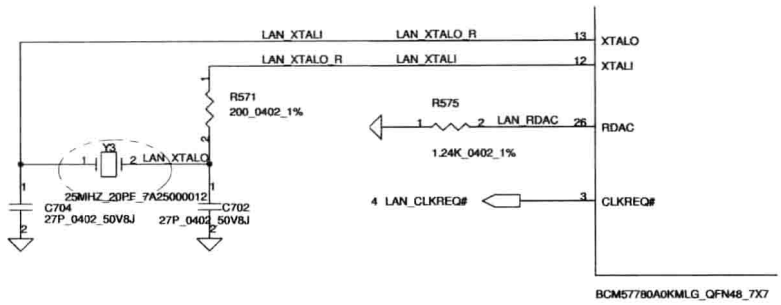


图 21-42　网卡的 25MHz 晶振

③ 能识别网卡但不能使用，显示“正在分配 IP 地址”，但一直分不到 IP 地址的故障。一般查 MAC 地址芯片的工作条件：供电、CS#片选、SCK 时钟、SDA 数据。MAC 地址芯片坏：一是 MAC 地址芯片烧坏了，二是 MAC 地址芯片内部资料损坏，因为网卡的物理地址是存储到 MAC 地址芯片中的，需用专用工具刷写 MAC 地址。MAC 地址为 FF-FF-FF-FF-FF-FF 和 11-22-33-44-55-66 是无效地址。

不过本机中 MAC 地址保存在网卡芯片内，U12 并没有安装元件实物，如图 21-43 所示。

	SPROM_CLK (EECLK)	SPROM_DOUT (EEDATA)
On chip	1	0
AT24C02	1	1

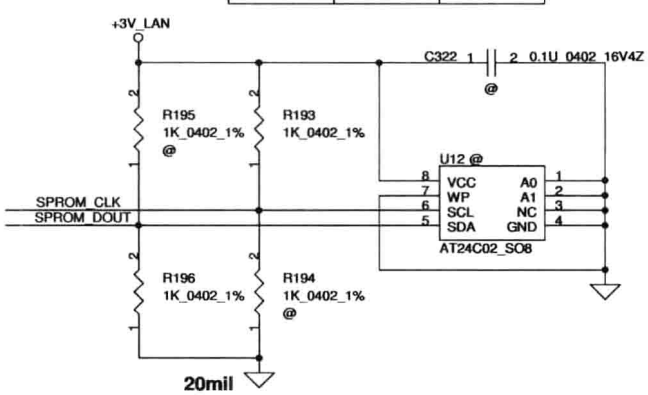


图 21-43　网卡的 MAC 芯片

提示：软网卡的 MAC 地址存储在 BIOS 里。软网卡有故障主要查南桥网卡模块的供电、时钟、复位、信号线、总线。

识别网卡但却一直显示网线没插的那种红“X”，需要检查 8 根网线信号的对地值，外接精密电阻等。网桥（也称数据泵、网络隔离变压器）坏一般可以把对应信号直接搭线过去临时使用。网桥就是线圈，网桥中某个信号断线会直接造成千兆位网卡变百兆位网卡或者直接不能用。网桥和接口电路如图 21-44 所示。

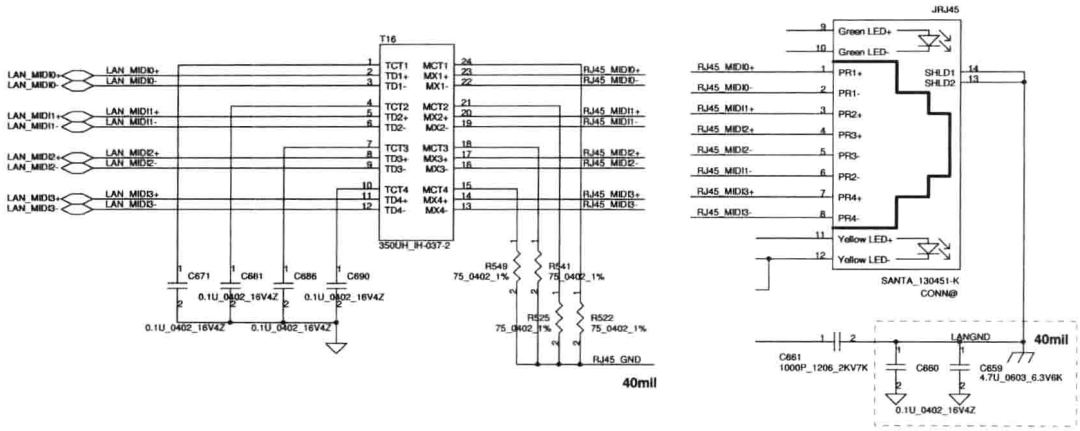


图 21-44　网桥和接口电路图

测网卡是否坏，可以直接测主供电的对地值或 8 根网线信号的对地值。一般遭雷击后，网卡供电对地直接会短路。8 根信号外接精密电阻，8 根线对地二极体值没有异常就测网桥。

21.10　SATA 接口故障

本节以 LA-6631P 为例讲解 SATA 接口故障的维修。

排除硬盘光驱本身不良后，首先检查 SATA 接口的供电，如图 21-45 所示。

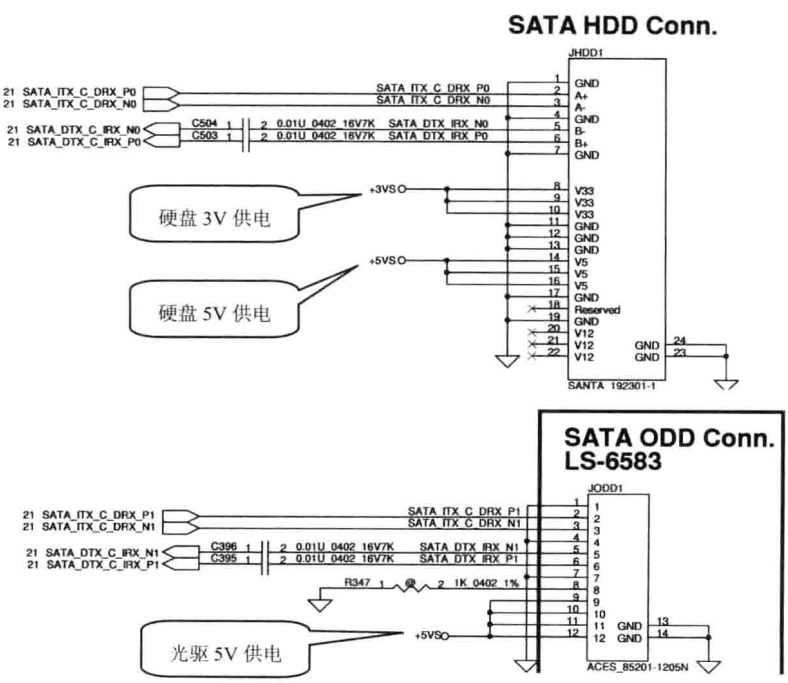


图 21-45　SATA 接口的供电

然后查南桥内部 SATA 模块的 1.5V 供电 VCCSATAPLL，如图 21-46 所示。

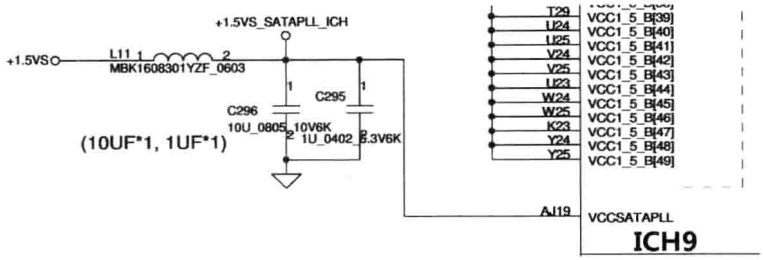


图 21-46　SATA 模块的供电

还要检查南桥 SATA 模块的 100MHz 时钟 SATA_CLKN、SATA_CLKP。最后检查 SATA 接口的数据线、SATA 模块的精密电阻等。SATA 的数据传输分两个传送和两个接收，一共四个信号。测对地二极体值时，应测南桥一端，因为中间接了耦合电容，测硬盘或光驱一端是没有用的，如图 21-47 所示。

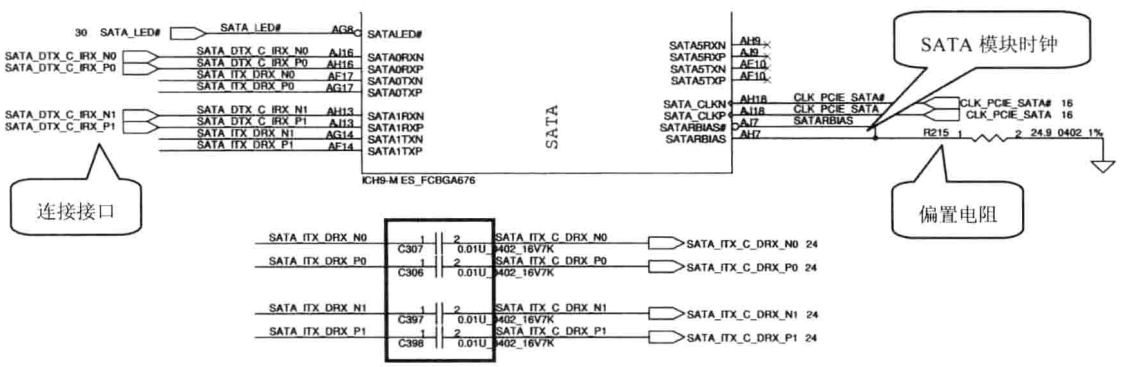


图 21-47　SATA 模块的时钟、偏置电阻、通往接口的数据线

以上都正常，一般就可以考虑更换南桥。一插硬盘就当机，显示 LOGO 画面，一般为南桥坏。南桥其他模块，如声卡网卡模块也会造成当机，显示 LOGO。

21.11　风扇接口故障

笔记本电脑的 CPU 风扇一般分为三针和四针两种。三针风扇如图 21-48 所示，1 脚供电，2 脚转速检测，3 脚接地。具体工作过程：EC 检测到适当的温度后，会发出适当的 EN_DFAN1 信号给 U5，U5 根据 VSET 脚的电压高低，决定+VCC_FAN1 的高低，以此控制风扇的转速。风扇的转速通过 FAN_SPEED1 送给 EC，实时检测风扇转速。

四针风扇控制电路如图 21-49 所示，图中 U31 为温控芯片，当温控芯片通过 DP1、DN1 检测到温度后，会根据温度的高低，控制 PWM 脚的波形占空比。此方波信号送给风扇内部电路，用于控制转速。FAN_TACH 为转速检测脚。

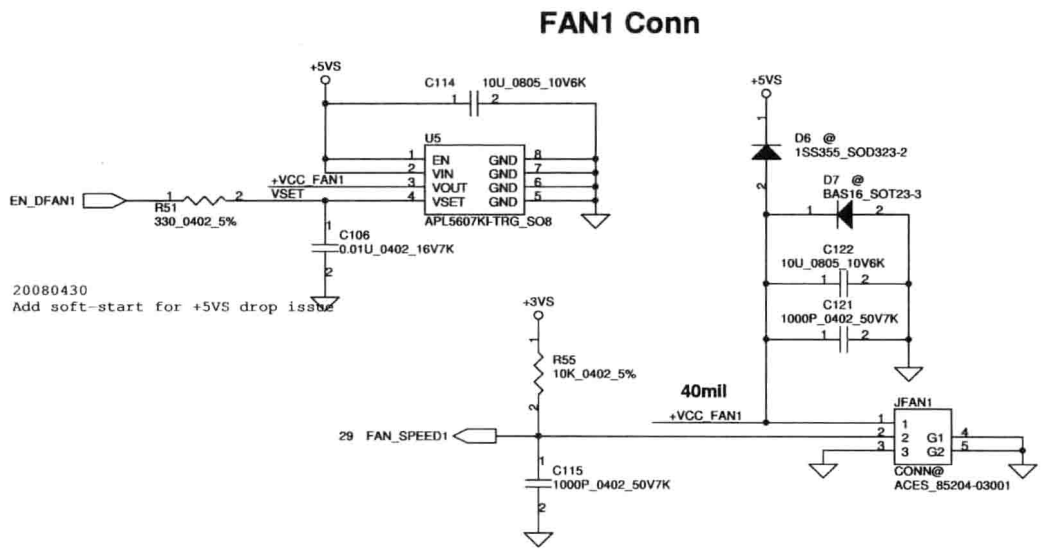


图 21-48　三针风扇控制电路

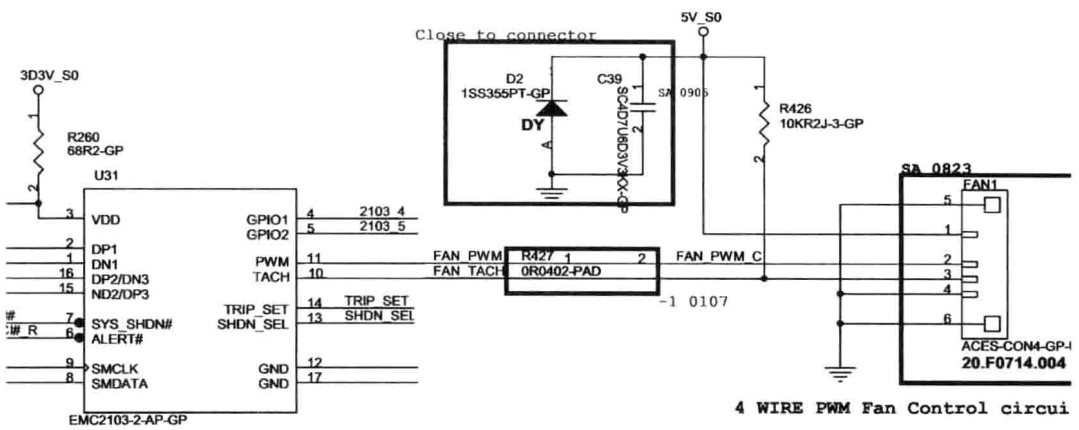


图 21-49　四针风扇控制电路

21.12　死机故障

① 先排除 CPU、内存、硬盘、系统等故障（此类较多）。

② BIOS 设置初始化（如 SATA 设置为 AHCI 模式会引起蓝屏），CMOS 放电，升级 BIOS。

③ 测量所有的电压是否正常，是否存在电压偏低、不稳、滤波不良等现象。如果 1.5V 电压进系统后只有 1.2V，就会导致当机蓝屏。

④ 南桥与外设。南桥主要是管理外设，南桥出现故障会造成当机蓝屏。另外，外设也会影响此故障。一般在维修中，我们可以先进安全模式，在不加载任何驱动的情况下，看是

否蓝屏死机。安全模式下是正常的，一般问题在南桥、声卡、网卡、读卡器芯片、1394 芯片等，可以挨个拔除来查找有故障的外设。

⑤ 北桥。北桥直接与 CPU、南桥通信，其中的信号出现问题也会导致蓝屏死机、进不了系统。例如，H-DPSLP#信号出现问题导致进系统死机故障。

⑥ CLK。时钟是主板正常工作的必要条件，由于时钟工作时频率较高，因此故障率也比较高。在遇到蓝屏死机等现象，要测量 CLK 发出的波形、频率，确保正常。

⑦ 显卡。独立显卡的笔记本电脑，显示芯片 GPU、显存温度较高，也易引起蓝屏死机故障。

第22章
维修实例

22.1 不开机故障的维修实例

▷▷▷ 实例1 IBM T61不开机

机器型号：IBM T61

板号：无

故障现象：不开机

检修过程：

拿出来时缺件，补全后，插电发现不触发，无3V、5V待机电压，也没有VCC3SW。测量VCC3SW产生芯片U61的工作条件，VINT20为20V，BAT_VOLT为6V多，都正常，如图22-1所示。

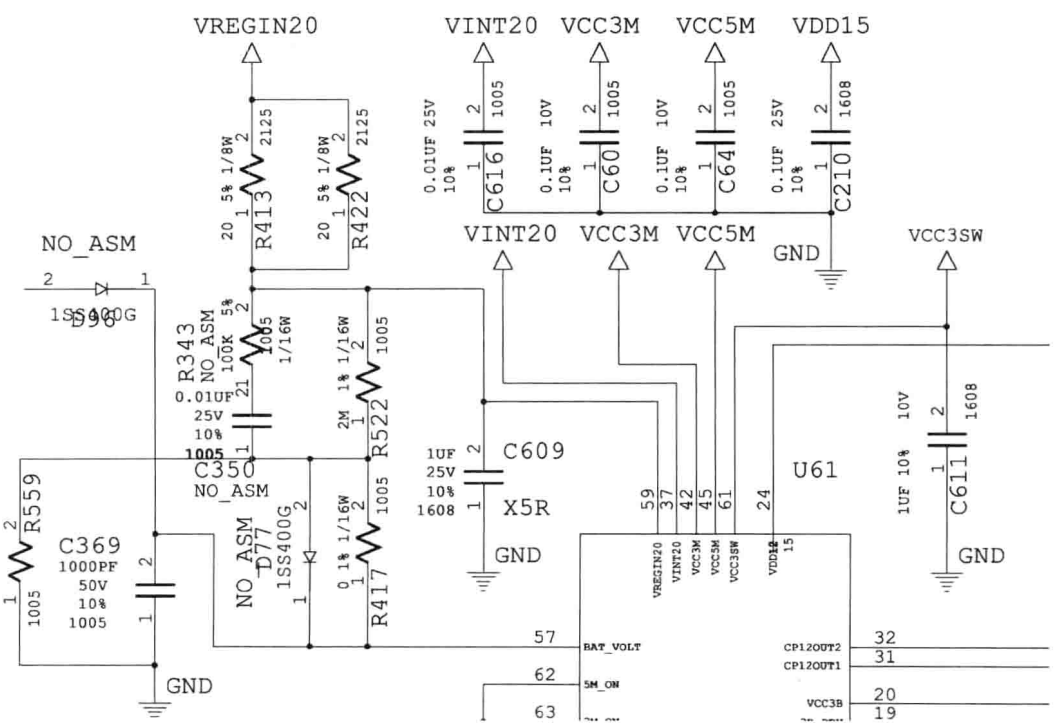


图22-1 U61输出VCC3SW

手摸芯片，发现非常烫手，测量 VCC3SW 并无短路，于是立即更换芯片。换完后，发现依旧无 VCC3SW，芯片还是很烫。思考一会，采取排除法解决：把 VCC3SW 去到的地方逐个断开，当断开到 D6 时，VCC3SW 恢复正常。D6 所在电路如图 22-2 所示。

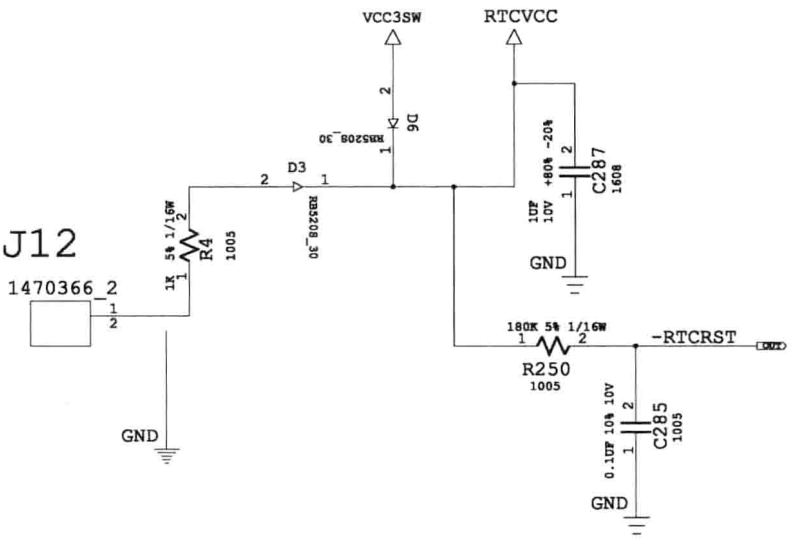


图 22-2　D6 所在电路截图

果断测量 RTCVCC 对地阻值，发现为 0，拆除 C287 后，故障排除。此次维修告诉我们，有时候测量对地阻值正常不代表没短路，因为隔了一个二极管，测阻值是测不出来的。

▷▷▷ 实例 2　联想 G480 进水导致不开机

机器型号：联想 G480

板号：仁宝 LA-7981P

故障现象：无待机电流

检修过程：

先把明显进水处理好后，插电，无待机电流。测公共点 B+，B+没有电压。

公共点没有电压，而且也没有电流，说明不是短路，而是保护隔离电路有问题。顺便测 B+的对地阻值为 400 多欧姆，说明不短路。打开图纸慢慢查，找到保护隔离电路，如图 22-3 所示。

直接测 PQ302 的 G 极，电压为 18V 多，明显不正常。仁宝的隔离原理这里就不多说了，直接测 PACIN，发现为低电平，而正常这里应该为高电平。接下来追查 PACIN 的产生。

PACIN 电压是由如图 22-4 所示的电路产生的：由 BQ24727VDD 经过两个电阻 PR336 和 P339 分压产生，受控于 ACPRN。ACPRN 应该为低电平，BQ24727VDD 应该为高电平。实测 BQ24727VDD 这个电压发现为零点几伏，很明显就是这里的问题了。下面接着查 BQ24727VDD 的来源。

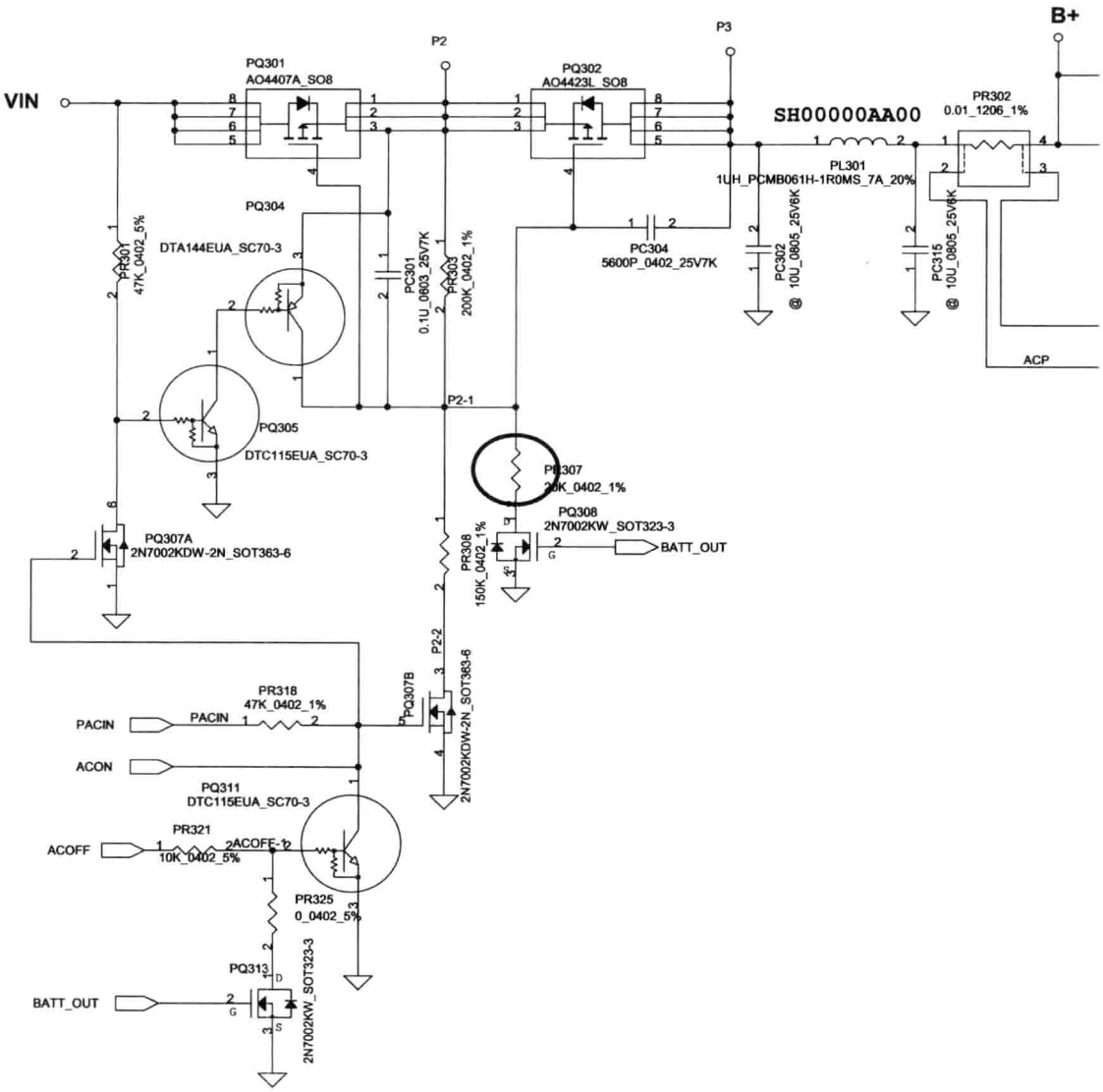


图 22-3　联想 G480 的保护隔离电路

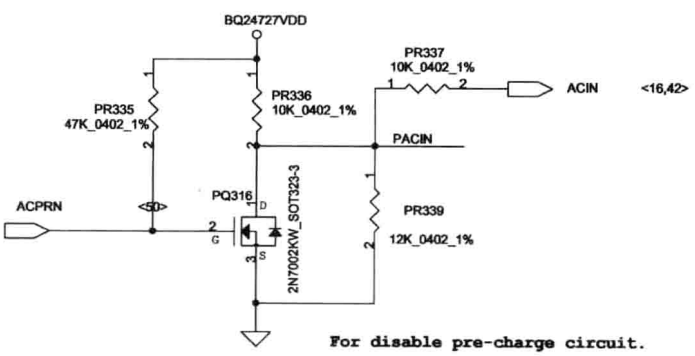


图 22-4　PACIN 的来源

BQ24727VDD 这个电压由充电芯片 PU301 产生，如图 22-5 所示。测量芯片的主供电 VCC 有 19V，测 ACDET 为 0V。根据电路图计算了这个电压应该为 2.71V【计算公式：VIN/(PR314+PR317)×PR317】。检查发现没有 VIN，直接从其他地方的 VIN 飞线过来，然后再测 BQ24727VDD 有 5V 多的电压，当然公共点也正常，该机顺利修复。

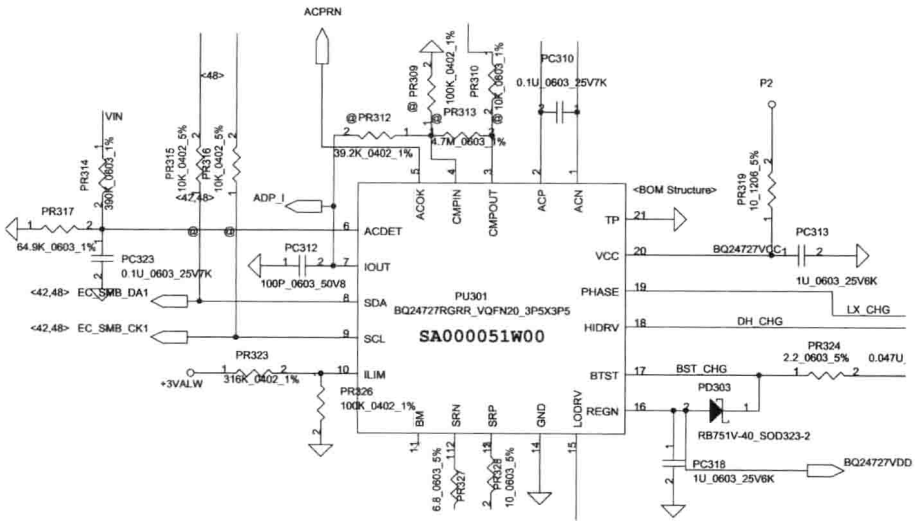


图 22-5　BQ24727 的产生电路

（本实例来源于 http://www.chinafix.com/thread-707707-1-1.html。原作者：迅维学员 修板板喽）

▷▷▷ 实例 3　雷击导致联想 Z360 不开机

机器型号：联想 Z360

板号：广达 DALL7AMB6EO　REV: E

故障现象：雷击后不开机

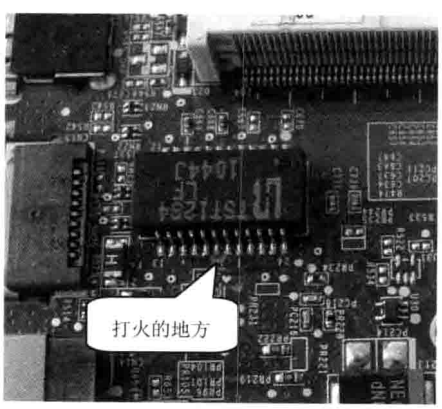


图 22-6　数据泵的实物图

检修过程：

先接稳压电源，电流 0.2A 左右，不正常。按开机键电流有点变化。

拆机，经过目测，数据泵有两个脚明显打火，如图 22-6 所示，其他没见异常。

先从迅维网论坛下载了电路图，没有 E 版本的，找了个版号 LL7A 的仅供参考。

找到 3V、5V 待机芯片 PU9，如图 22-7 所示，型号是 RT8206。3V 及 5V 电压都正常，测 3V、5V 对地电阻，5V 后为 900Ω多，3V 的明显偏小，不太正常。

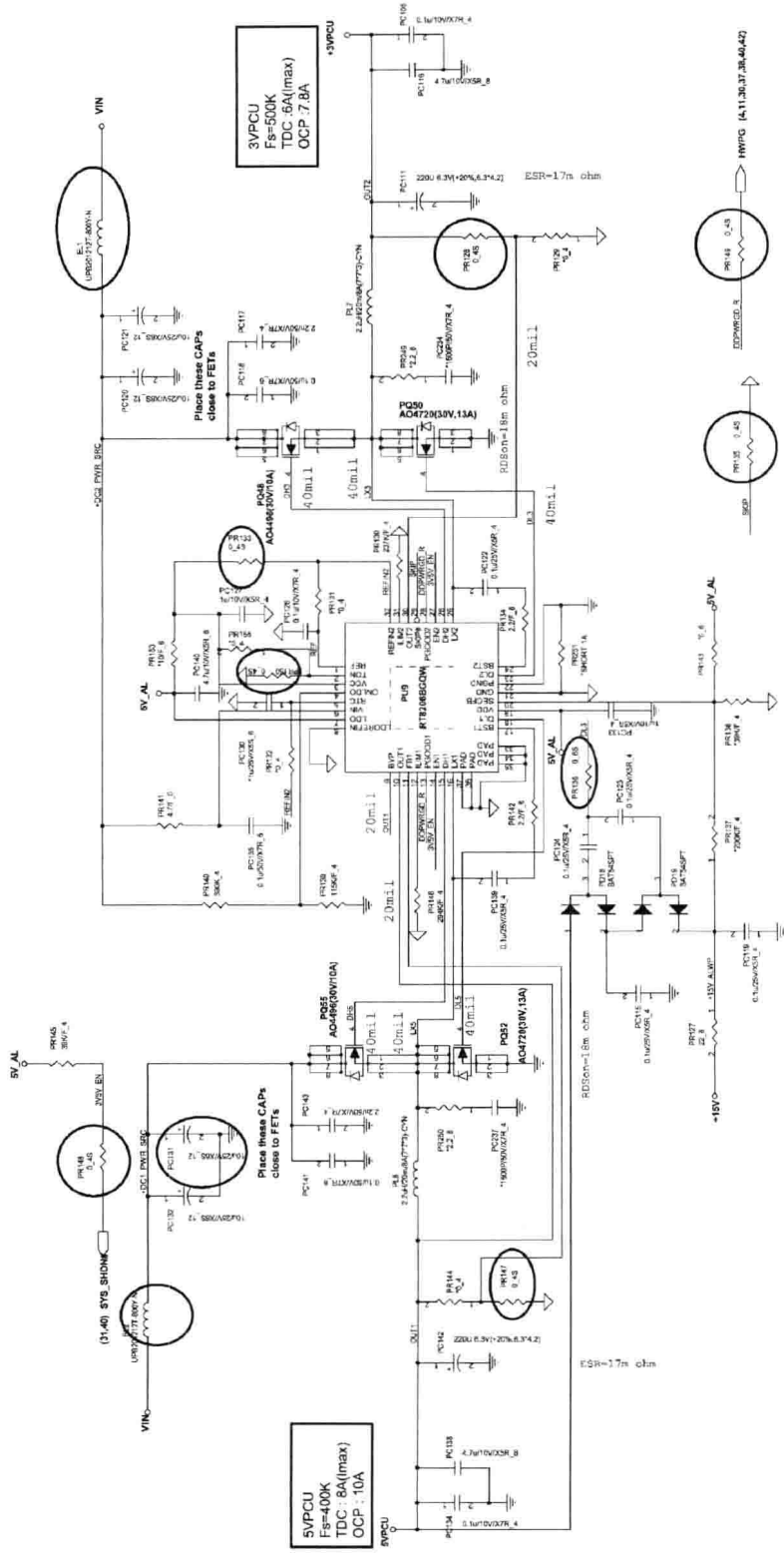


图 22-7 待机芯片 RT8206 所在电路截图

使用烧机法，当电压调到 2.9V 时，电流到了 1A 以上。查找有没有发热的元件，当碰到集显供电芯片 RT8152E 时手被烫了一下，心中暗喜，拆掉换上。图 22-8 所示为换上去的好芯片。这种 QFN 封装的芯片，焊接时要仔细，容易空焊。

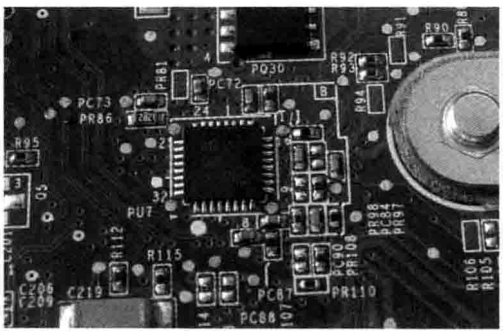


图 22-8　RT8152E 实物图

再插电源，电流稳定在 4mA，按开机键，电流跳不到 100mA 就马上掉电。测不到集显电压、独显电压、CPU 电压。测 RT8152E 的开启电压只有零点几伏，对地电阻极小，如图 22-9 所示，PU7 的 4 脚 VRON 为开启信号。根据图纸，这脚只连接到了第 6 页的 CPU 的 AR25 脚（见图 22-10）和 35 页的一个电路。先拔掉 CPU，发现不短路了，说明 CPU 坏了。

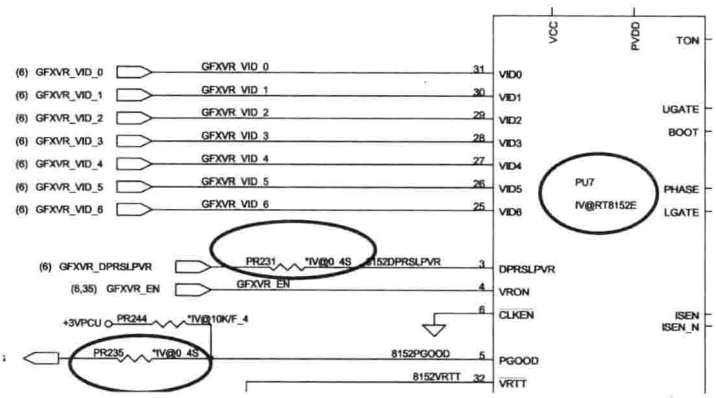


图 22-9　PU7 电路截图

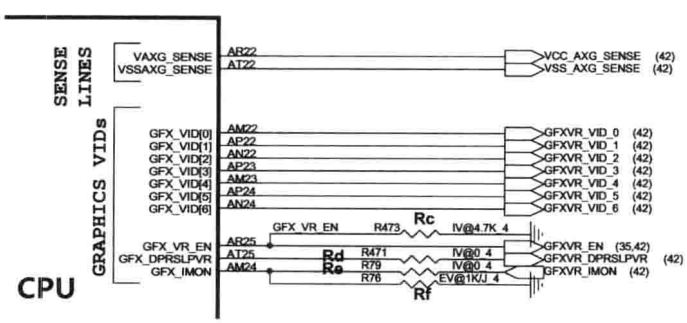


图 22-10　CPU 发出 GFX_VR_EN

再查显卡芯片也击穿了，型号是 N11M-GE2-S-B1。跟客户商量同意后，换 CPU、显卡芯片。换上后开机，电流跳到了 600mA 多，但还是没有 CPU 电压。

追查 CPU 供电的产生电路，如图 22-11 所示，ISL62882 第 38 脚 SHDN 是开启脚，实测电压为 0V。查此信号分 3 个分支：VRON、HWPG、SYS_SHDN#，而图中 PD7、PD9、PR28 均没有安装，说明 SHDN 就是 VRON 经过 PR21 和 PC27 延时产生的。

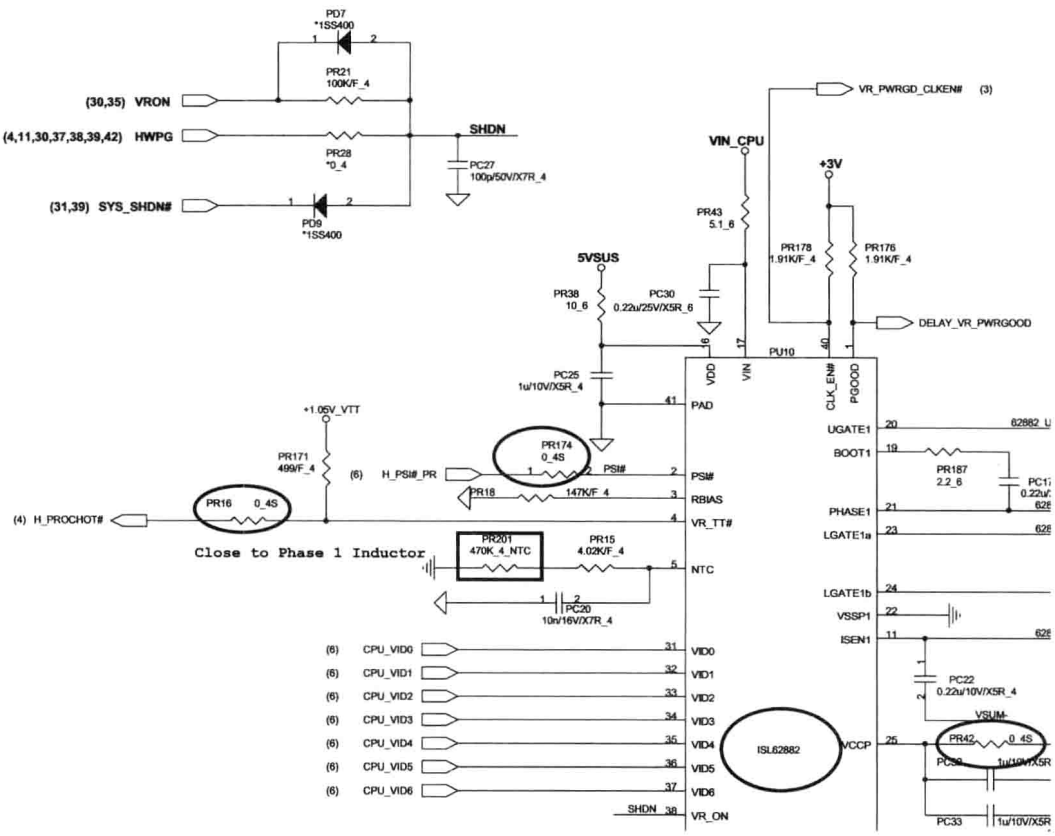


图 22-11　CPU 供电芯片电路

查图可知，VRON 连接到了 EC 的第 48 脚。实测 PR21 是好的，而 EC48 脚电压有 3.3V，再测从 PR21 到 EC 的 48 脚电阻为无限大，那肯定是断线了。初步跑线未果，为了不浪费时间，心想既然厂家有这个预留设计，我们可以往上补料。测得 HWPG 为 3.3V，于是找了个小电阻焊在 PR28 的焊盘上（见图 22-12）。再次通电，电流跳到 1.5A 多，CPU 电压 1.02V 也正常，接屏亮机，进系统各项正常，至此完工。

（本实例来源于 http://www.chinafix.com/thread-708278-1-1.html。原作者：lyjndad0539）

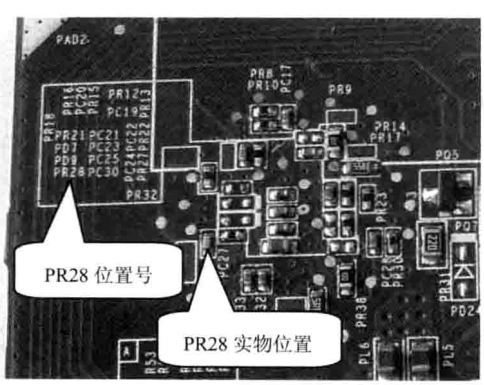


图 22-12　PR28 所在区域实物图

▷▷▷ 实例 4　IBM R60 无待机

机器型号：IBM R60

板号：RP-1

故障现象：无待机电流

检修过程：

拿到此板，首先打了一下主板各关键测试点对地二极体值，均在正常范围之内。任意找了一个 PWM 上管 D 极打了一下公共点对地二极体值为 461，正常。

然后开始接可调电源，3 位的电源表显示 0.00，说明没有待机电压。

IBM 的机器一般无待机的话就说明没有公共点电压。从公共点入手查吧，如图 22-13 所示，直接测 Q34 的 D 极为 0V，继而追查-PWRSHUTDOWN 为 0V。

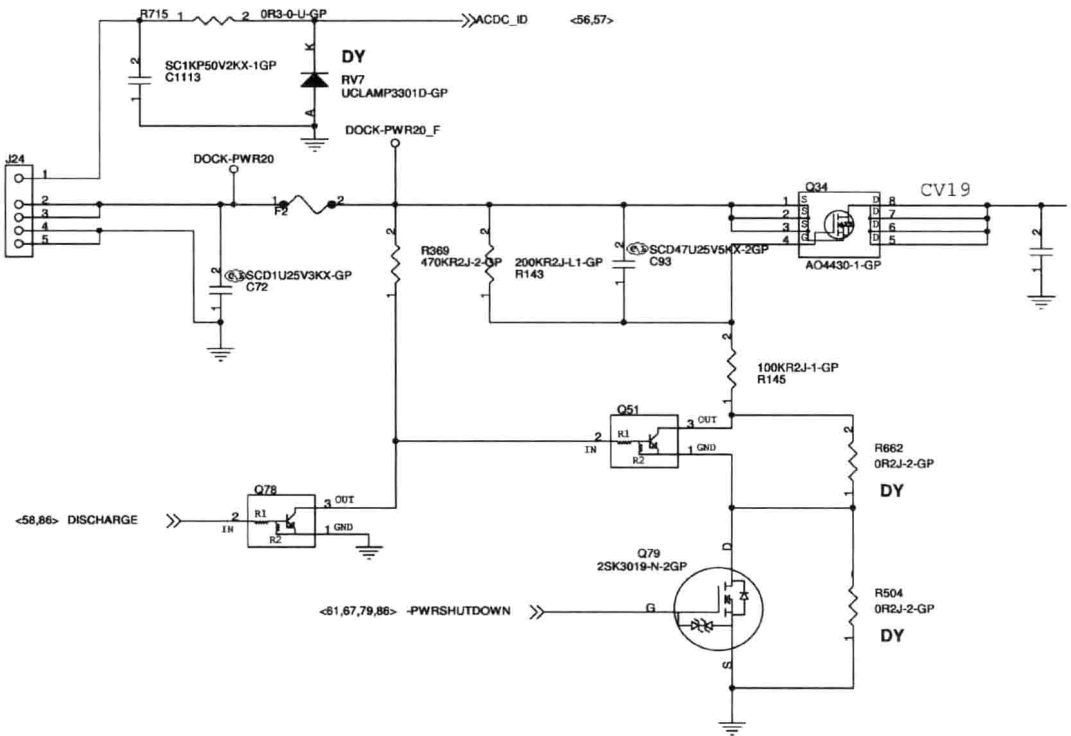


图 22-13　Q34 所在电路截图

-PWRSHUTDOWN 这个信号来自于 U61。U61 得到供电并且检测到无过温就会开漏输出，然后由 VCC3SW 上拉成 3.3V，导通 Q79，产生小电流的公共点电压。（具体原理可以参考本书 18.1 节）

U61 的工作条件截图如图 22-14 所示，实测 57 脚为 19V，54 脚为 5.67V，59 脚为 0V。

59 脚的 VCC3SW 由 U61 输出。这里为 0V，猜测有两种可能导致没有输出：第一是芯片本身损坏，第二是后级负载拉低至 0V。于是把 59 脚撬起来测量，引脚 3.3V 正常，那就排除了第一种可能了。

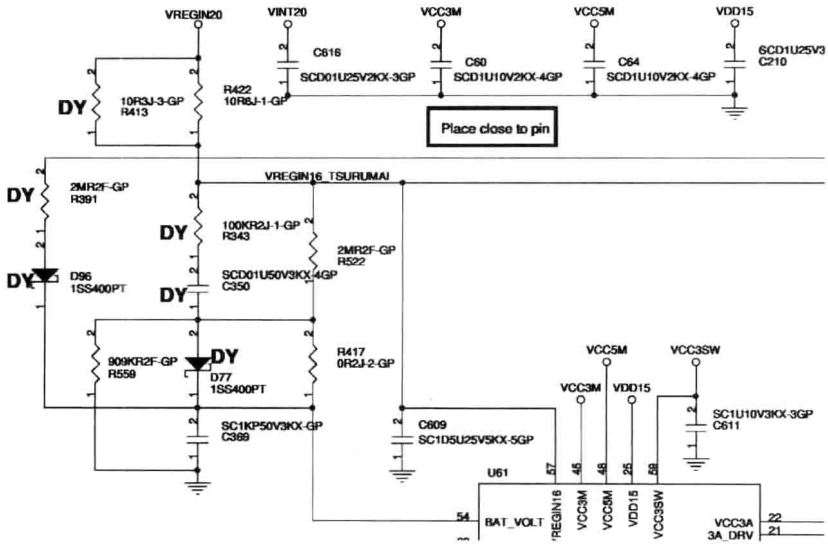


图 22-14 U61 的部分截图

对着 59 脚的焊盘打了一下二极体值，万用表显示对地短路。先烧机几分钟，摸了好几遍主板，都没有发现异常。那就开始拆怀疑有故障的芯片，当把 U28 这个联想芯片（见图 22-15）拆掉后阻值恢复正常，找了一个 U28 换上，再测量-PWRSHUTDOWN 为 3.3V，公共点也正常了。

可是，三位的电流表上显示还是 000，于是测量 VCC3M 和 VCC5M 的电感上电压为 0V，看来还要接着查。VCC3M 和 VCC5M 电压来自于 U41（MAX1901）。测量芯片的主供电 V+为 19V，正常；线性 VL 为 5V，正常；测量 4 脚的开启信号 VCC3M_ON 和 28VCC5M_ON 脚为 0V，不正常，如图 22-16 所示。追查这两个信号来自于 U28 的 M1_ON。

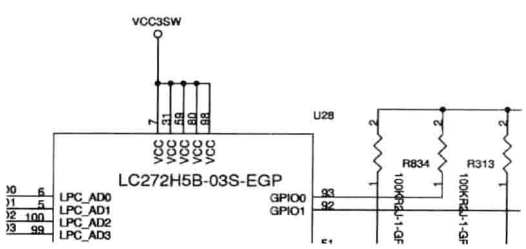


图 22-15 VCC3SW 给 U28 供电

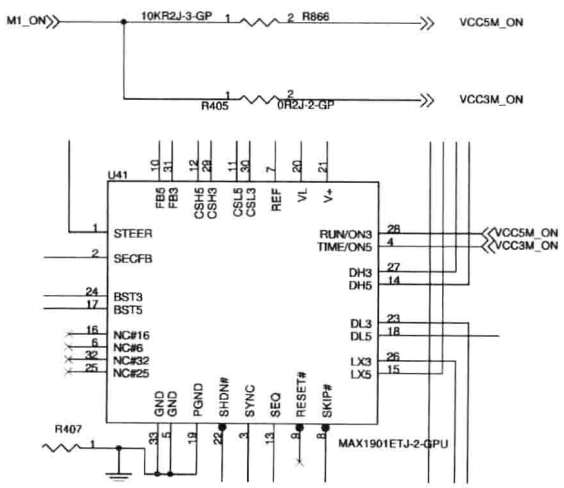


图 22-16 MAX1901 所在电路截图

实测为 M1_ON 为 0V。难道刚换的 U28 有问题？没焊好？因为对自己的焊工还是有信

心的，应该是芯片的工作条件不足。U28 这个联想芯片要输出 M1_0N 的条件是供电 VCC3SW、复位 SWPWRG 和适配器检测信号 EXTPWR#，如图 22-17 所示。

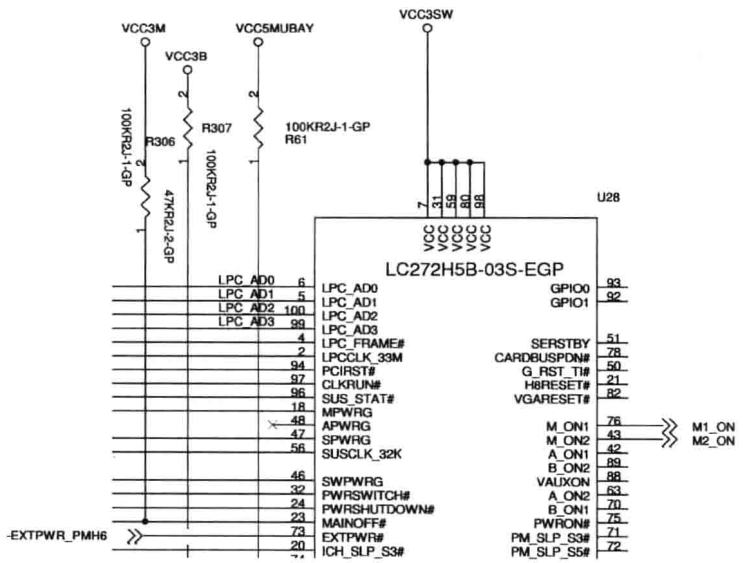


图 22-17　U28 的工作条件截图

经测量发现 76 脚的-EXTPWR_PMH6 有 3.3V，不正常，应该为 0V。这个信号来自于 Q53，如图 22-18 所示。

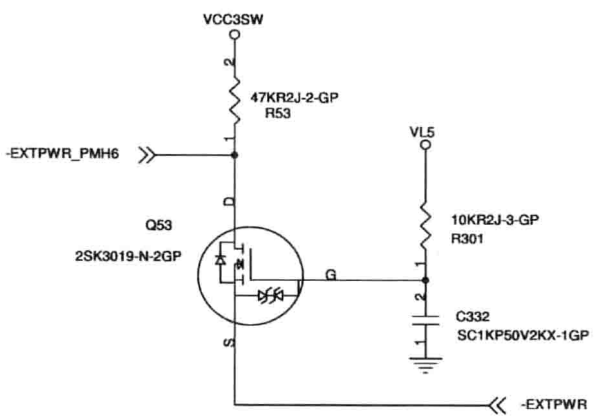


图 22-18　Q53 所在电路截图

Q53 的 D 极受控于 VL5。这时候，打开点位图（见图 22-19）准备测量 Q53 的各脚电压，却发现 Q53 不见了。

找一个小型 N 沟道场效应管装上去，插电待机电流为 0.03A，实测 VCC3M 和 VCC5M 已经产生。这个机器待机的时候还有一个电压 VCC1R5M，实测 1.5V 也正常。触发开关后，正常点亮，该机修复。

（本实例来源于 http://www.chinafix.com/thread-717410-1-1.html。原作者：迅维学员 xiaorui2349092）

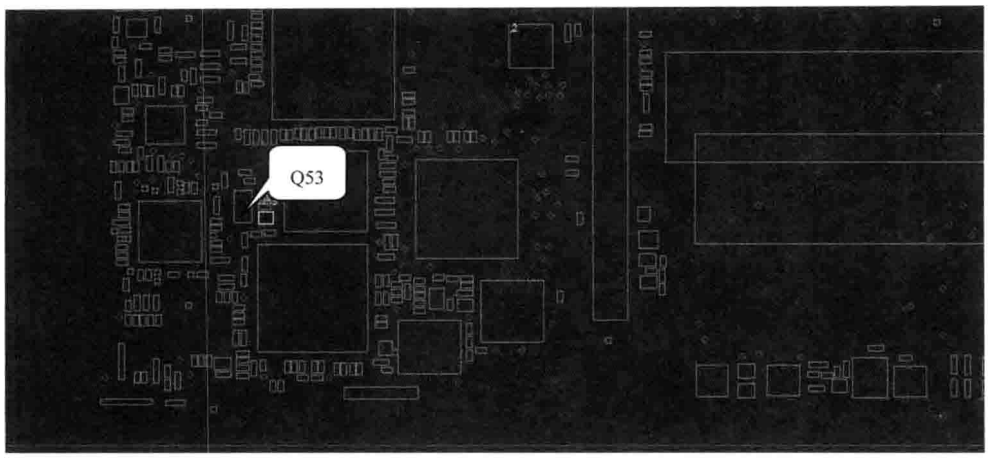


图 22-19　Q53 在点位图中的位置

▷▷▷ 实例 5　华硕 A42J 多重故障

机器型号：华硕 A42J

板号：K42JR

故障现象：大电流短路等，二修机器

检修过程：

同行送来一个华硕 A42J 的二修机器，板号 K42JR，一看是大电流，故障很快就锁定在 CPU 供电场效应管。以防万一，把 PQ8802、PQ8803、PQ8801、电容都一起换掉了，如图 22-20 所示。

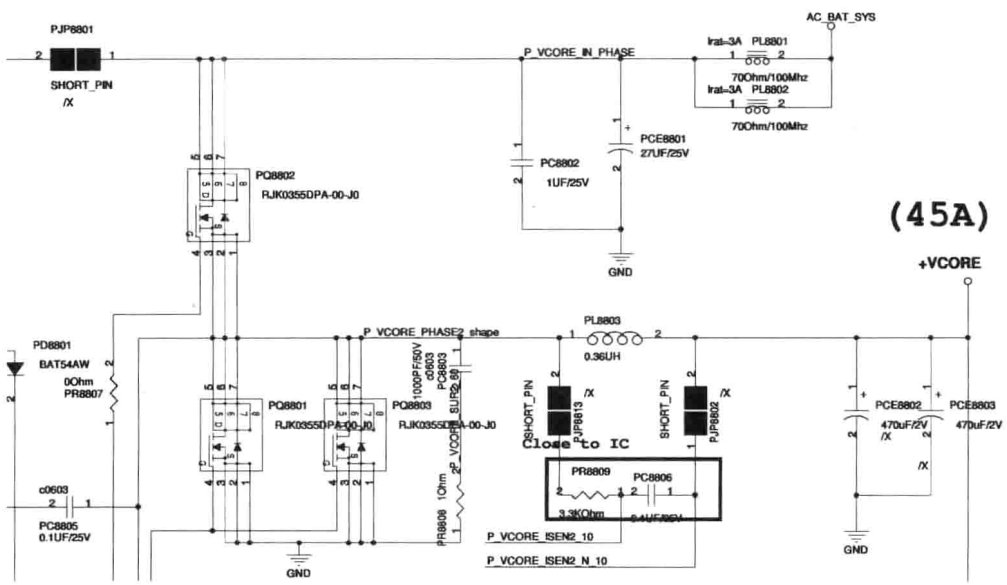


图 22-20　PQ8802 所在电路截图

用万用表测得公共点对地阻值恢复正常，但是通电测试一下子心情跌落到低谷了。不安

CPU 的状态下，电流 0V-0.4V 不断地反复跳，一测公共点的电压也是 8V-19V 不断地反复跳。这样只能慢慢测了，把公共点断开测得 PQ8901 的 G 极对地短路，原来是 PR8901 被人换成 0Ω电阻了，如图 22-21 所示。

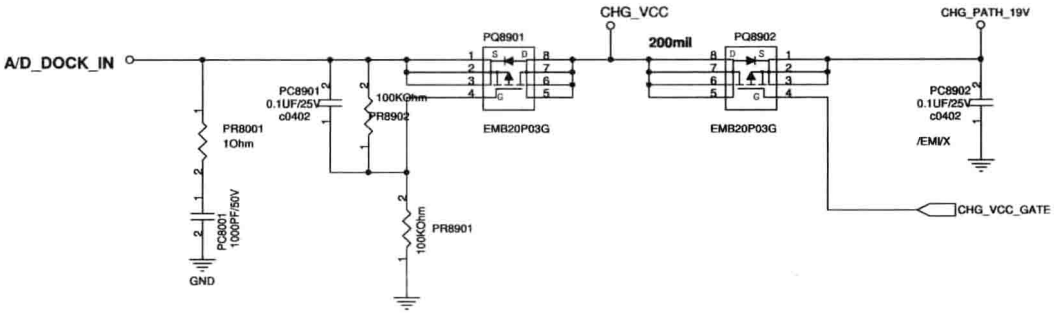


图 22-21　PQ8901 所在电路截图

心里想这个电阻 0Ω应该也不会导致公共点电压反复跳变呀，不过还是换成 100kΩ电阻了。再接上公共点，还是不断跳变，有个特点就是断开待机 3.3V 就不会跳变了，但是查完所有与 3.3V 有关的电路都没有发现任何端倪。看来没有那么简单了，此刻注意到在公共点跳变拉低的同时，可调电源灯有保护，看来还有短路保护。只要断开 3.3V 就不会跳变，接上电就反复跳变。一般来说如果是 3.3V 后级短路不会导致公共点跳变的，看来应该不是 3.3V 的事了，应该还从公共点电压着手，但是为什么会断开 3.3V 的时候 19V 会是正常的呢。先前是 CPU 供电短路，还是从 CPU 开始看是不是与其有关。一查 CPU 供电的下管控制级对地二极体值为 400 多，而上管 PQ8804 的对地二极体值为 100 多。原来如此，直接更换 RT8856，华硕的这个 QFN 芯片不好焊，主要是预留的脚位太短了。焊好后电流还是跳变，还是 0V-0.4V 跳，不过公共点没有跳变了。测量 CPU 供电，居然没有电压出来，那就查查 CPU 供电芯片条件，如图 22-22 所示。

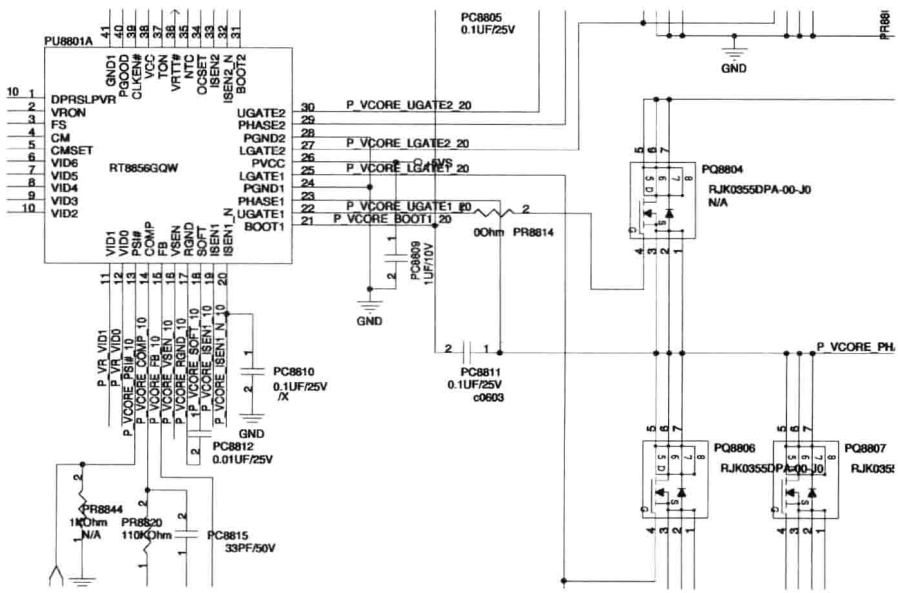


图 22-22　CPU 供电电路截图

测得 RT8856 的 1 脚为 0V，2 脚为 3.3V，3 脚频率设置电阻正常，6、8、9、10、11、12 也正常，13 脚为 1.05V，21、31 没有电压。这就奇怪了，芯片已经换了，控制级对地正常，难道芯片是坏的，不会吧，再换个试一试。换好后，接上电电流不跳了，一直到 1.2A 了。没一会，突然来个大电流，又变到 0A-0.7A 跳变了，一测场效应管 G 极，下管 PQ8806 和 PQ8807 的 G 极都对地为 0Ω了。这是怎么回事啊，再换个 RT8856，这次得好好查一下了，不能长时间上电了，用示波器测得上管 PQ8804 的 G 极幅度只有 5V，看来升压电路出问题了，先直接换个 PC8811，再测 PQ8804 的 G 极幅度正常了。再次接电，电流跳变正常了，接屏，华硕 LOGO 出来了。

装机测试，新的问题又来了——关不了机。关机后电流在 1.3A 重新跳到 2.0A 亮机。根据学到的知识和以前的一些经验，一般是网络唤醒信号导致关机变重启。如图 22-23 所示，直接测 PCIE_WAKE#，发现电压只有 1.6V 了，直接短接排阻 7 脚和 8 脚，开关机正常了，那么可以确定是这个电阻出问题了。果不其然，拆下来测得阻值变成 500kΩ多了。找个电阻换上，开关机一切正常，装机后，卡在 LOGO 处。这时只能一个个拆外设。先拆光驱，还是卡在 LOGO；再拆硬盘，不卡在 LOGO 了。幸好不是大问题，换个装机测试硬盘上去，到此该机维修完毕。

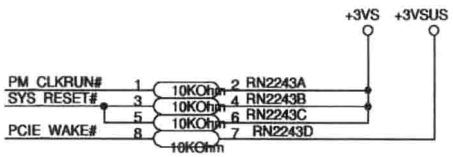


图 22-23　PCIE_WAKE#所在电路截图

（本实例来源于 http://www.chinafix.com/thread-720369-1-1.html。原作者：迅维学员 huhaju）

▷▷▷ 实例 6　示波器秒杀华硕 K42JR 无待机

机器型号：华硕 K42JR

板号：K42JR 1.1

故障现象：无待机电流

检修过程：

拆机，首先看板上是否掉件，错件，腐蚀，维修过等，没有发现问题。接着用万用表测全板各大电感二极体值，都在正常范围。既然是无待机电流，直接插电用万用表测待机+3VSUS 和+5VSUS 都无电压。为了快速判断问题，先关闭电源，用示波器探头直点在+5VSUS 上再打开电源，波形如图 22-24 所示。峰值达到了 5.8V，明显不对，属于过压保护了。

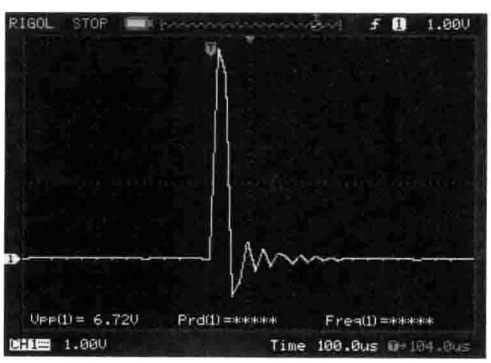


图 22-24　+5VSUS 的波形图

这种情况基本上都是滤波电容引起，找到+5VSUS 的滤波电容 PCE8110，如图 22-25 所示。更换后，待机电压出来了。到此机器修复，在这里要说下，可能会有人说这种简单问题还用示波器修？当然不用示波器修一样可以修好，但有了示波器辅助的话，对于这个故障就不用去测芯片的工作条件等，可以立即就发现问题。

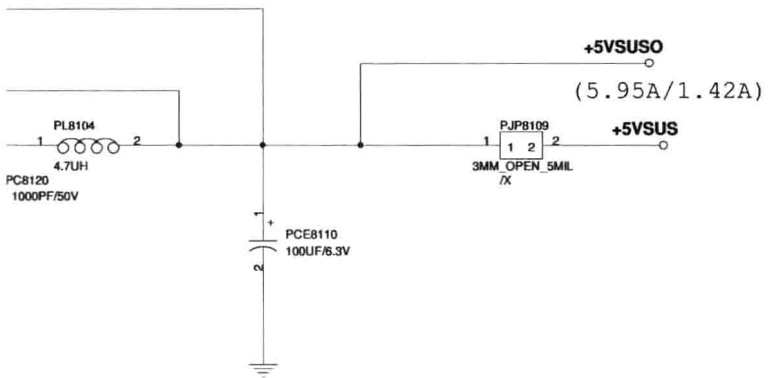


图 22-25　PCE8110 所在电路截图

实际维修中，如果电容不短路，可以并联一个电容在 PCE8110 上，也是可以解决问题的。图 22-26 所示为该机的待机芯片 RT8205 的过压保护阈值的电气特性描述截图。当输出电压达到 115%（最大值）时保护，即 5×115%=5.75V。

Fault Detection						
OVP Trip Threshold	V_{FB_OVP}	FBx with Respect to Internal Reference	108	111	115	%

图 22-26　RT8205 的阈值的电气特性描述截图

（本实例来源于 http://www.chinafix.com/thread-707368-1-1.html。原作者：迅维学员 wxf）

▷▷▷ 实例 7　宏碁Aspire 4738G 不加电

机器型号：宏碁 Aspire 4738G

板号：广达 DA0ZQ9MB6C0

故障现象：不加电

检修过程：

整机测试不加电，插电发现无电流。因使用的是三位的可调电源，可能电流太小显示不出来。拆开主板首先观察板，没有发现元件损坏，然后对地测了下各大供电阻值都正常。直接万用表测待机电压正常，开关也有电压。按开关后电流到 0.02A 就掉了。看电流肯定是电压没起来，打开图纸发现有电压状态图，如图 22-27 所示。

检测发现标示为 ALWAYS 的电压都是正常的，+15V 也有。按照广达的时序，触发开关后，首先应该产生+3V_S5、+5V_S5（PCH 的待机电压），这两个电压是 PQ57 和 PQ15 产生，如图 22-28 所示。这两个 MOS 管受 EC 发出的 S5_ON 控制。

Power States

POWER PLANE	VOLTAGE	DESCRIPTION	CONTROL SIGNAL	ACTIVE IN
VIN	+10V~+19V	MAIN POWER	ALWAYS	ALWAYS
+VCCRTC	+3V~+3.3V	RTC POWER	ALWAYS	ALWAYS
+3VPCU	+3.3V	EC POWER	ALWAYS	ALWAYS
+5VPCU	+5V	CHARGE POWER	ALWAYS	ALWAYS
+15V	+15V	CHARGE PUMP POWER	ALWAYS	ALWAYS
+3V_S5	+3.3V	LAN/BT/CIR POWER	S5_ON	S0-S5
+5V_S5	+5V	USB POWER	S5_ON	S0-S5
+5V	+5V	HDD/ODD/Codec/TP/CRT/HDMI POWER	MAINON	S0
+3V	+3.3V	PCH/GPU/Peripheral component POWER	MAINON	S0
+1.5VSUS	+1.5V	CPU/SODIMM CORE POWER	SUSON	S0-S3
+0.75V_DDR_VTT	+0.75V	SODIMM Termination POWER	MAINON	S0
+VGFX_AXG	variation	Internal GPU POWER	GFX_ON	S0
+1.8V	+1.8V	CPU/PCH/Braidwood POWER	MAINON	S0
+1.5V	+1.5V	MINI CARD/NEW CARD POWER	MAINON	S0
+1.1V_VTT	+1.05V or +1.1V	CPU VTT POWER	MAINON	S0
+1.05V	+1.05V	PCH CORE POWER	MAINON	S0
+VCC_CORE	variation	CPU CORE POWER	VRON	S0
LCDVCC	+3.3V	LCD POWER	LVDS_VDDEN	S0
+5V_GPU	+5V	SWITCHABLE PWM IC POWER	dGPU_PWR_EN#	Discrete enable
+GPU_CORE	+0.9V~+1.1V	GPU CORE POWER	+3V_D	Discrete enable
+GPU_IO	+0.9V~+1.1V	GPU I/O POWER	PG_GPUIO_EN	Discrete enable
+1.5V_GPU	+1.5V	VRAM CORE POWER	PG_1.5V_EN	Discrete enable
+1.8V_GPU	+1.8V	GPU_CRE/LVDS/PLL POWER	+1.5V_GPU	Discrete enable
+1V	+1V	DP/PEG POWER	PG_1V_EN	Discrete enable

图 22-27　电压状态图（英文原图）

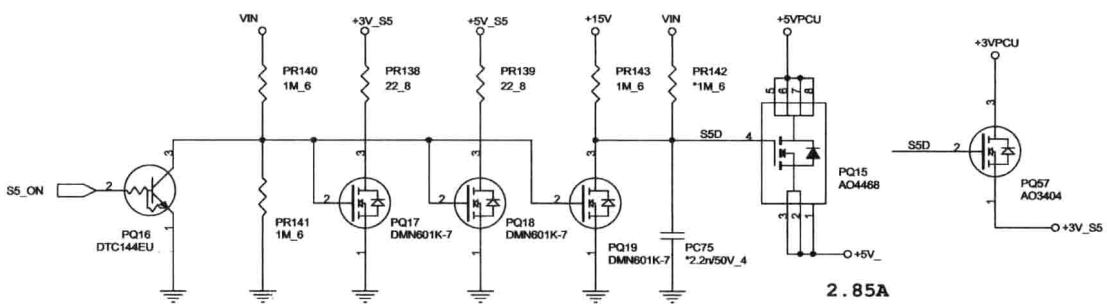


图 22-28　S5_ON 控制电路

按开关的时候去测 PQ16 的 2 脚电压正常 3.3V，说明 EC 已经发出 S5_ON 信号。而测量+3V_S5 和+5V_S5 都没有电压出来。由此说明问题应该在转换电路，或者转换+3V_S5、+5V_S5 的 MOS 管。

测 PQ15 的 4 脚电压只有 0.9V，正常时应该是 13V 左右。测量 PR143 的+15V 正常，拆掉 PQ19 后，S5D 依旧为 0.9V；再拆 PQ15，测 S5D 还是 0.9V；只有最后一个元件 PQ57 了，拆之，发现电压正常了，12V 多。找料板拆了个 MOS 管换上，开机正常，该机修复。

▷▷▷ 实例 8　华硕 K42JR 不加电

机器型号：华硕 K42JR

板号：K42JR

故障现象：不加电

检修过程：

这是一个淘宝客户发来的机器，到手的时候只有裸板，连 CPU 都没有，不过还好没有被修过。故障为按开机键电源指示灯亮，电流 0.01A-0.03A-0.01A 跳变。没有 4.1 版本的图纸，找了一个 2.0 版本的，估计差不多。看了一下图纸上 EC 是 IT8500 的，而该机器是 IT8570 的，估计差不多，就照着修吧。既然按开机键电源灯会亮，那就说明开机键那一块没问题，且 EC 已经发出触发动作了。

如图 22-29 所示，直接测了一下 EC 的 112 脚 PM_RSMRST#，有 3.3V，正常。再测 56 脚 PM_PWRBTN#，为 3.3V，按开机键时有高低高的跳变。EC 发出这个信号给桥后，桥就应该会发出各路睡眠信号了。华硕的时序图如图 22-30 所示。桥收到触发信号后，发出的睡眠信号为 PM_SUSC#、PM_SUSB#。

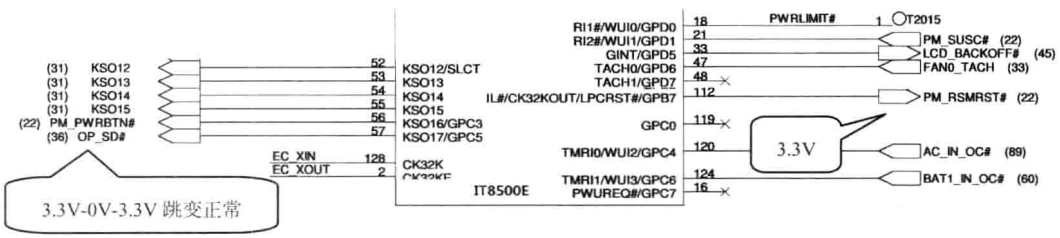


图 22-29　EC 部分脚位截图

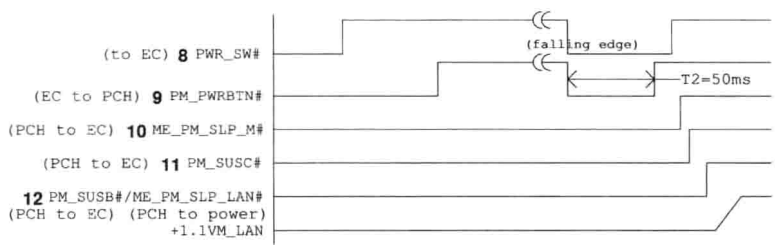


图 22-30　华硕时序截图

PM-SUSC#送到 EC 的 21 脚，测了一下没有任何反应，那么此时目标锁定在桥了。没有点位图，桥的待机条件不好测，就只能按照通俗的方法测一些基本的条件了。首先是桥旁边的 32.768kHz 晶振，测了一下一个脚 3.0V，一个脚没有电。运气不会这么好吧，桥的这个 RTC 晶振电压肯定不对啊。直接更换晶振，故障依旧。这里要说明下，其实桥的晶振电压不正常，通常是桥本身受潮或者振荡电路老化问题。不过维修时不能因为桥问题出得多，就忽略晶振。加焊桥后，晶振电压正常，触发上电，一切正常。桥实物如图 22-31 所示。

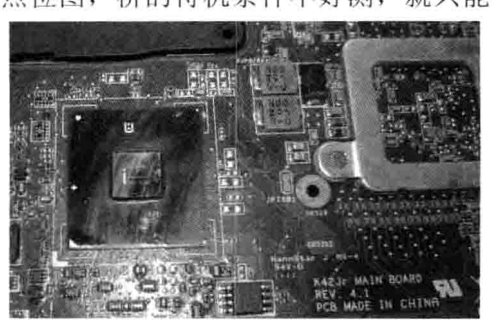


图 22-31　HM55 的桥实物

（本实例来源于 http://www.chinafix.com/thread-719364-1-1.html。原作者：朱小伟）

▷▷▷ 实例 9　SONY NS90HS 雷击不开机

机器型号：SONY NS90HS

板号：MBX-202 （富士康 M790）

故障现象：雷击不开机

检修过程：

客户反映打雷把电源适配器都烧坏了，换个新电源适配器不能开机。

接上可调电源，发现没待机电流。拆机发现隔离电路 IC 已经烧得看不清楚型号了。于是按板号 MBX-202 在迅维网找到个接近的图纸，发现隔离电路的芯片型号为 BQ24751。

先清理掉 BQ24751，发现 1、2、3、27、28 脚的焊盘都烧没了。清理、上绿油、补焊盘、焊芯片，一气呵成，不详细说了。上电，发现只有 0.001A 的待机电流，明显不对。

测量发现公共点没有电压，情理之中，看来还是隔离电路有问题。打开图纸，测量 PQ24 的 D 极、S 极、G 极有 18V 多的电压，如图 22-32 所示。PQ25 的 G、S 极有电压，而 D 极没电压输出，有点奇怪啊，难道 PQ24 坏了？于是换 PQ24，故障依旧。

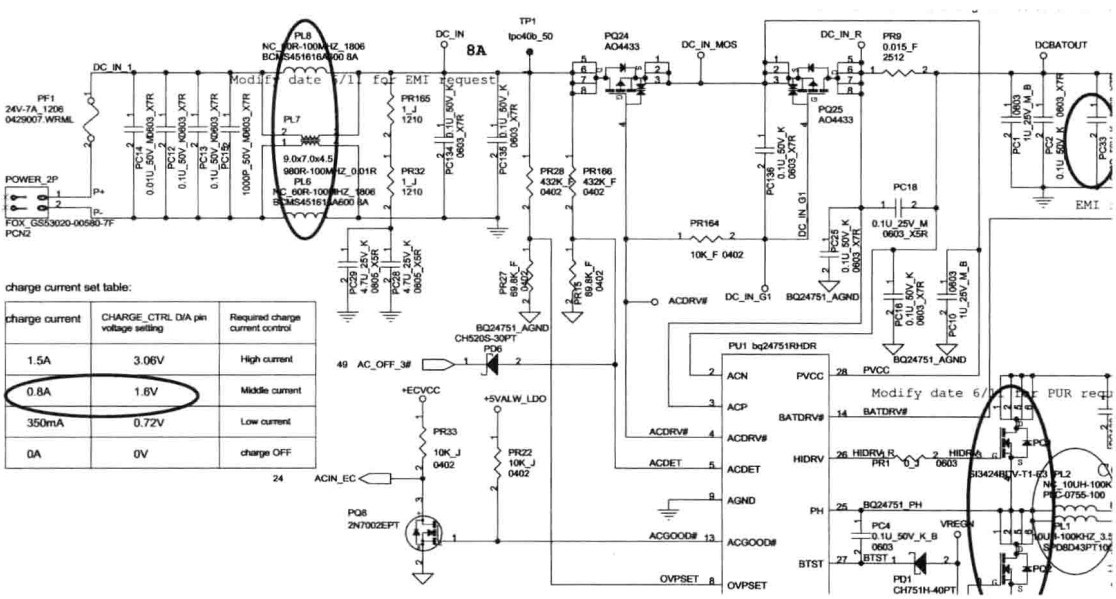


图 22-32　PQ24 所在电路截图

再看 24751 的 28 脚，PVCC 有 18.9V 的电压，有点偏低，先不管。4 脚 ACDRV#也有 18.5V，PQ25 不导通应该是正常的。再看 5 脚 ACDET 只有 0.4V，明显不对，正常应该是 2.71V 左右，再看 8 脚过压检测脚 OVPSET，有正常的 2.70V。其他先不管，把 5 脚的电压修出来再说。测试 PR166 和 PR15 阻值都正常，影响电压的只有 BQ24751 和 AC_OFF_3#连接的 PD6 了。先取掉 PD6，电压恢复到正常的 2.70V，看来是因 AC_OFF_3#有短路而拉低了电压。

追查 AC_OFF_3#连接的电路，如图 22-33 所示。

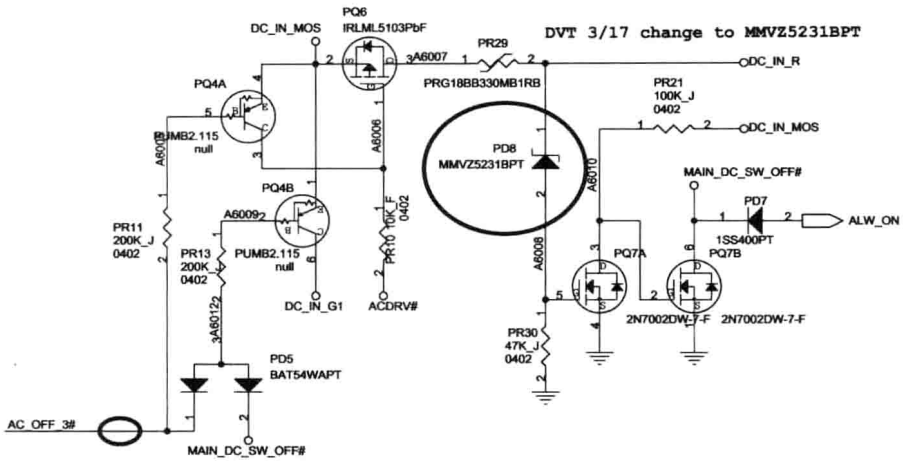


图 22-33　AC_OFF_3#电路截图

这部分没多少元件，于是一个一个地测量，发现 PQ6 的 S、G 极都有 100Ω多的阻值，这两脚之间为 0Ω，原来是 PQ6 击穿了。更换 PQ6 后，BQ24751 的 5 脚电压正常了，各路待机电压都正常了。待机电流恢复到 0.022A，触发后顺利开机。关于索尼的保护隔离原理迅维网论坛已经有过分析了，这里就不重复了，有疑问的可以看以下网页。http://www.chinafix.com/thread-624207-1-1.html

（本实例来源于 http://www.chinafix.com/thread-721647-1-1.html。原作者：johnnylu）

▷▷▷ 实例 10　旭日 410M 不上电

机器型号：旭日 410M

板号：广达 LE4

故障现象：不上电

检修过程：

接机插电源，待机电流 0.01A，有 3VPCU、5VPCU，而+15V 仅为 4.5V，按开机键没动作，且 3VPCU 和 5VPCU 消失了。

既然查到+15V 电压仅为 4.5V，检查升压电路，如图 22-34 所示。

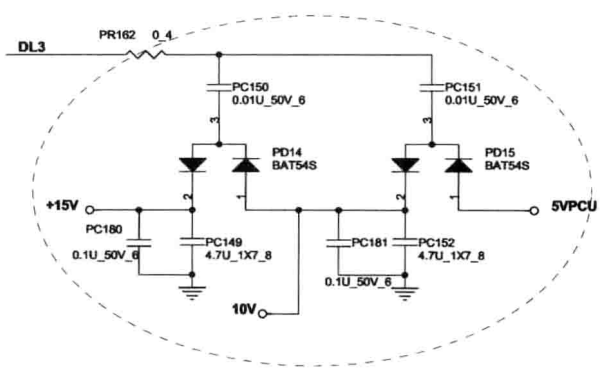


图 22-34　+15V 升压电路截图

检查两个 PD14、PD15，没发现问题。于是断开 PD14，发现 PD15 的 2 脚输出 10V，正常。说明还是+15V 这个升压有问题，更换了 PC180 的电容，故障依旧。猜测是+15V 被拉低了，直接在+15V 的线路中间割断，发现+15V 正常了，可以确认是+15V 后面的地方有短路了。

看了一轮图纸，+15V 为一系列电压转换提供足够的电压，难道是这些转换电压的问题？于是一个一个查，发现+3V_S5 这个对地阻值为零，如图 22-35 所示。

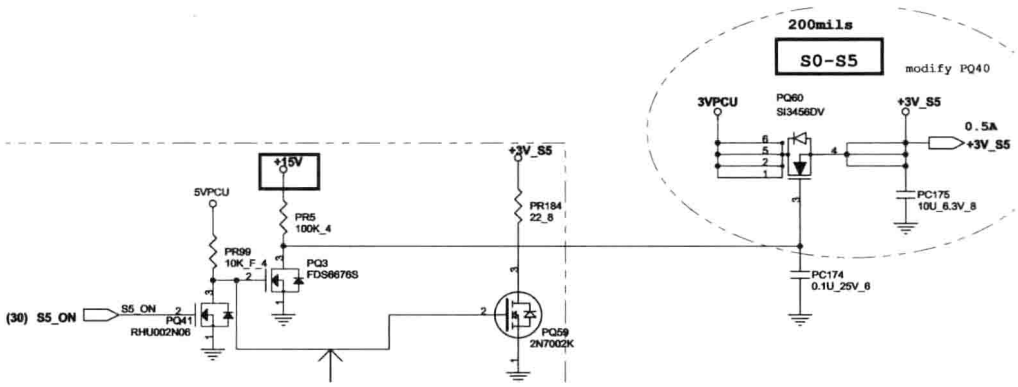


图 22-35　+3V_S5 产生电路

接可调电源烧机，调成 3.3V 的电压，电流有 1.6A 多，没发现很明显的发热元件。陷入了犹豫中了，再看了一轮图纸，发现这个电压到的地方最多就是网卡、南桥。于是继续加电压烧，将电流一路打到最大，发现南桥非常烫。上 BGA 机将南桥拆下，再对+3V_S5 测阻值，发现阻值正常了。更换南桥，装机测试，一切正常。

（本实例来源于 http://www.chinafix.com/thread-527271-1-21.html。原作者：中联电脑维修）

▷▷▷ 实例 11　戴尔 N4030 I3 不触发

机器型号：DELL N4030

板号：纬创 Arsenal DJ1

故障现象：不开机

检修过程：

客户拿了一台 N4030 笔记本电脑来修，故障不触发，待机电流 0.000A。拆开机器没发现什么异样，主板上已经有 19V，量待机电压 3.3V 和 5V 发现没有电。测量待机芯片 RT8205 的其他工作条件都正常，唯独缺少 PWM 的开启信号：1 脚和 6 脚没有电压，如图 22-36 所示。

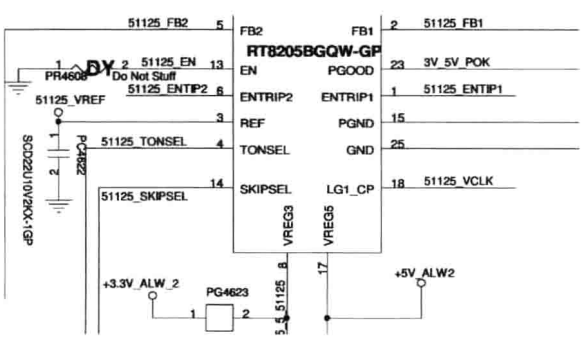


图 22-36　待机芯片电路截图

根据 RT8205 的引脚定义，1 脚和 6 脚内部有上拉，如果通过一个大电阻接地，会作为过流阈值设定，如果直接接地，将会关闭 PWM 通道。测量这两脚电压为 0V，很明显是被直接接地了。追查 51125_ENTIP2、51125_ENTIP1 来源，如图 22-37 所示。

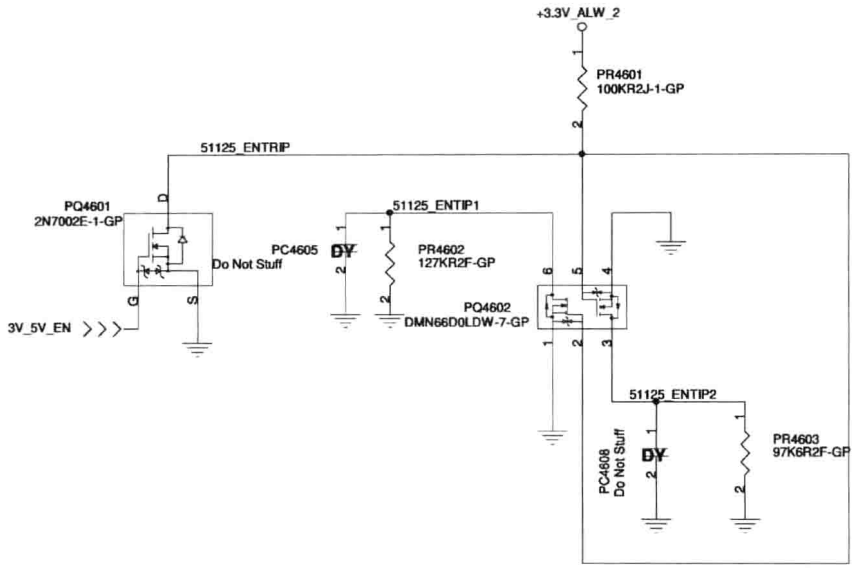


图 22-37　开启信号来源截图

首先分析此电路的工作原理：当高电平的 3V_5V_EN 来临，控制 PQ4601 导通，拉低 51125_ENTRIP，PQ4602 的两个场效应管都将截止，51125_ENTIP1、51125_ENTIP2 通过各自的电阻 PR4602、PR4603 接地，作为过流阈值设定。

测量 PQ4601 的 G 极为 0V，看来是外部没有发来 3V_5V_EN，继续追查 3V_5V_EN 的来源，如图 22-38 所示。

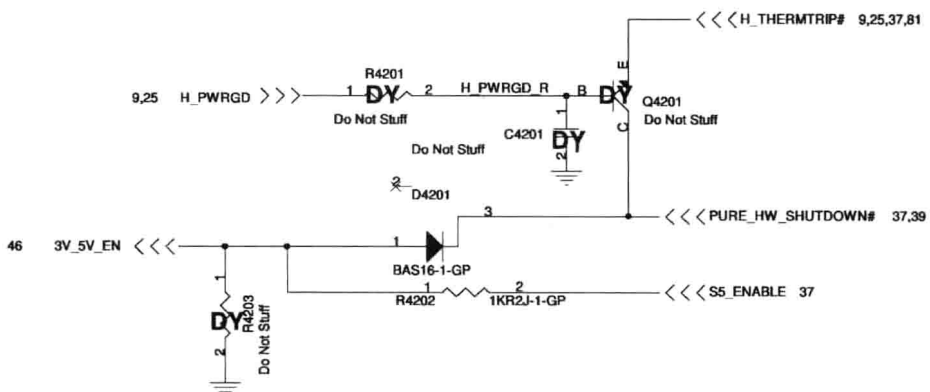


图 22-38　3V_5V_EN 的来源

3V_5V_EN 由 S5_ENABLE 而来，受控于 D4201 的温控信号（如果过温，PURE_HW_SHUTDOWN# 为低电平，D4201 将会导通拉低 3V_5V_EN，实现断电保护）。实测 S5_ENABLE 也是 0V，说明还是前级有问题。继续追查，发现 S5_ENABLE 来源于 EC，如图 22-39 所示。

既然由 EC 发出此信号，首先测量 EC 的工作条件。经测量发现 EC 缺少待机电压，静思了一下，前面待机芯片产生的 3.3V 线性电压都正常了，这里为什么会没有电压呢？难道是中间断线了，或者中间还有元件？继续追查 EC 的待机电压来源，终于找到了，如图 22-40 所示。

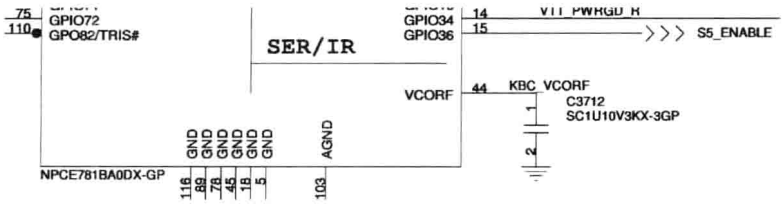


图 22-39　EC 发出 S5_ENABLE

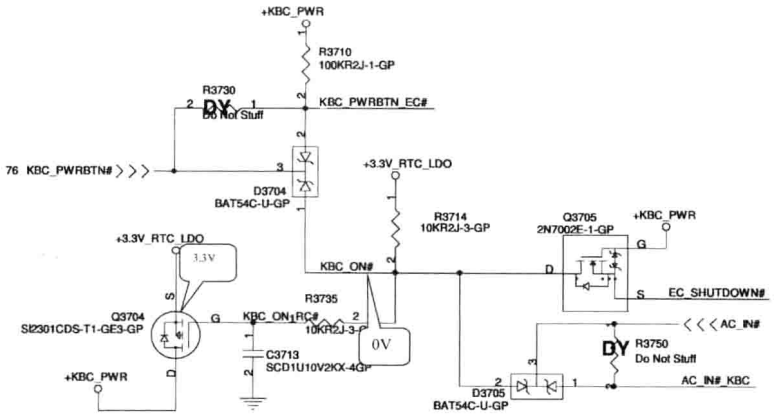


图 22-40　EC 的待机电压产生电路

这是 DELL 的一种节能设计：适配器模式下，适配器插入检测信号 AC_IN#为低电平，通过 D3705 拉低 KBC_ON#，控制 Q3704 导通，产生+KBC_PWR；电池模式下 AC_IN#为高电平，需要通过触发开关产生低电平的 KBC_PWRBTN#拉低 D3704，再拉低 KBC_ON#，开启 EC 的待机电压。

找到 Q3704，直接测量它的 G 极为 3.3V。再测 AC_IN#，居然为 0V，难道 D3705 坏了？再测 KBC_ON#，也为低电平，为什么过了 R3735 后，会为 3.3V 呢？唯一的可能只有 Q3704 自身损坏了，GS 击穿。在料板上找到一个 P 沟道的小场效应管换上去，待机正常，触发，机器亮了。

（本实例来源于 http://www.chinafix.com/thread-717039-1-1.html。原作者：迅维学员 抓波高手）

▷▷▷ 实例 12　东芝 L500 不开机

机器型号：TOSHIBA Satellite L500

板号：英业达 6050a2250201

故障现象：不开机，3.3V 跳变

检修过程：

同行送修一个英业达代工的板子，板号 6050a2250201，猜测是东芝 L500 机型。板子被摔过，电池接口针歪了，其他的地方没有什么异常。测一下主板对地阻值，没发现什么异常。

直接上电，无待机，不触发，直接去测公共点电压，实测只有 8V。说明公共点有问题，找到保护隔离管，如图 22-41 所示。

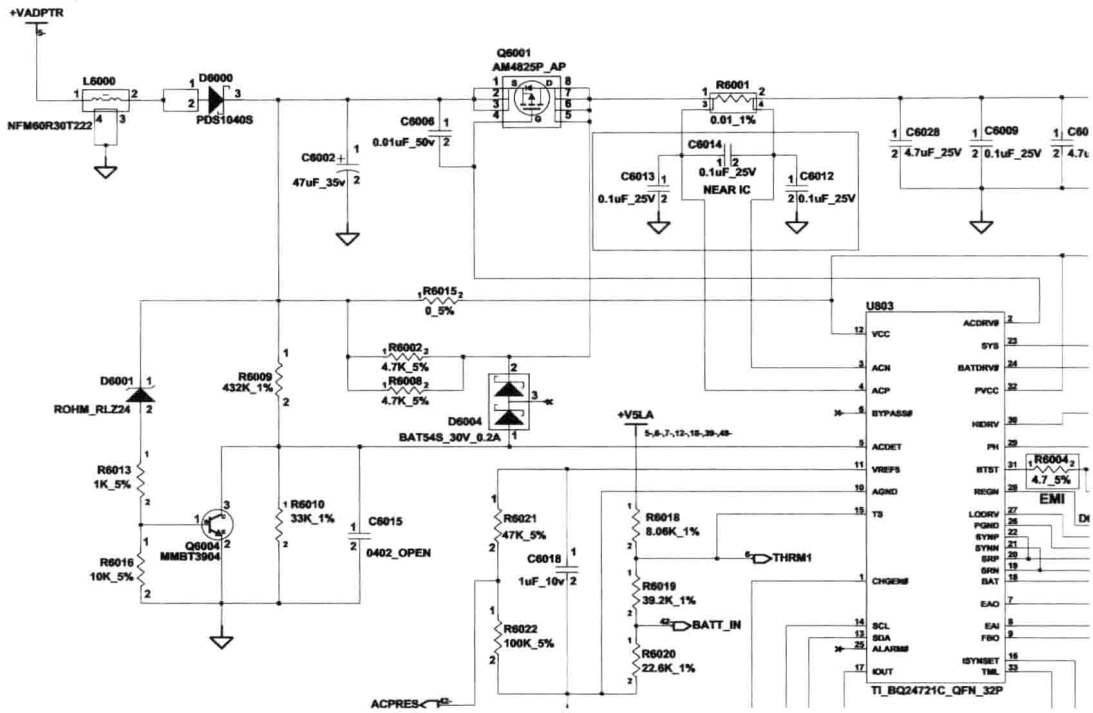


图 22-41　保护隔离电路截图

测量 Q6001 的 S 极有 19V，D 极为 8V，控制极 19V，明显不正常，看来是控制电路出问题了。这个控制极由充电芯片 BQ24721 的第 2 脚 ACDRV#控制。根据 BQ24721 的数据手册可知，芯片需要供电和 ACDET 正常，才会发出 ACDRV#。ACDRV#要发出低电平去控制 Q6001，ACDET 内部与 1.2V 比较，必须 ACDET 大于 1.2V，才算认到适配器，如图 22-42 所示。

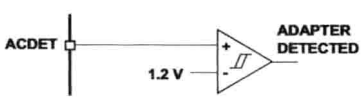


图 22-42　ACDET 内部原理截图

实际测量到 BQ24721 的 32 脚 PVCC 有 19V ，再测 5 脚的 ACDET 只有 0.2V，问题就在这了。测 ACDET 的两个分压电阻阻值正常，排查 Q6004、C6015 都正常，把 BQ24721 拆掉（同时也把充电上管拆了），再测焊盘上的 ACDET 引脚的电压，有 1.24V 了，判定芯片本身坏了。准备找一个芯片更换，居然没找到，还需要购买。不过可以先把机器其他功能修起来再说，既然没有芯片，那就干脆不装，直接把 Q6001 这个公共点的管子拿掉，用保险直接把 S 极和 D 极连起来，不受这个充电芯片的控制。装好保险电阻后，公共点有电了，还是没有待机电流，测待机 3.3V 一直在 0～3.3V 之间跳变，待机 5V 干脆为 0V。先不管 5V 了，先修 3.3V。这个板子的待机芯片是 TPS51125，测这个芯片的供电没有问题，当测到 6 脚的 ENTRIP2 时，发现电压也是在跳变，6 脚受控于+V5AUXON，如图 22-43 所示。

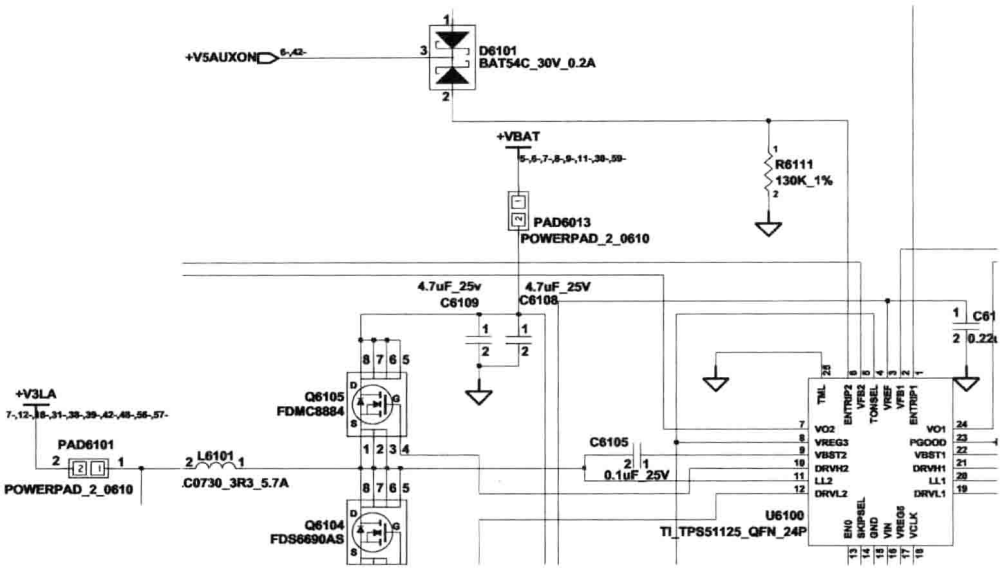


图 22-43　TPS51125 电路截图

追查+V5AUXON 这个信号连接到芯片 U6960，U6960 的 1 脚的电压也在跳变。U6960 要发出+V5AUXON 信号，必须检测到+VBAT 电压足够，并且 5 脚不能为低电平，如图 22-44 所示。

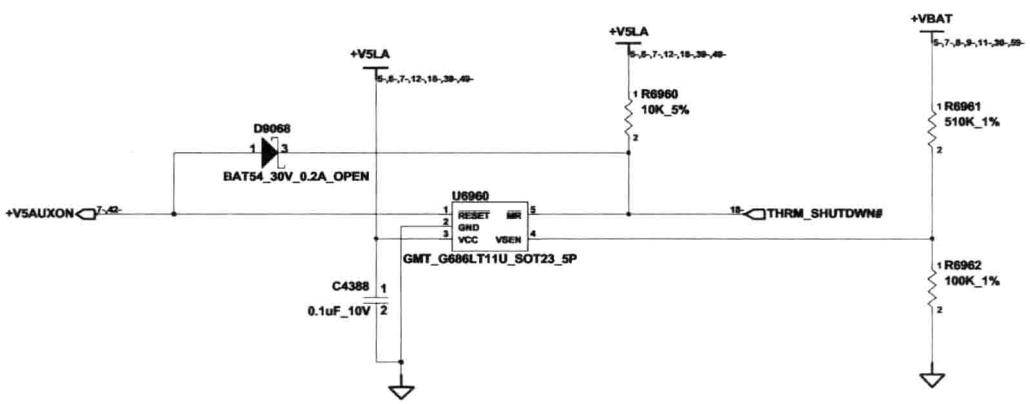


图 22-44　U6960 所在电路截图

测量 U6960 的 4 脚电压为 3.1V，正常，测量 5 脚电压也是跳变。继续追查 THRM_SHUTDWN#的来源，找到 U14 这颗芯片，如图 22-45 所示。

U14 也是温控芯片，经过 2 脚和 3 脚检测温度，芯片的供电为待机 3.3V。看到 2 脚和 3 脚的信号名称，突然想起来了，东芝的有些机器需要装 CPU 才能开机。2 脚和 3 脚是通过 CPU 内部检测温度，如果检测不到 CPU 温度，就会拉低 4 脚，从而关闭待机 3.3V。当待机 3.3V 关闭后，U14 又停止工作，4 脚不被拉低，所以待机 3.3V 又可以产生，继续给 U14 供电，U14 又因检测不到 CPU 温度，拉低 4 脚……，如此反复循环，所以导致了待机 3.3V 有跳变，看来修 3.3V 这一路走了弯路。为了防止后续有问题损坏 CPU，并且该机 5V 待机也

不正常，决定不装 CPU，而是拆掉 U14，再测 3.3V 不再跳变，不过待机 5V 还是没有，看来还要继续修。

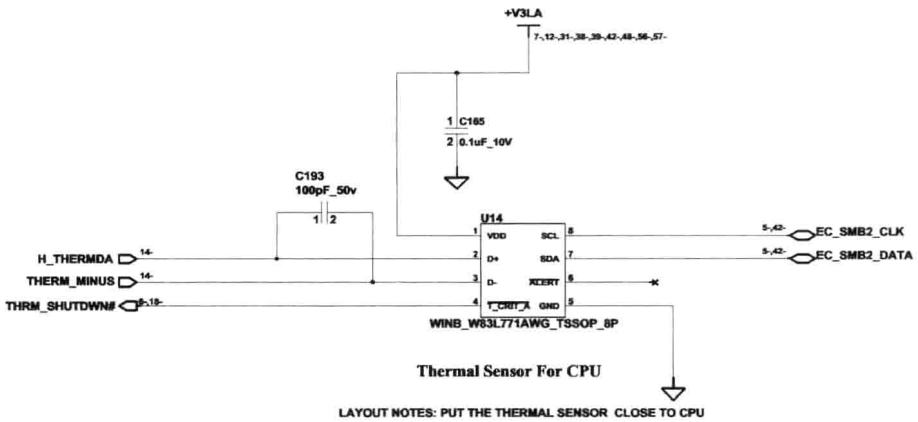


图 22-45　U14 芯片所在电路截图

如图 22-46 所示，测 TPS51125 1 脚 ENTRIP1 的电压 0V，不正常。1 脚受控于 EC_PW_ON 这个信号，具体原理为：EC 发过来高电平的 EC_PW_ON，控制 Q6106 导通，Q6107 截止，ENTRIP1 没有被直接接地，而是通过 R6112 接地作为第一路 PWM 的过流阈值设定，并开启第一路 PWM。

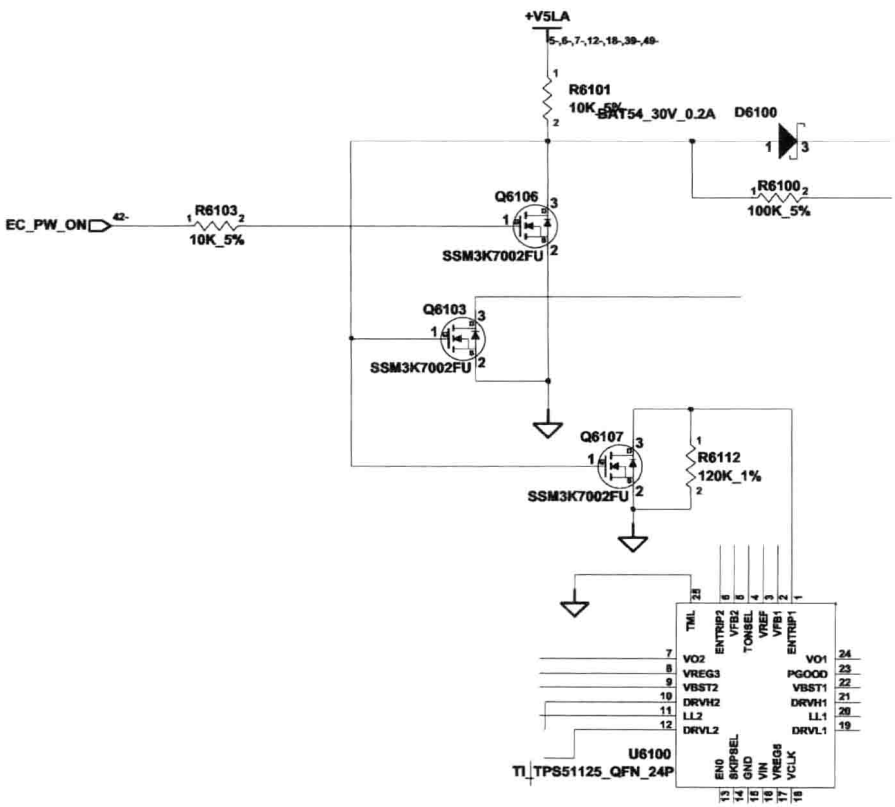


图 22-46　EC_PW_ON 控制电路

实测 EC_PW_ON 为 0V，追查其来自于 EC。为什么 EC 不发出 EC_PW_ON 呢？想起在迅维所学到的笔记本电脑工作流程，要么 EC 坏，要么 EC 没有满足发出 EC_PW_ON 的条件。检测 EC 的供电、复位都有，再测 EC 的 95 脚适配器检测信号 ACPRES 为 0V，不正常，如图 22-47 所示。

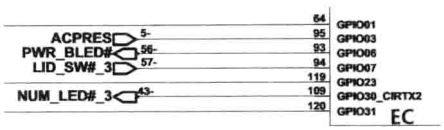


图 22-47 EC 收到 ACPRES

查到这个信号来自于充电芯片，原来是刚才拆掉了充电芯片，导致 EC 收不到适配器检测信号，从而不自动发出 EC_PW_ON。看来只要有芯片更换，此板可以修好了。既然没有芯片，又想修好机器，只好改改电路了。原电路为充电芯片的 11 脚输出 5V 的 VREF5，如图 22-48 所示。

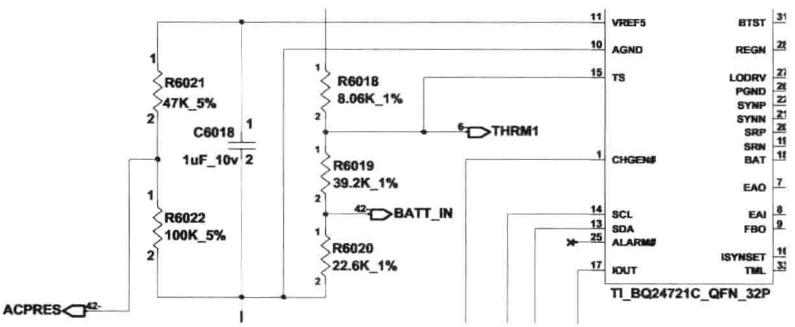


图 22-48 充电芯片输出 REF 分压给 ACPRES

现在没有 VREF5 这个电压了，只能直接从 TPS51125 的 5V 线性电压拉一个 5V 到 R6021 的 1 脚，就可以产生 ACPRES 了。飞线的实物图如图 22-49 所示。

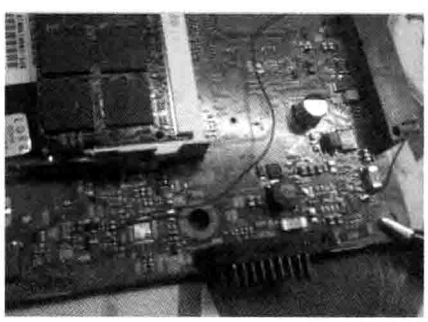


图 22-49 飞线的实物图

飞好线后，ACPRES 有 3.3V 了，EC 也自动发出了高电平的 EC_PW_ON，待机 5V 输出正常。开机触发，电流到 0.14A 停止，还有问题，测了 1.8V 没有出来，查了发现 1.8V 供电的上管坏了，换一个 1.8V 出来了，电流上到 0.45A。拔掉电源，装上 CPU 和内存电流跑到 0.7A 又停住，测 SMBUS 都有波形，但内存排阻无波形，换一根内存后，正常点亮。

备注：该机只需要购买新的充电芯片，装上 U14，撤销飞线即可完整修复，这里不再详述。

（本实例来源于 http://www.chinafix.com/thread-639803-1-1.html。原作者：迅维学员 抓波高手）

▷▷▷ 实例 13　三星 R23 不开机

机器型号：三星 R23

板号：BA41-00810A

故障现象：不开机

检修过程：

接同行送来的一台三星笔记本，插上适配器，发现指示灯不亮。拆机，查待机芯片 MAX8734 的 3 脚和 4 脚没有高电平，按开关后还是低电平。MAX8734 电路如图 22-50 所示。

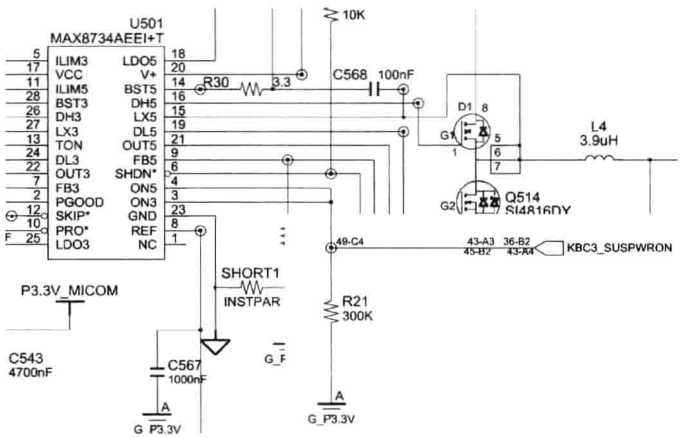


图 22-50　MAX8734 电路截图

追查 KBC3_SUSPWRON 是 EC 发出的。查 EC 的工作条件，发现 23 脚的适配器检测信号 ADT3_SEL 是 0V，如图 22-51 所示。

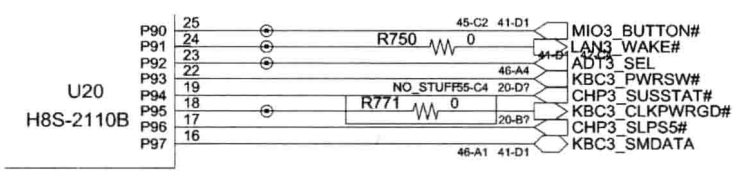


图 22-51　EC 的适配器检测信号 ADT3_SEL

ADT3_SEL 由 MAX1909 的 6 脚发出，如图 22-52 所示。根据 MAX1909 的手册，此芯片需要得到 DCIN，并且 ACIN 要大于 2.048V，ACOK 才会开漏输出。

查 MAX1909 的 1 脚没有电压，一看 D504 烧了，马上对 1 脚打值，发现短路。首先拿掉 C536，再打值正常了。在料板上找一个好的二极管焊上，补上电容，1 脚的电压也有了，上 CPU、内存，加电流一路小跑，机器点亮，搞定。

（本实例来源于 http://www.chinafix.com/thread-609935-1-12.html。原作者：迅维学员 yuqifeng）

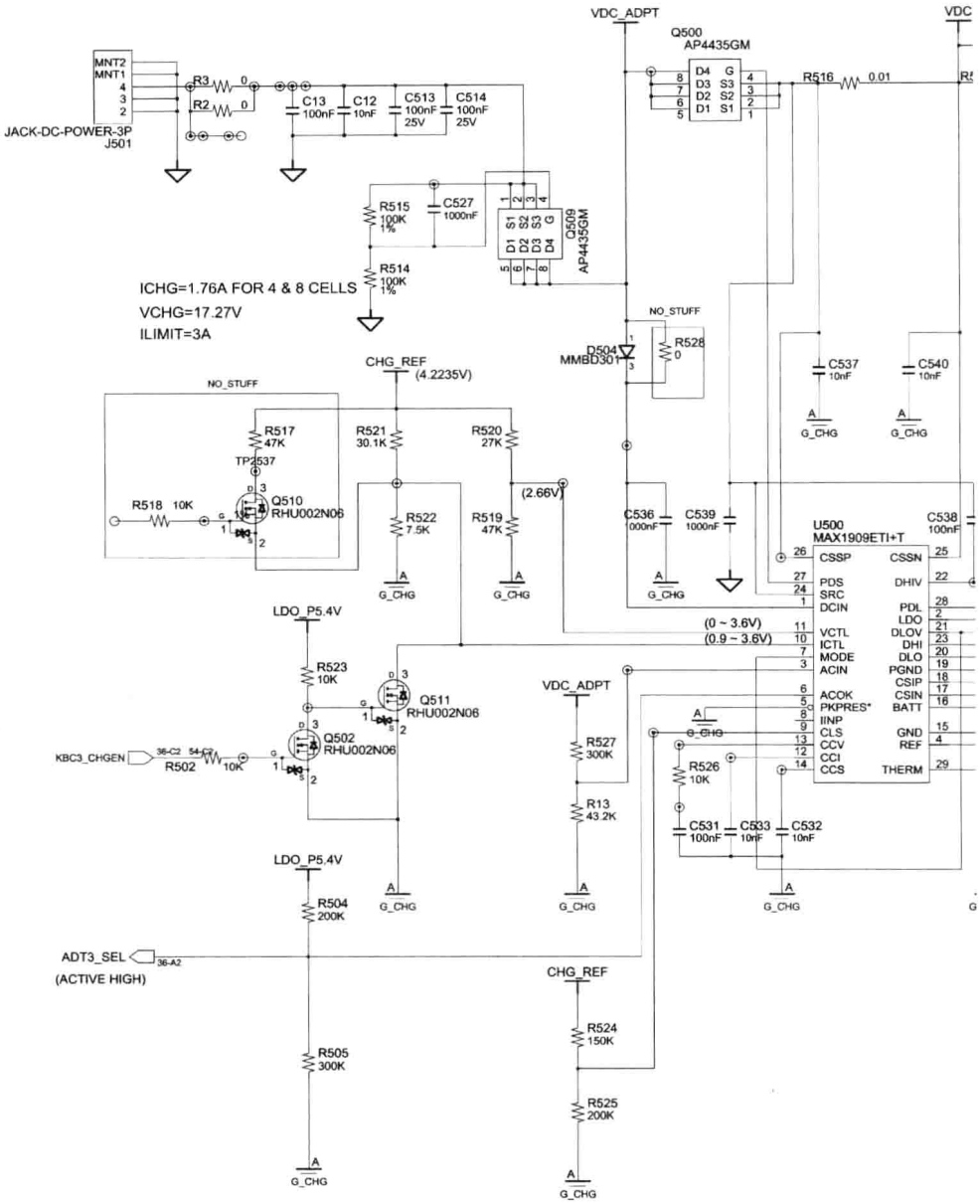


图 22-52　MAX1909 电路截图

22.2　点不亮故障维修实例

▷▷▷ 实例 14　联想 G460 不跑码

机器型号：联想 G460

板号：仁宝 LA-5751P

故障现象：不跑码

检修过程：

上电后发现电流在 0.77A。测主板上各电感电压，除充电电感外其他均正常，CPU 供电也都正常。

既然 CPU 供电正常，那就看看时序中 CPU 供电之后的这两个信号吧。CLK_EN#和 VGATE 如图 22-53 所示。

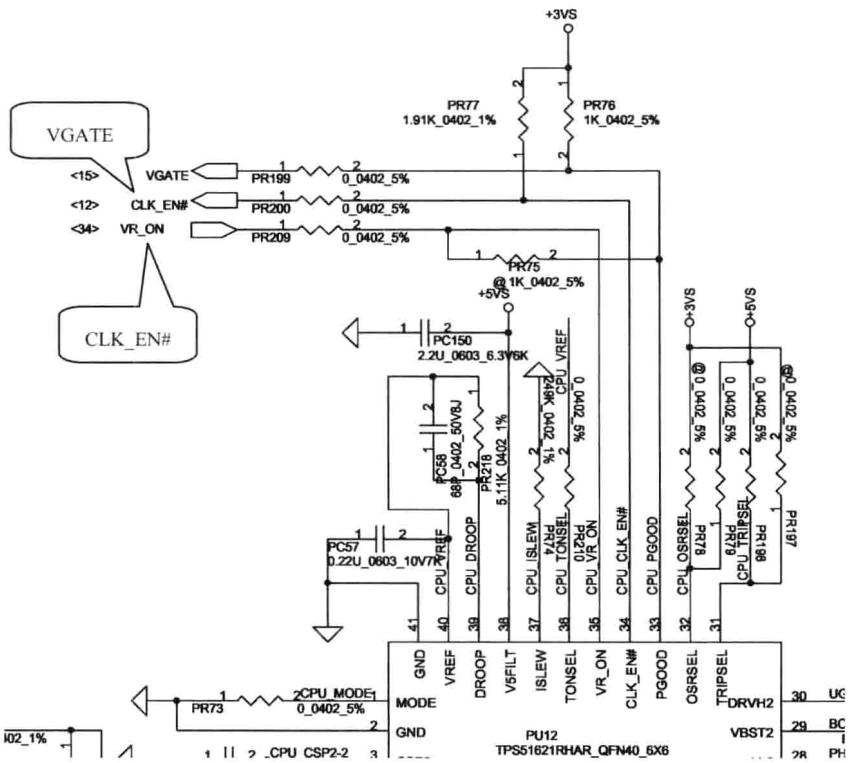


图 22-53　CLK_EN#和 VGATE 所在电路截图

发现上述两个信号实测均正常。再接着测 SYS_PWROK，实测 R397 有 3.3V，如图 22-54 所示。

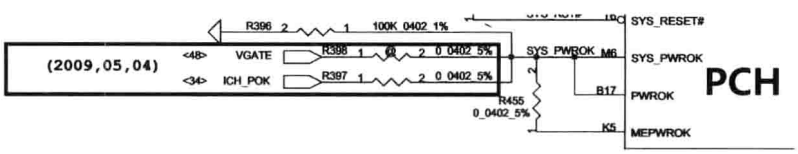


图 22-54　PCH 收到 SYS_PWROK

根据 HM55 的时序，当桥收到这个 SYS_PWROK 后会发出 DRAMPWROK 和 PROCPWRGD 给 CPU。经测试 DRAMPWROK 没有电压，突然看到 CPU 内的 DRAMPWROK 下边还有这个总线供电好信号。立即测试该信号，测试 R184 两端都为 0V，如图 22-55 所示。

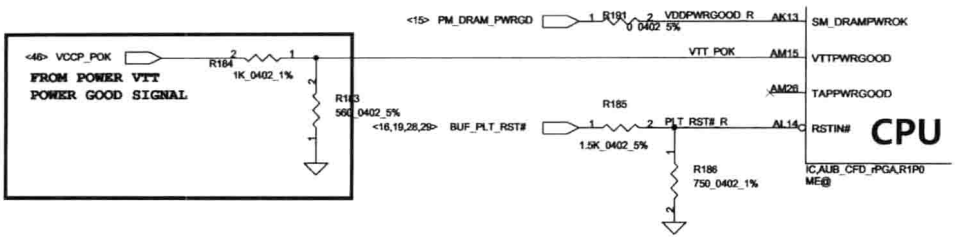


图 22-55　R184 所在电路截图

那会不会是这个信号影响到桥发出 DRAMPWROK 呢？还是先找找这个信号如何产生的吧。经查，VCCP_POK 来自总线供电芯片 PU7，如图 22-56 所示。测试 PR115 一端有 5V，一端只有 0.3V，拆下 PR115，测量阻值 1kΩ正常。难道芯片坏了？总线供电 1.1V 都已经出来了，不应该芯片坏呀！于是拆掉 PR114，发现芯片 2 脚为 5V，正常了。说明是后级短路拉低了 VCCP_POK。

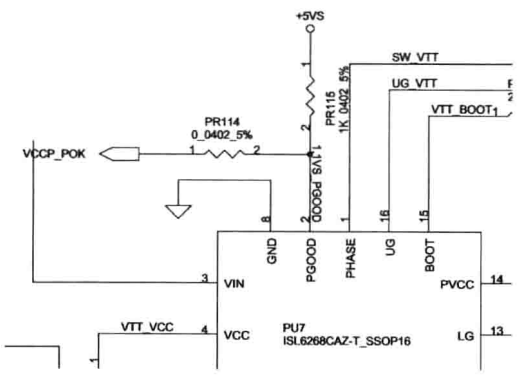


图 22-56　PR114 所在电路截图

接下来逐步断开 VCCP_POK 所连接的电路。如图 22-57 所示，当拆掉 U8 后发现 VCCP_POK 不再为 0.3V，此时电流已从 0.77A 飙到 1.2A，但不过内存。因为此时 U8 被拆掉了，导致 DRAMPWROK 还没有电，需要由 U8 输出的高电平提供电压。具体原理为 VCCP_POK 为高电平后，送给 U8，U8 输出 3.3V 的高电平，经过 R195、R194 分压为 1.1V 的 VDDPWRGOOD_R，与 PCH 发来的 PM_DRAM_PWRGD（见图 22-55）相与送给 CPU。

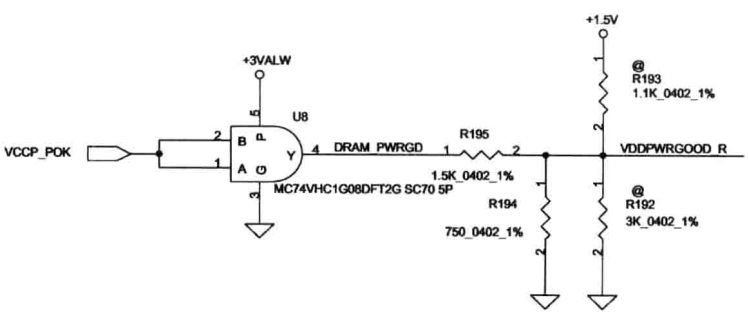


图 22-57　U8 所在电路截图

更换 U8，该机修复。

（本实例来源于 http://www.chinafix.com/thread-681325-1-1.html。原作者：迅维学员 学本本维修中）

▷▷▷ 实例 15　DELL V130 加电无显示

机器型号：DELL V130

板号：纬创 DR13

故障现象：加电无显示

检修过程：

该机加电无显示，电流 0.38A，且无法关机。拆开发现笔记本电脑很脏，里边满是灰尘。首先清理干净，然后上电测试，还是一样 0.38A。

开始测量电压，发现+5V_RUN、+3.3V_RUN、+1.5V_RUN 电压全部偏低。+5V_ALW 甚至只有 2.4V 左右。

用万用表量各个电压没有发现短路，从图 22-58 可知，此三路供电的控制电压都是+15V_ALW 上拉。测量+15V_ALW 是正常的，而 RUN_POWER_ON 电压低，但不是 0V，判断为 U4201、U4202、U4204 中有不良。一个一个断开测量。当拆掉 U4201 后，RUN_POWER_ON 电压正常了。直接更换 U4201，该机修复。

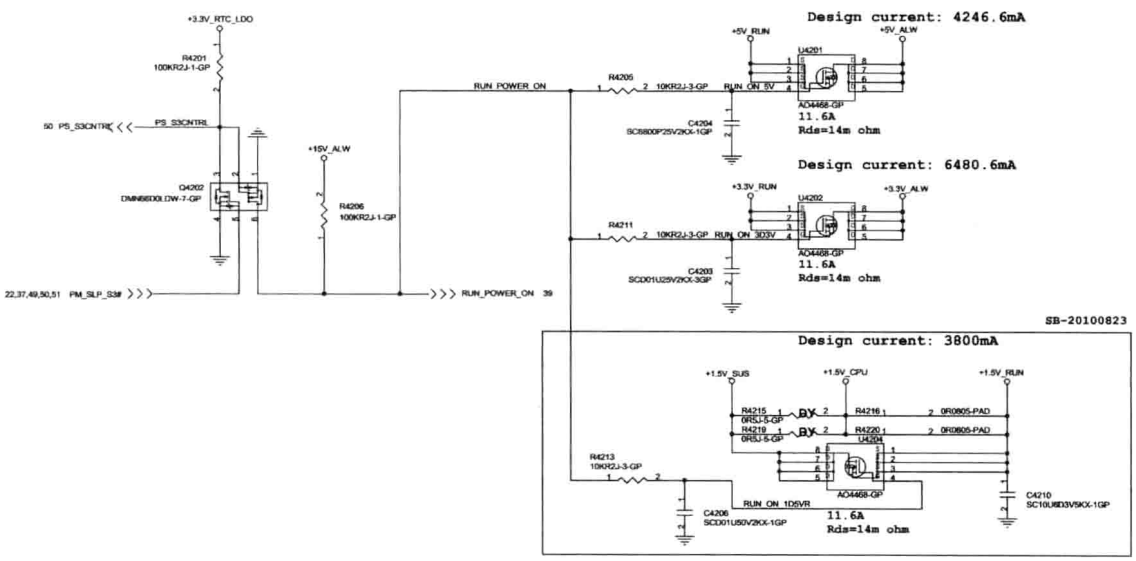


图 22-58　+5V_RUN 等电压产生电路

图 22-58 中原理：触发上电后，高电平的 PM_SLP_S3#控制 Q4202 的 3 脚与 4 脚导通，2 脚也一起被拉低了。这样 6 脚和 1 脚就会截止，RUN_POWER_ON 由+15V_ALW 上拉为 15V，去控制三个 N 沟道场效应管导通，产生三个 RUN 电压。

▷▷▷ 实例 16　三星 R428 加电无显示

机器型号：三星 R428

板号：BA41-01217A

故障现象：加电无显示

检修过程：

加电无显示，电流为 0.3A，换过南桥，拆过网卡，拆过南桥下面的电容，但是没解决。接受后，经测量发现测供电都正常，但发现别人拆电容的时候把线拆断一根，迅速补上。再测量时，发现读卡器芯片很烫，直接拆掉。为了保险起见，并没有直接通电，而是先对地测其他供电对地二极体值。发现 P5.0V 对地二极体值只有 30 多，明显偏小。通过电路图发现 P5.0V 是由 P5.0V_ALW 经 Q531 转换产生的，如图 22-59 所示。高电平的 KBC_PWRON 控制 Q537 导通，拉低 Q531 的 G 极。Q531 为 P 沟道，低电平完全导通，P5.0V_ALW 正常产生 P5.0V，再经过短接点产生 P5.0V_AUD。

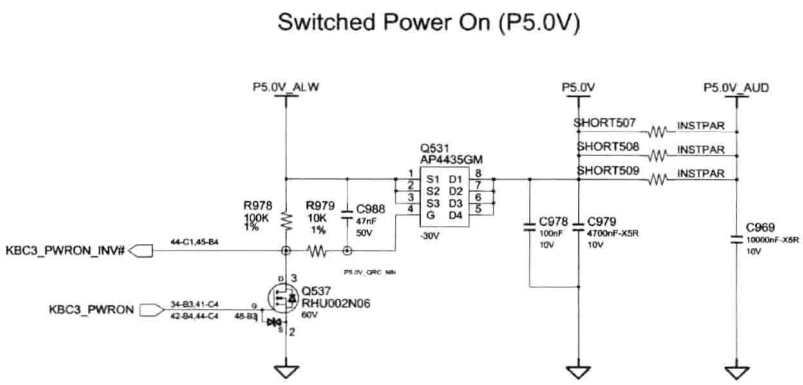


图 22-59　P5.0V 的产生电路

P5.0V_AUD 经过两个贴片电感 B19、B528 直接进声卡芯片，如图 22-60 所示，当断开 B19 和 B528 后，P5.0V 不短路了。再次通电，电流到 0.5A，也没什么跳变，装入 CPU 假负载测量发现无 CPU 的 PG 和复位。

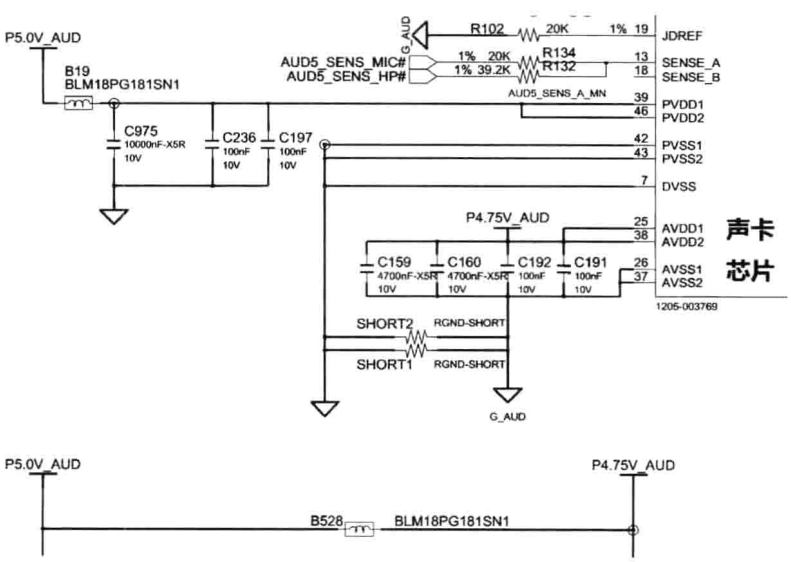


图 22-60　声卡芯片部分截图

CPU 无 PG 和复位，肯定先修 PG 信号。Intel 芯片组 CPU 的 PG 是由南桥直接提供的，如图 22-61 所示。

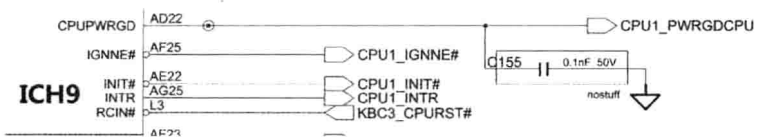


图 22-61　南桥发出 CPUPWRGD

测量发现南桥的供电都正常，VRMPWRGD 正常，PWROK 也正常。当测量到南桥所需要的 33MHz 时钟时，发现电压为 3.3V，如图 22-62 所示。测量时钟芯片其他时钟都正常，只有 33MHz 时钟不正常。判断时钟芯片内部 33MHz 模块损坏，更换时钟芯片后修复。

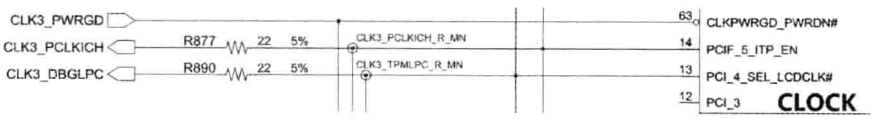


图 22-62　南桥的 33MHz 时钟电路截图

▷▷▷ 实例 17　英业达 HP511 触发不显示并掉电

机器型号：　HP 511

板号：英业达 6050A2257101

故障现象：　触发掉电

检修过程：

该机故障为触发上电到 180mA 多几秒后掉电为待机。

首先测各电感对地值，无短路，然后上电，测得 CPU 供电电感无电压。直接测得 R9879 无电压，如图 22-63 所示，PWR_GOOD_3 为 CPU 核心供电开启信号。

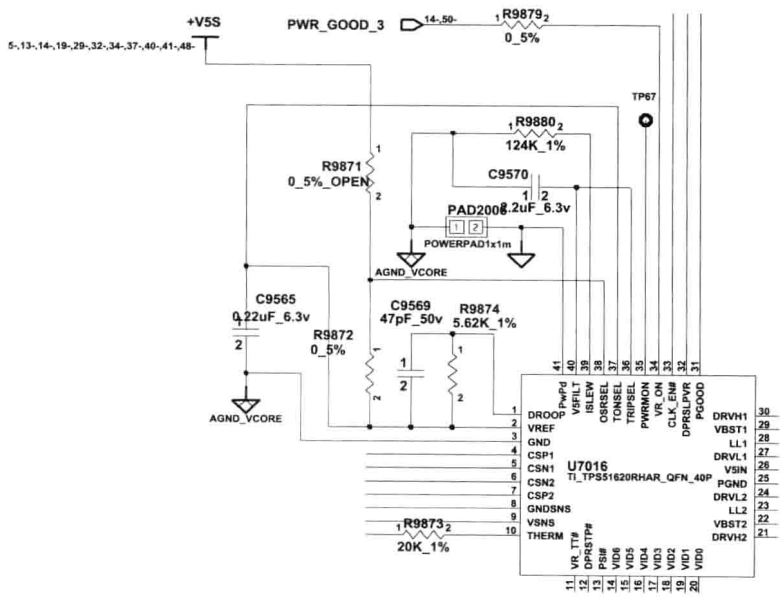


图 22-63　CPU 供电开启信号截图

直接追查 PWR_GOOD_3 的来源，如图 22-64 所示。看到这，想起了在迅维网实地学习时老师所教的英业达“大与门”，这里不再讲述这个电路原理了。直接测量 U4 第 7 脚为 0V、第 5 脚为 0V，意料之中。再测 R99 两端电压为 0V，于是查+V3S 电压来源。

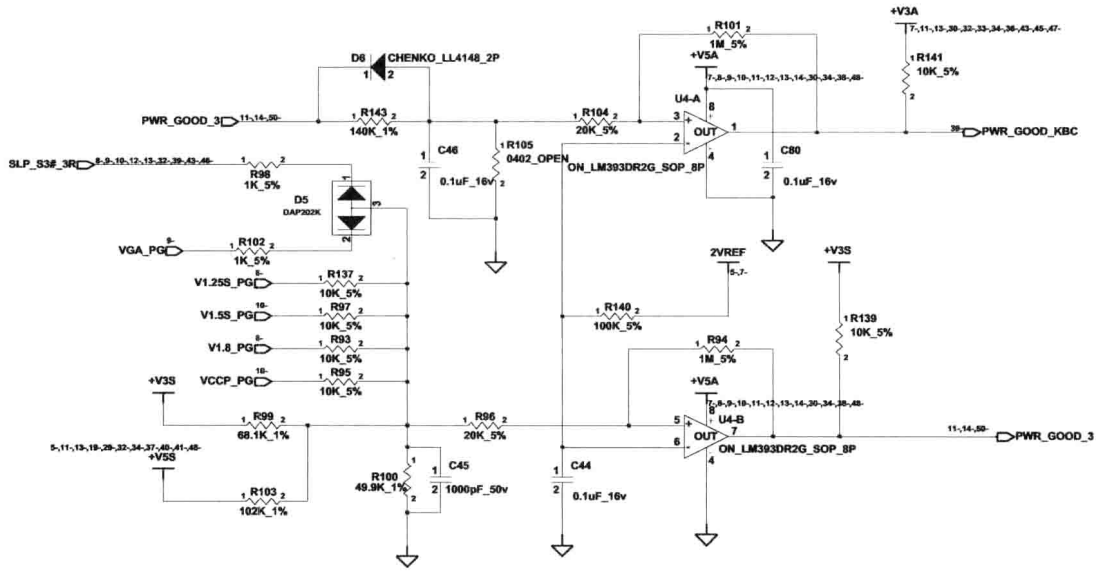


图 22-64　PWR_GOOD_3 的产生电路

+V3S 来源于 Q39，如图 22-65 所示。测得 Q39 的 D 极电压 3.3V，S 极电压 0V，G 极电压 0.3V，明显不正常，测 R430 第 1 脚电压有 17.64V，第二脚电压却为 0.3V 了，看来是被拉低了。再测 Q39 的 S 极对地阻值正常，Q39 本身也是好的，C408 也正常，于是查 GATE_3S_R 的来源。

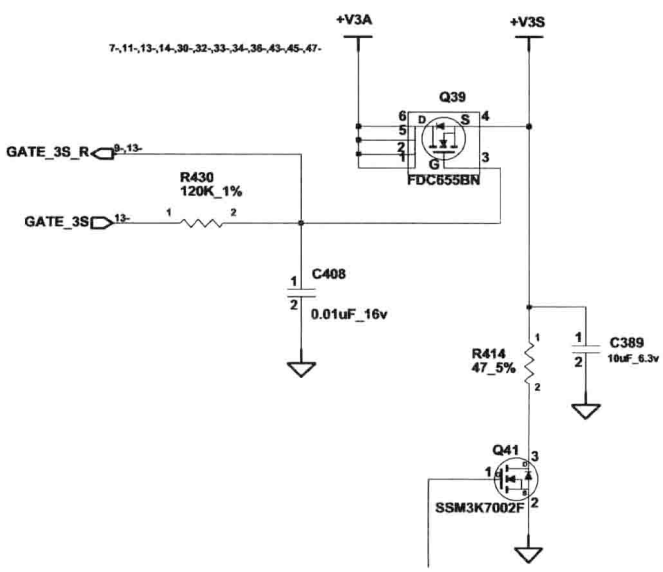


图 22-65　Q39 所在电路截图

GATE_3S_R 去了两个地方：第一个如图 22-66 所示，经测量 Q16 正常，可以排除此路的可疑性。

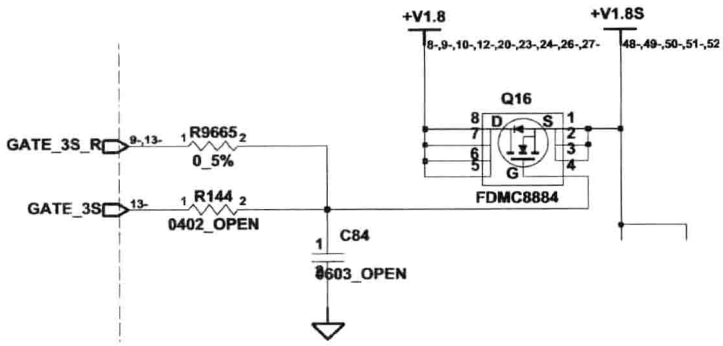


图 22-66　Q16 所在电路截图

GATE_3S_R 另一路去了显卡核心供电的产生电路，如图 22-67 所示。测得电阻 R9862 第 2 脚电压为 0.3V，心想可能是 U7015 芯片拉低的，于是断开电阻 R9862。再次触发开机，+V3S 和+V5S 都出来了，电流能到 0.6A 了。于是从料板找了个 TPS51511 换上去，正常亮机了，该机修复。

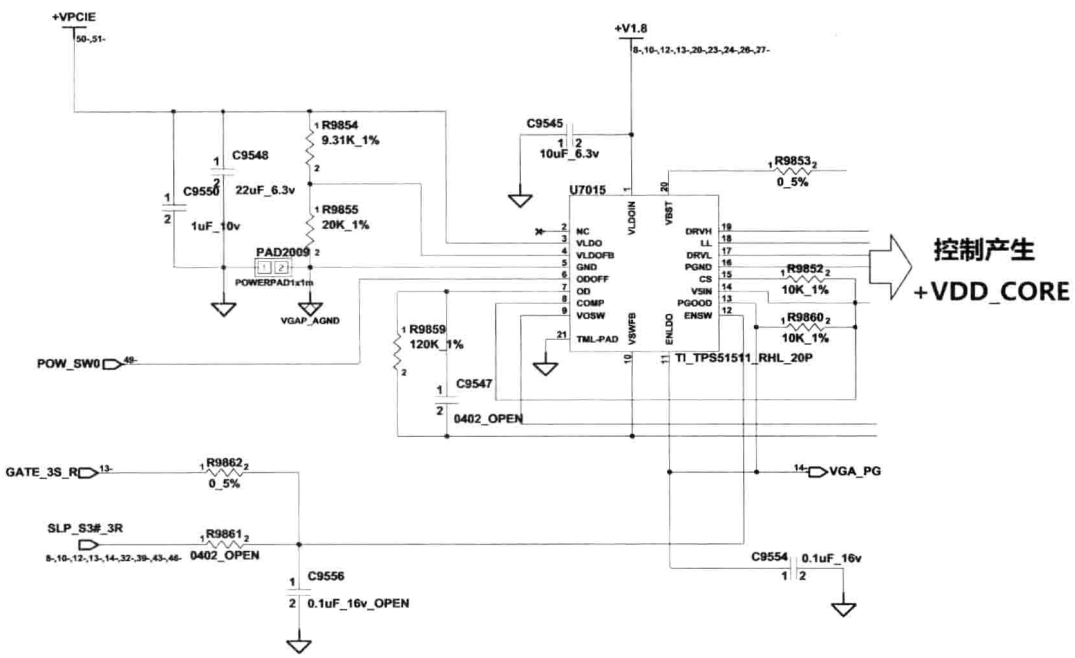


图 22-67　显卡核心供电产生电路

作为新手，修机经验少，走弯路了啊，其实就是个芯片坏了，估计大师们都是直接秒杀了。当时没注意测 L550 电感的电压，仅测了 1.8V、1.2V，然后就测 CPU 电感没电压了。因第一次修英业达的此类电路，有点小激动，虽然浪费了一些时间，但还是值得的，老手们不也是这么成长起来的吗。

（本实例来源于 http://www.chinafix.com/thread-708487-1-1.html。原作者：迅维学员 weishao）

▷▷▷ 实例 18　eMachines D725 进水不亮

机器型号：eMachines（Acer 旗下）D725

板号：纬创 HW40-MV

故障现象：触发电流 0.09A 不动

检修过程：

该机为回收的大面积进水的机器，都处理干净后插电，测量有 3.3V、5V，待机电流 0.09A，触发时有变化，瞬间电流又是 0.09A 不动。看来极可能有点短路保护了吧，就开始测量。如图 22-68 所示，当测到了 L17 时发现对地二极体值只有 5，它是 1.8V 的电感；测 L16 的二极体值是 4，它是 1.05V 的电感。这两个供电都是同一个芯片 TPS51124 控制，测 1.8V 供电下管 U25 的 G 极，发现二极体值只有 36，判定芯片损坏。直接换掉芯片后，二极体值都正常了：U25 G 极的二极体值 300 多，1.8V 电感的二极体值 120 多，1.05V 电感的二极体值 9。

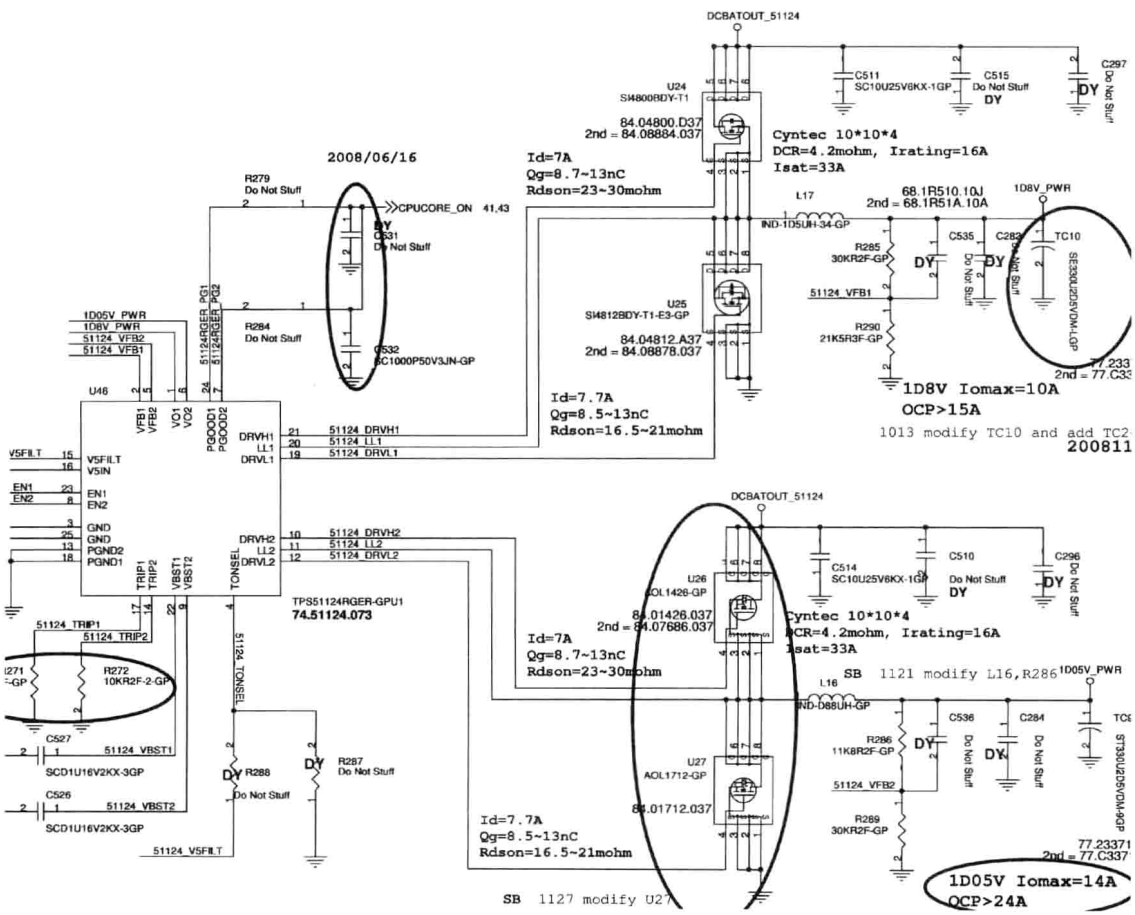


图 22-68　TPS51124 电路截图

再次插电，待机变为 0.005A。按开关键触发，触发电流 0.19A。测量发现 1.8V 和 1.05V 都没有电压，而它们的开启信号查到 PM_SLP_S4#、PM_SLP_S3#都有了，如图 22-69 所示。

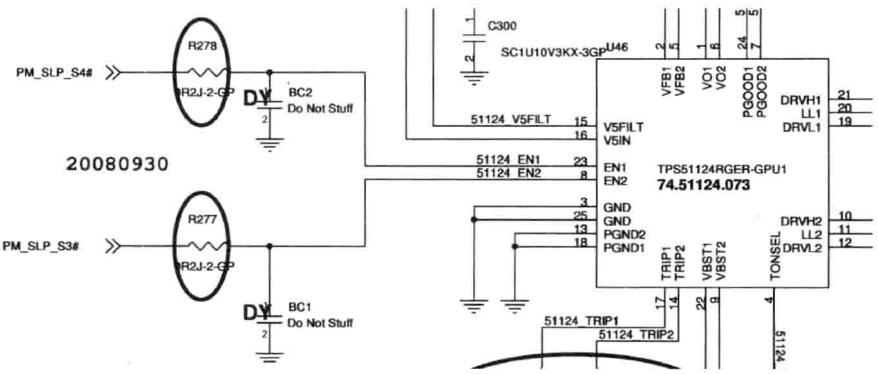


图 22-69　TPS51124 的开启电路截图

查 TPS51124 的供电，16 脚有 5V，15 脚只有 2.5V，检查发现 R274 阻值变大，迅速换掉后 1.8V 和 1.05V 都可以出来了。上 CPU 和内存，插上屏，开机，结果暗屏，心想应该是屏高压没有升压上来导致的吧 。把屏拆出来发现屏内严重进水，都腐蚀了，接口的引脚也不见了几个，如图 22-70 所示。

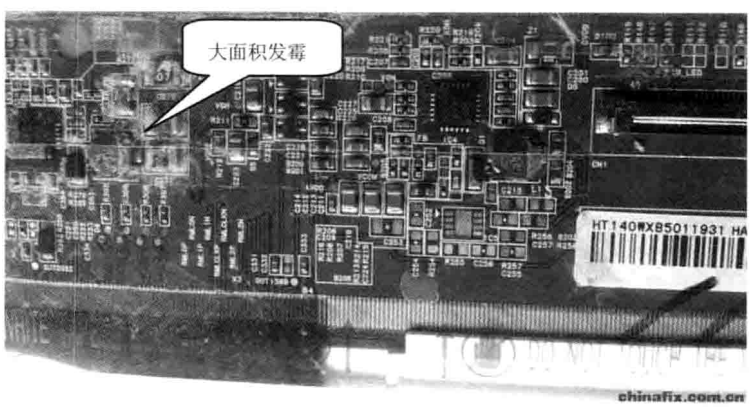


图 22-70　进水发霉的屏电路板

最后，换一个屏后，正常显示了。

（本实例来源于 http://www.chinafix.com/thread-721231-1-1.html。原作者：wohenben）

▷▷▷ 实例 19　联想 G470 无 CPU 电压

机器型号：联想 G470

板号：仁宝 LA-6751P

故障现象：无 CPU 电压

检修过程：

裸板上电电流 0.37A 左右，测得除了 CPU 电压以外其他电压都正常。CPU 电源管理芯片为 ISL95831，如图 22-71 所示。

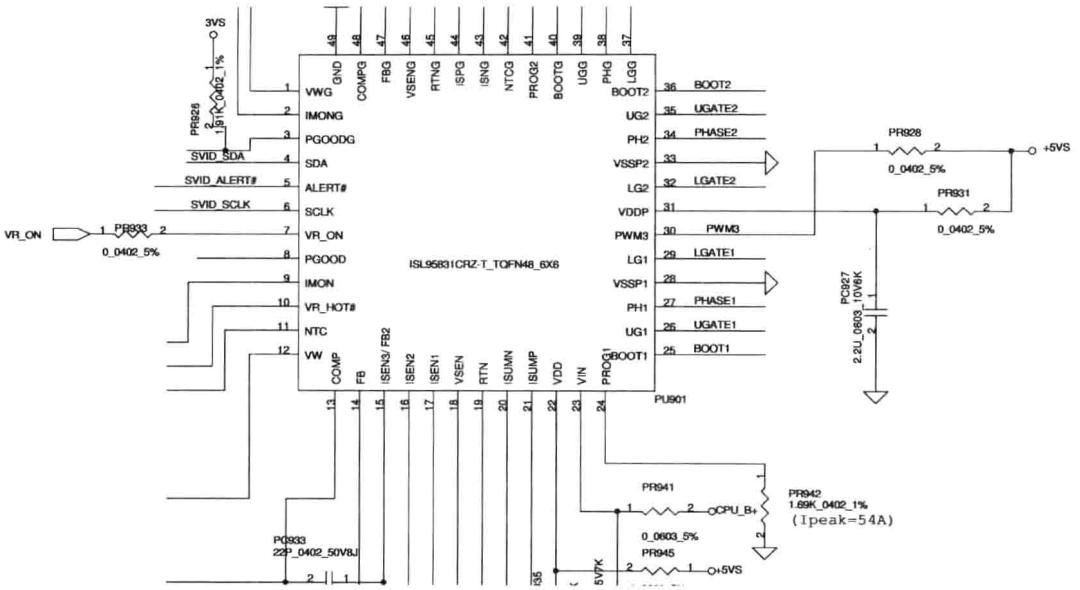


图 22-71　ISL95831 电路截图

测得 VIN、VDD、VDDP、VRON、BOOT1、BOOT2 电压都正常，换一个 CPU 再试，故障依旧。没办法，只能拿出示波器了，由于该机是 I3 二代的 CPU，CPU 电压的调节方式由以往的 PVID 组合改为 CPU 内部 SVID 模块调整，测得 SVID_SDA 和 SVID_SCLK 对地值和电压都正常，但没有任何波形。根据 HM6X 芯片组时序，CPU 内的 SVID 模块要想工作，CPU 必须要满足 PROCPWRD 信号。但是这块板子上电阻和电容都没有标位置号，好不容易找到这个信号的测量点，如图 22-72 所示。

测得电压为 0V，因 HM6 系列时序中 PROCPWRGD 这个是在桥与 BIOS 通信正常后，由桥发出给 CPU 的，BIOS 或桥损坏都会导致不发出 PROCPWRGD。那好，先刷个 BIOS，刷完后还是一样，继续换个 HM65，更换后再测 PROCPWRGD 为 1.05V，正常了，这个信号正常的话 CPU 应该发出 SVID 给电源管理芯片了。SVID 波形如图 22-73 所示。

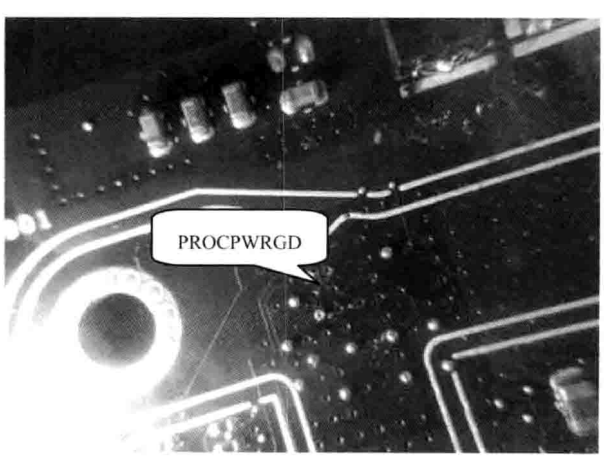


图 22-72　PROCPWRGD 测量点截图

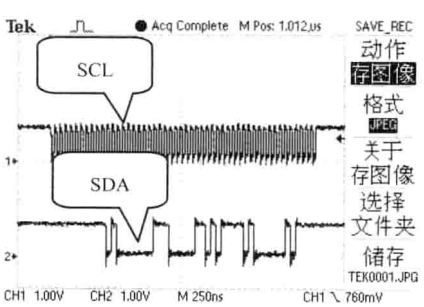


图 22-73　SVID 波形

再测 CPU 供电，电感瞬间有电压，马上就消失。经检查，为过压保护，更换滤波电容后正常了。

（本实例来源于 http://www.chinafix.com/thread- 721759-1-1.html。原作者：低凋、进行曲）

▷▷▷ 实例 20　联想 Y430 无时钟

机器型号：联想 Y430

板号：仁宝 LA-4141P

故障现象：不显示

检修过程：

机子接到后，开机无显示，电流跳到 0.46A，拆开一看，网卡被人拆了。

测了各个大电感的电压，待机 3V、5V、桥供电、内存供电、CPU 供电都出来了，那就用示波器测一下时钟吧。一测有惊喜，没有时钟。

测量时钟芯片的供电，如图 22-74 所示：+3VM_CK505 相连的各个引脚都有 3.3V，+1.5VM_CK505 各个电压 1.05V。本来以为是这个电压不正常，原以为这个电压是 1.5V 的，仔细一看这个叫连接到 VCCP，说明 1.05V 是正常。测 4、5 脚有波形。剩下的就是 1 脚的

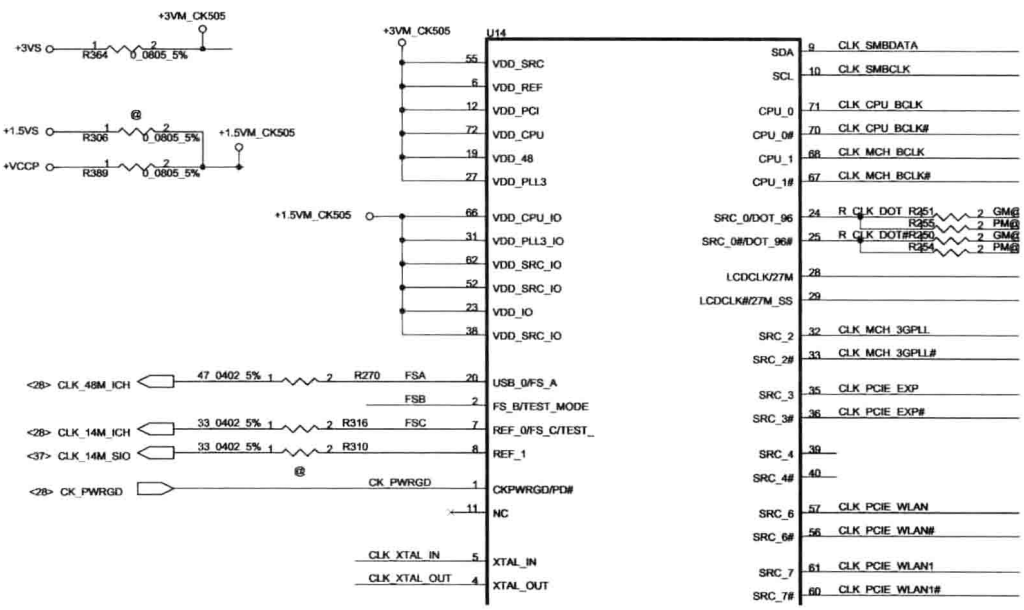


图 22-74　时钟电路截图

开启信号了。发现没有电压，追查 CK_PWRGD 来源于南桥，如图 22-75 所示。

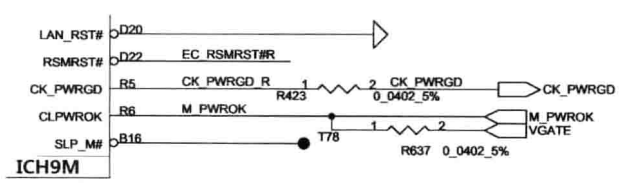


图 22-75　南桥发出 CK_PWRGD

测量发现南桥没有发出 CK_PWRGD_R，测试南桥 PWROK 和 VRMPWRGD 均有电压，判断南桥损坏。取下南桥换了一个良品，测试正常输出 CK_PWRGD 信号，机器修复。

（本实例来源于 http://www.chinafix.com/thread-642550-1-9.html。原作者：linxus）

▷▷▷ 实例 21　宏碁5750G 开机不显

机器型号：宏碁 5750G

板号：LA-6901P

故障现象：开机不显示

检修过程：

可调电源开机电流在 0.4A 就停住了。拆机，测各个电感的电压，3.3V、5V、1.8V、1.5V、0.9V 都有，但是当测到CPU 供电时发现没有电压，CPU 供电芯片是 ISL95831，如图 22-76 所示。

电脑中没有图纸，马上到迅维网下载宏碁 5750G 的电路图，下载好电路图后，打开，对照图纸测量 CPU 供电芯片的供电，如图 22-77 所示，23 脚有 19V，22 脚没有电压。话说这个图纸画的真差，居然线路都是错位的。

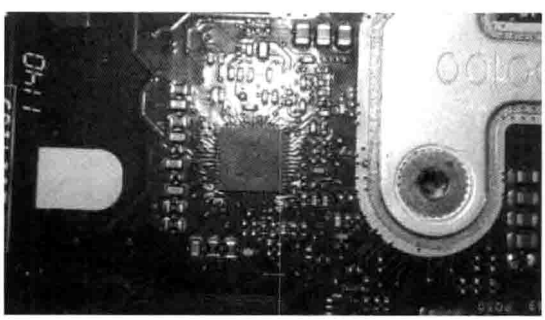


图 22-76　CPU 供电芯片实物图

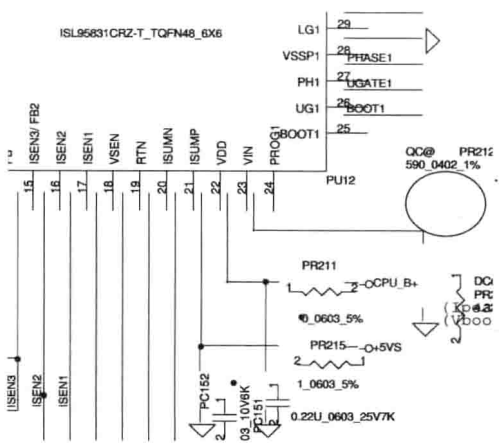


图 22-77　CPU 供电芯片的电路图

22 脚的供电是+5VS，追查发现是由 U22 产生的，如图 22-78 所示。测量发现 SUSP 为 0V，但 U22 的 G 极没有电压。检测发现 R372 旁边有轻微腐蚀，但电压有 19V。

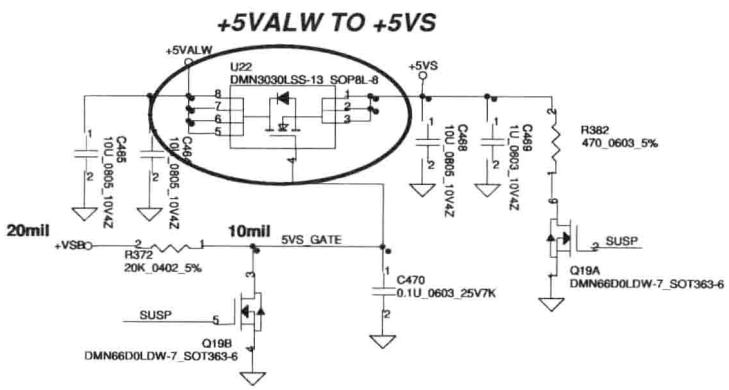


图 22-78　+5VS 产生电路

既然 R372 是和 U22 的 G 极相连，R372 的两端都有 19V，很明显是 U22 的控制极到 R372 断线了。果断飞线，顺利修复。再次开机，第一次开机掉电，自动重启，装上 CMOS 电池后，电流上去了。至此，此板维修结束。

维修总结：修电脑要细心观察，其次电路分析基础一定要扎实。

（本实例来源于 http://www.chinafix.com/thread-721533-1-1.html。原作者：小池同志）

22.3 掉电故障维修实例

▷▷▷ 实例 22　用示波器维修联想 G450 掉电故障

机器型号：联想 G450

板号：仁宝 LA-5081P

故障现象：触发掉电

检修过程：

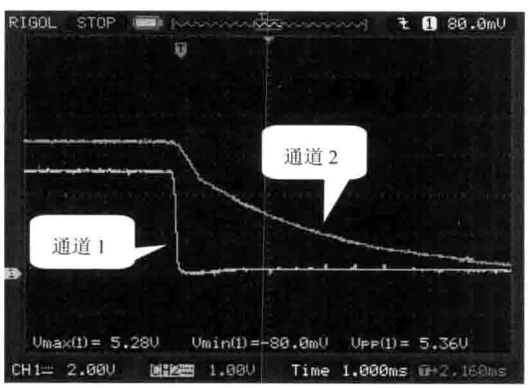


图 22-79　示波器捕捉的波形

该机器待机电流 0.01A 正常，触发后电流瞬间到 0.02A，掉电后待机 0.00A 保护，不能再次触发。

拆机，测板上各大供电对地阻值正常。根据经验，这种情况一般是待机电压+3VALW 或+5VALW 转换出后级电压时有短路引起保护。为了证实是 +3VALW 还是+5VALW 转换电压短路引起掉电保护，下面用示波器捕捉准确的答案。如图 22-79 所示，通道 1 表示+5VALW，通道 2 表示+3VALW，图中，+5VALW 直接垂直向下掉，而+3VALW 是有一个慢慢下降的一个过程，说明问题出在+5VALW 转换电压上。

接下来直接搜索+5VALW 的来源，找到转换 MOS 管 U54，如图 22-80 所示。当地电平的 SUSP 来临时，Q28 截止，B+直接上拉 U54 的 G 极，使之完全导通，+5VALW 转换为+5VS。

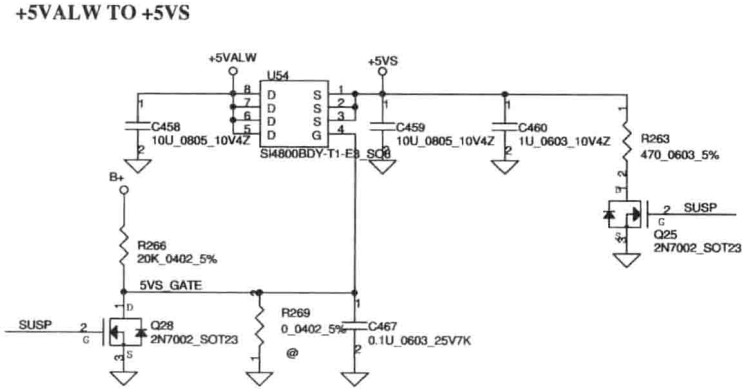


图 22-80　U54 所在电路

测量 MOS 管 U54 的 1、2、3 脚对地阻值为 0Ω，说明有短路。直接烧机，用直流稳压电源接 3V 电压到 U54 的 1、2、3 脚，强制给其供电。摸到 C460 发烫，直接拆掉 C460 后，再次插电，开机触发电流上去了，接屏亮机，该机器修复。

（本实例来源于 http://www.chinafix.com/thread-704616-1-1.html。原作者：迅维学员 wxf）

▷▷▷ 实例 23　联想 G550 待机不正常及掉电

机器型号：联想 G550

板号：仁宝 LA-5082P

故障现象：待机不正常、触发掉电

检修过程：

同行拿来一台联想 G550，说开机灯亮，但屏幕不显示，并且还会掉电。拿到手后，首先看外观，没有问题。接稳压电源，待机 0.2A 左右，这里电流明显不对，一般待机电流应该是 0.02A 左右。报价之后留机维修。

拆机上电，电流还是 0.2A 左右。先不着急测量，而是用手先摸主板上的主要元件，摸到 EC 时，温度明显有点高，正要翻过去摸另一面，结果手被什么烫了一下，仔细一看是 USB 供电芯片 U50。用万用表测量发现其对地短路了。U50 所在电路如图 22-81 所示。

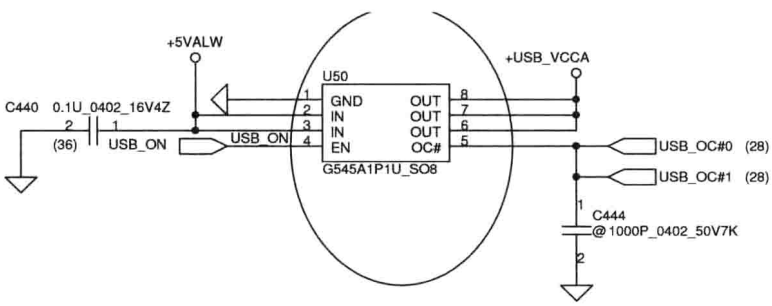


图 22-81　U50 所在电路

拆掉 U50 后，待机电流变为 0.017A，说明正常了。按开关，上电后 1.7A-2.2A-3.3A，直至大电流掉电，是那种缓慢的大电流。怀疑是某一路供电有问题，测各大电感对地阻值，没有异常。取下 CPU，上电在 0.6A 左右，不再出现大电流。这时测各个电压：内存供电、内存负载供电正常，测到 PL501 时，发现没有输出。查 PU501 图纸，如图 22-82 所示。测量 PU501 工作条件：V5FILT、V5DRV、EN 均正常，用示波器测上管 PQ501 的 G 极无瞬间波形，判断 PU501 损坏。到料板上找一个 PU501 换上后，+1.5VP 出来了，说明就是 PU501 坏了。

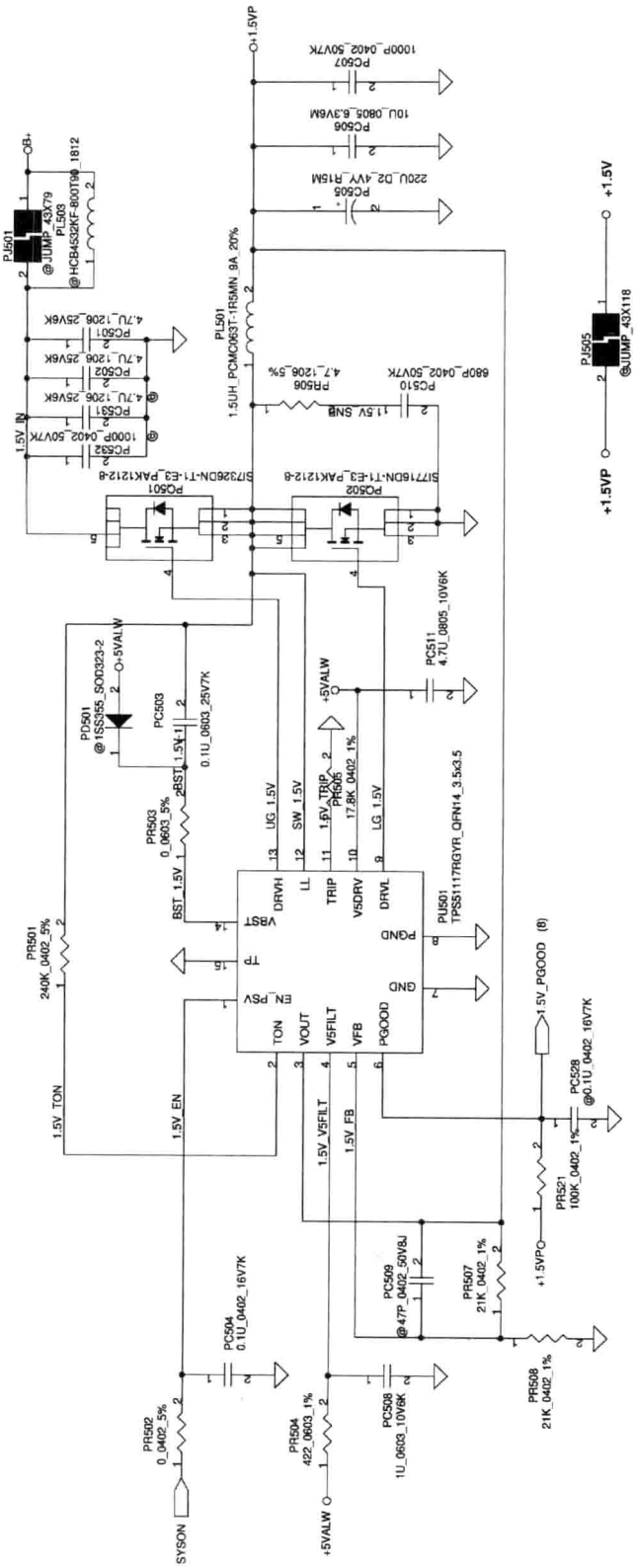


图 22-82　内存供电电路

装上 CPU，开机，稍等一会就亮机了，进系统一切正常，至此维修结束。图 22-83 为 PU501 实物。

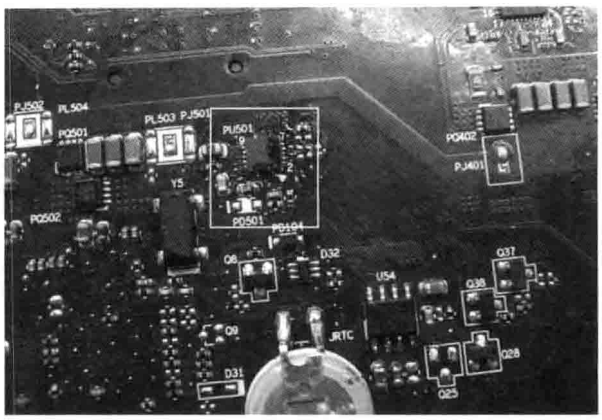


图 22-83　PU501 实物图

（本实例来源于 http://www.chinafix.com/thread-706504-1-1.html。原作者：迅维学员 softjun）

▷▷▷ 实例 24　HP 4411S 进系统掉电

机器型号：HP 4411S

板号：英业达 6050A2297301

故障现象：进系统掉电

检修过程：

接到机器先拆机处理散热问题后还是掉电，换内存还是掉电，再换硬盘装系统到加载驱动完了后还是掉电，换 CPU 后还是掉电。基本的动作排除法已经使完，接着加焊下 CPU 供电芯片还是掉，看来不能偷懒，只能用示波器一一排除了。图 22-84 所示为 SLP_S3#_3R 和 VR_PWRGD 的波形对比。

修了那么多掉电的，很少发现有这两个信号同时掉的。再随便找一个电压+VCC_CORE 与 SLP_S3#_3R 对比，还是两个同时掉，如图 22-85 所示。

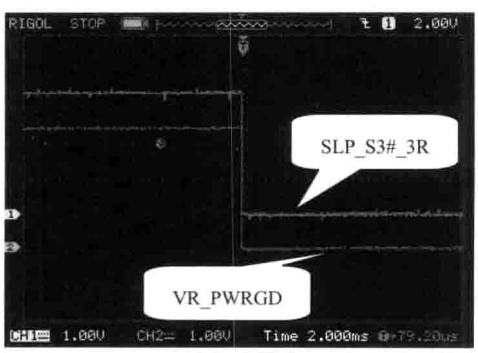


图 22-84　波形对比一

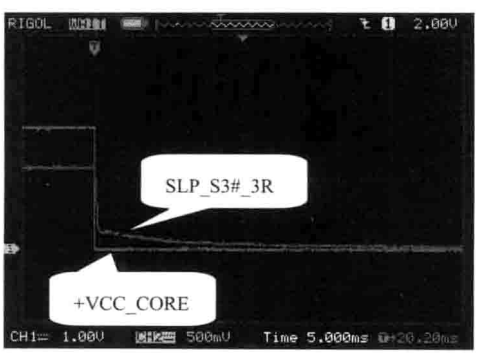


图 22-85　波形对比二

分析：①可能是 3V、5V 待机电压带负载能力下降；②公共点带负载能力不足。于是再用 SLP_S3#_3R 与待机电压+V5A 对比，波形如图 22-86 所示，图中显示+V5A 电压掉电后约 700ms 后又上升为正常状态。难道真的是待机电压带负载能力下降？

先在+V5A 端加个 220μF 电容后还是掉电。正要打算换个芯片试试，刚好手上的待机芯片 TPS51125 用完了，看来只能再测了。接着测 SLP_S3#_3R 与+VBATR 公共点电压，波形对比如图 22-87 所示，图中显示公共点电压掉电后仅 250ms 后就恢复正常了。

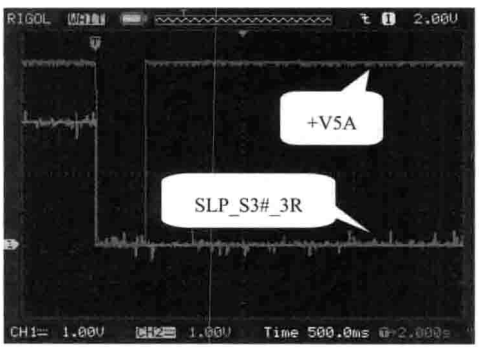


图 22-86　波形对比三



图 22-87　波形对比四

到此问题基本找到，问题出在两个隔离管上的可能性最大了，换掉 Q25 和 Q26 后问题解决。修好后总结分析，其实掉电应该与 Q26 无关，因为 Q26 里面还有一个体二极管，示波器监测时公共点上的电压基本上掉为 0V 再恢复正常，如是 Q26 引起一般不会掉到 0V 再恢复正常。Q25、Q26 所在电路如图 22-88 所示。

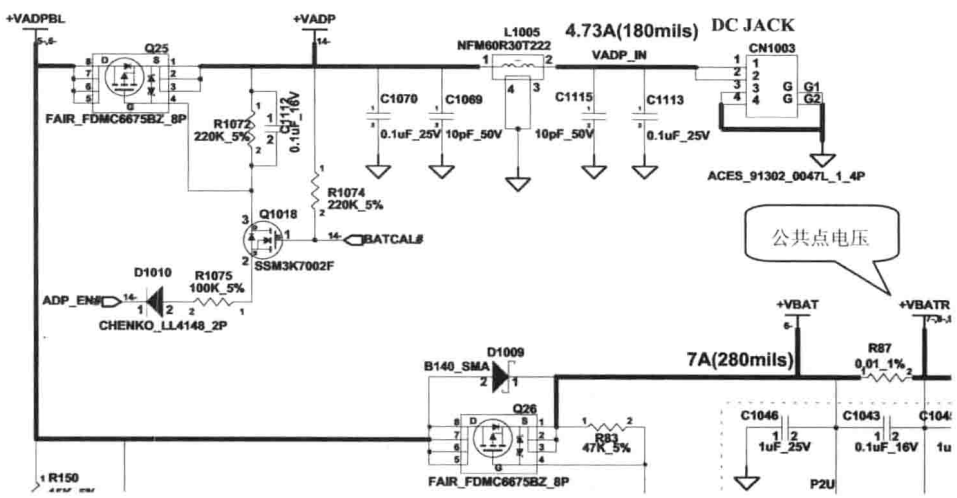


图 22-88　Q25、Q26 所在电路截图

（本实例来源于 http://www.chinafix.com/thread-710277-1-1.html。原作者：迅维学员 李么昌）

▷▷▷ 实例 25 宏碁Aspire 4310 掉电

机器型号：宏碁 Aspire 4310

板号：纬创 Volvi 07200-1

故障现象： 触发后掉电保护

检修过程：

上稳压，待机 0.03A，开机到 0.24A，隔 1s 后马上掉电，待机变成 0.04A，再按开机键没反应了。

根据故障现象，基本判定后级电路短路保护了。拆机观察并无明显故障点，通电，瞬间测量各个大电感电压，发现无 1D8V_S3 和 CPU 供电，决定先修 1D8V_S3。查看图纸，1D8V_S3 由 U22 MAX8717 提供，如图 22-89 所示。

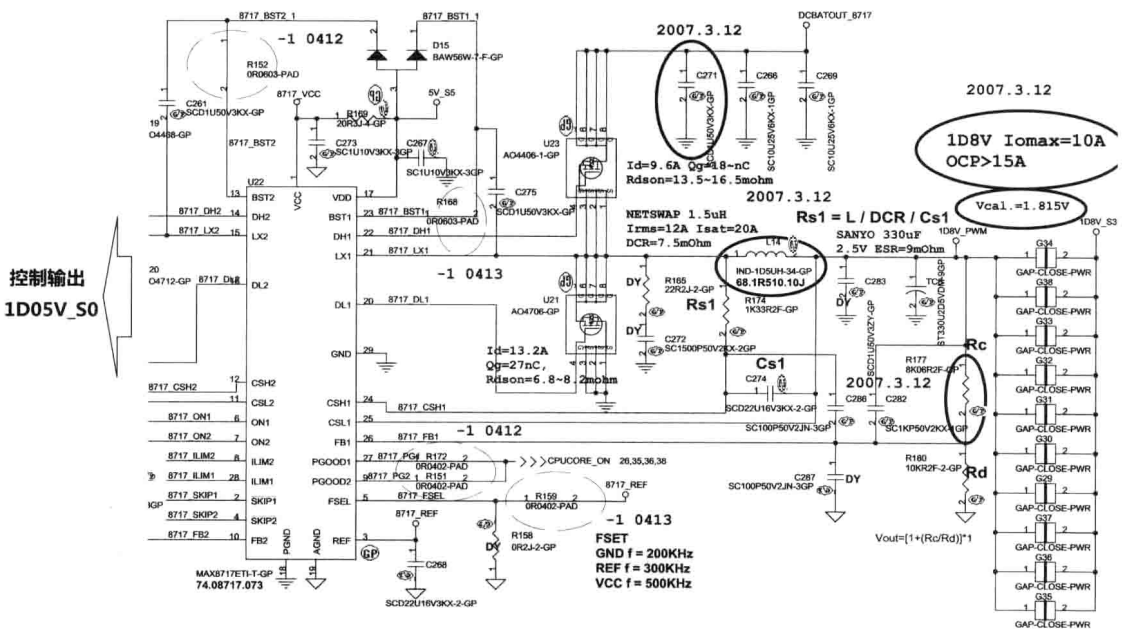


图 22-89 1D8V_S3 的产生电路

测量 U22 的另一组输出 1D05V_S0，用万用表能测量到 1.1V 的电压，基本判定 MAX8717 的供电已经满足。接下来查 1D8V_S3 的开启信号 ON1，如图 22-90 所示，此脚由 PM_SLP_S4#控制。

测量 PM_SLP_S4#电压，只有 1.5V，不正常。此脚为南桥发出的 3.3V 高电平。用刻刀断开 6 脚，如图 22-91 所示。

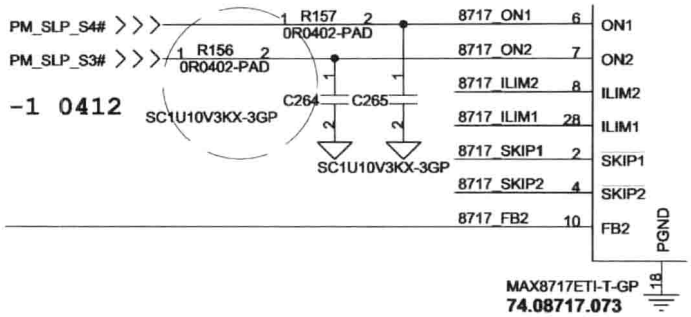


图 22-90　PM_SLP_S4#控制 ON1

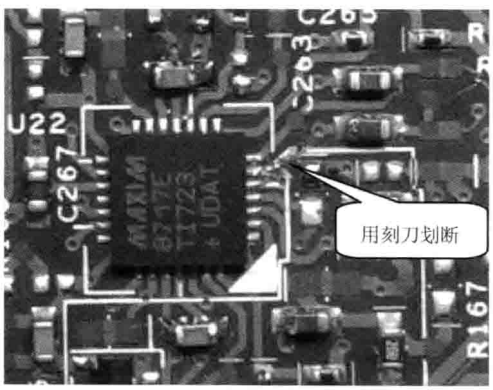


图 22-91　MAX8717E 实物图

断开 ON1 后，PM_SLP_S4#变为 3.3V，说明是 MAX8717 后级有问题，测量 L14 阻值正常。换掉电感后面的滤波电容 C283 故障依旧。打开示波器，监测发现 1.8V 在开机瞬间有电压输出。刻刀继续划开 G29～G38（1D8V_PWM 与 1D8V_S3 的隔离点），如图 22-92 所示。再次测量 1D8V_PWM 输出正常，说明 1D8V_S3 后级有短路。

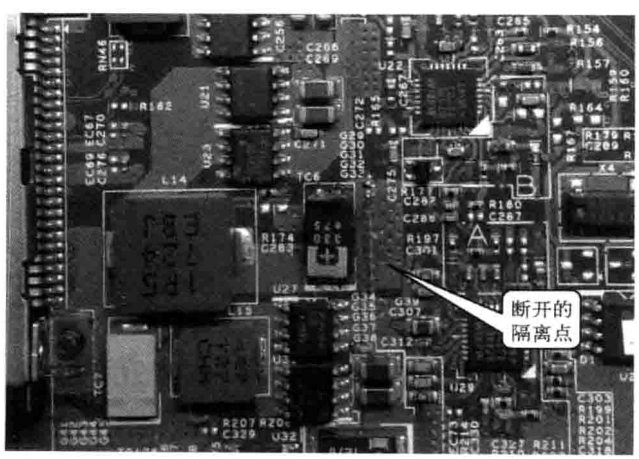


图 22-92　隔离点实物图

继续追查 1D8V_S3 的去向，如图 22-93 所示。在拆掉 U49 后，电流可以跳到 0.55A

了，测量 U49 的 123 脚，阻值为零欧姆。

查 1D8V_S0 的去向，连接的地方不多，要么北桥，要么就是电容。将稳压电源调到 1.5V，最大电流限制在 3A 左右，开始烧机，终于元凶出现了：C444，如图 22-94 所示。果断拆掉它，1D8V_S0 不短了。

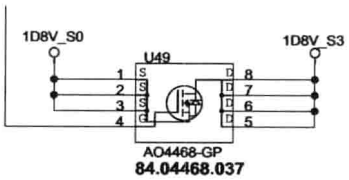


图 22-93　U49 所在电路截图

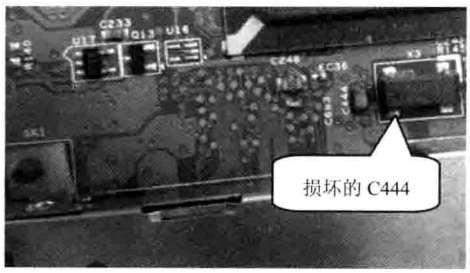


图 22-94　C444 实物图

先上了 CMOS 电池，插电源上电，电流跳到 1A 多了，CPU 供电也正常了。再接上屏，亮机了，进系统一切正常，至此故障修复。

（本实例来源于 http://www.chinafix.com/thread-714367-1-1.html。原作者：songweihai）

▷▷▷ 实例 26　联想昭阳 E43G 触发掉电

机器型号：联想昭阳 E43G

板号：广达 DA0LE9MB8E0　REV:E

故障现象：不触发、触发掉电

检修过程：

接到一款邵阳 E43G 的机器，为集成显卡，南桥为 82801IBM，EC 为 IT8502，板号为 DA0LE9MB8E0。拔掉电池，接上可调电源，待机电流 0.05A，感觉有点偏高，按下开关，电流毫无反应，和没按开关的感觉一样。直接拆机，把开关线取出来仔细一看，开关线上明显折断了。看看能不能触发吧，找到图纸测量开关板接口，如图 22-95 所示，8 脚是开关脚，把这个脚短接到地，电流从 0.05A 升到 0.13A 又降到 0.05A 了，整个过程持续大概 0.5s。

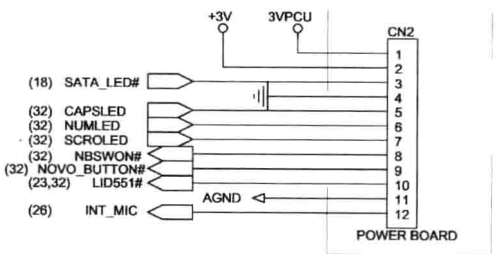


图 22-95　开关板接口电路图

测量发现没有南桥待机电压，中间走了一堆的弯路，一直没找到南桥待机电压没有的原因。后来请教了在迅维实地学习时的李同学，他告诉我，广达的板子是触发之后才有南桥待机的。一语惊醒梦中人，想起来迅维老师讲课时说过的呀！于是，在触发瞬间测南桥的待机电压和 RSMRST#信号等都有了。开机瞬间，内存供电也有了，总线+1.05V 还没有。+1.05V 由 PU9 控制产生，如图 22-96 所示。

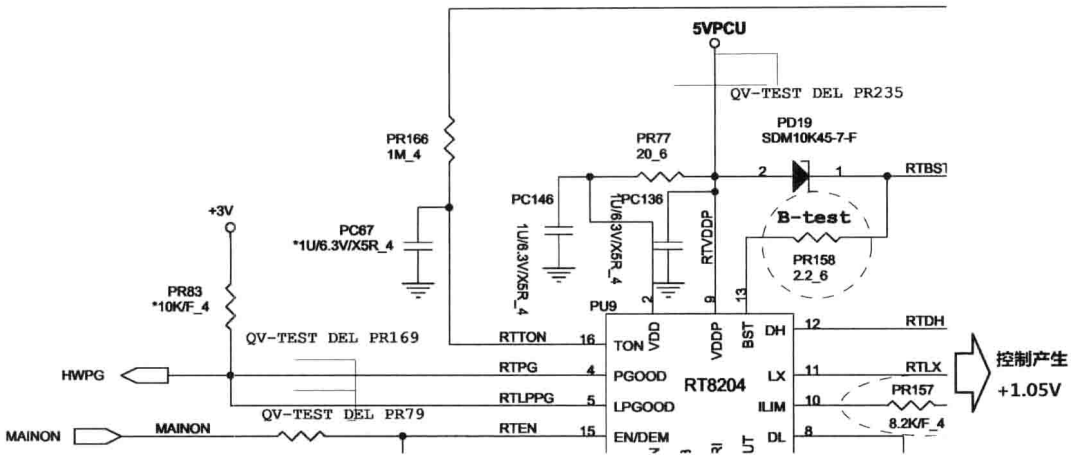


图 22-96　PU9 电路截图

看一下 PU9 的工作条件，2 脚、9 脚、13 脚都应该是 5V，15 脚应该为高电平，可是测量发现只有 9 脚和 13 脚是 5V，2 脚成 1.3V 了。测量一下电阻阻值正常，于是把 PC146 取下来，电压正常了，开机正常点亮。

（本实例来源于 http://www.chinafix.com/thread-721785-1-1.html。原作者：lol1034446006）

▷▷▷ 实例 27　HP 510 开机反复掉电重启

机器型号：HP 510

板号：英业达 6050A2256501

故障现象：开机反复掉电重启

检修过程：

接适配器待机 0.02A 正常，触发到 0.12A 掉电，反复这个动作。大概测量了大电感上的电压，除了没有 CPU 电压，其他的电压都正常。

于是直接测量 CPU 的开启信号，发现没有电压。看来问题还没到 CPU 电压这步，此时心里想应该是某个小电压没出来吧。当测到 Q41 的时候，发现第 4 脚没电压，如图 22-97 所示。

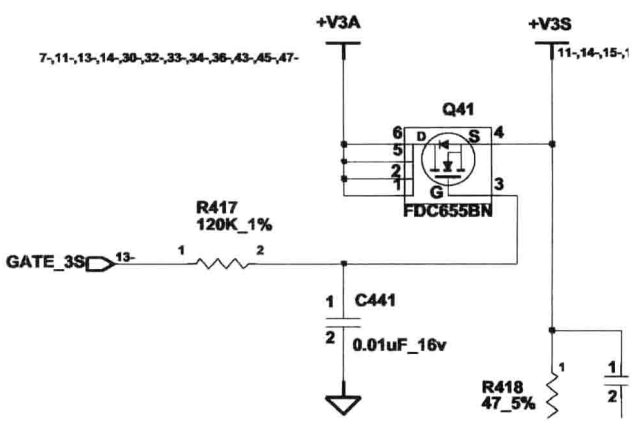


图 22-97　Q41 所在电路截图

Q41 没有电压，肯定不对。测量 R417 的 1 脚也没电压，顺着图纸查到 Q43，如图 22-98 所示。

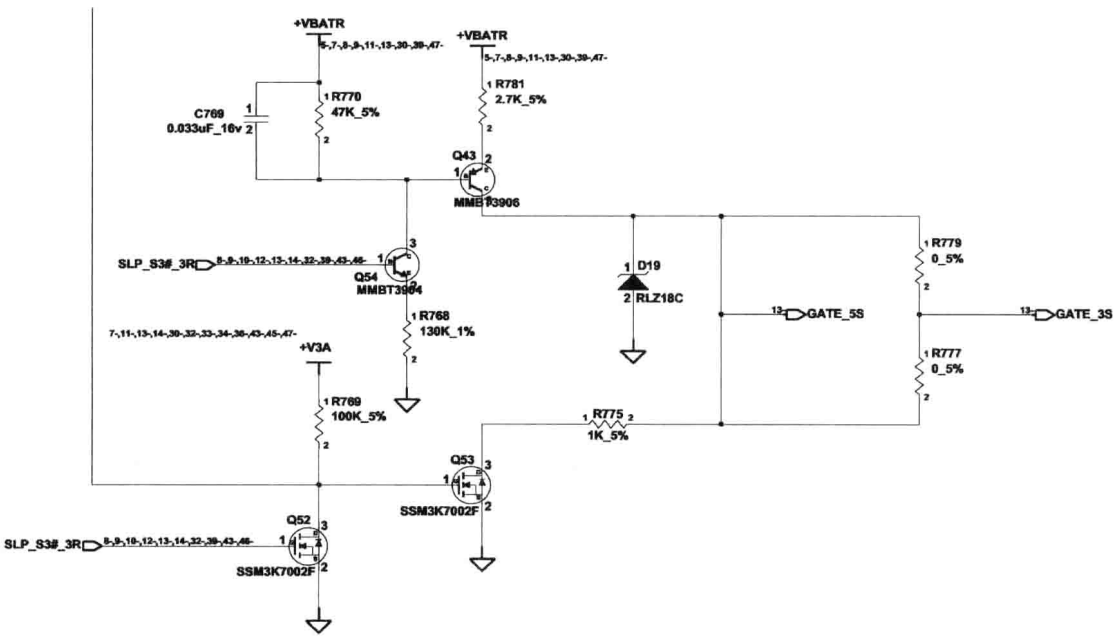


图 22-98　Q43 所在电路截图

GATE_3S 的产生原理为，高电平的 SLP_S3#_3R 控制 Q52 和 Q54 导通，然后 Q53 截止，Q43 的 1 脚被拉低，Q43 导通，+VBATR 经过 Q43 流向 GATE_3S。测量发现 R781 变为无穷大了，更换电阻后上电亮机。

（本实例来源于 http://www.chinafix.com/thread-655460-1-8.html。原作者：zhourongjian123）

▷▷▷ 实例 28　联想 V450 开机掉电

机器型号：联想 V450

板号：仁宝 LA-4142P

故障现象：开机掉电

检修过程：

同行送修的，裸板开机电流到 0.33A，持续几秒后掉电，掉电后可以重复触发。

从故障现象看，不是瞬间掉电而且掉电后掉到待机，可以重新触发，第一直觉是缺电压。看了下板子，没有进水的痕迹，只有 EC 换过。测各大电感阻值未发现异常，打各电感电压都 OK, CPU 供电也出来了，看来主要电压都正常，排除了缺电压引起掉电的可能。

既然电压都正常，就应该到复位的条件了。先测下 CPU 电压的 PG 信号 VGATE，如图 22-99 所示。

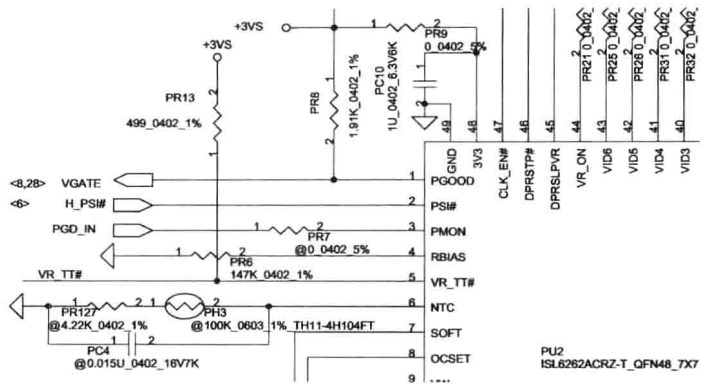


图 22-99　CPU 供电芯片输出 VGATE

VGATE 只有 1.36V，从电路图中可以看出，PU2 输出 VGATE 后，由+3VS 上拉为高电平（所有的电源芯片都是开漏输出 PG），明显此脚正常应该为 3.3V。测 1 脚对地二极体值为 530，属于正常，找到 PR8，测量+3VS 一端为 1.36V，问题找到了。

找到+3VS 的产生来源，为 U20，如图 22-100 所示。

分析 U20 的电路原理：低电平的 SUSP 控制 Q32 截止，然后由+VSB 通过 R450 上拉 U20 的 G 极，U20 得以完全导通，+3VALW 转成+3VS。测量 U20 的 D 极 3.3V 正常，S 极只有 1.36V，测 G 极只有 2.18V，找到 R450，测量+VSB 一端为 19V，R450 阻值 47kΩ正常，拆掉 C572，故障一样。测量 Q32 的 G 极电压待机时为 1.63V，上电后为 1.74V，明显不对。顺手测了下 Q30 的 G 极 SUSP，待机 3.3V，上电后为 0V，是正常的。用蜂鸣挡测 Q32 的 G 极和 Q30 的 G 极不通，原来是断线了。迅速飞线，再次上电，竟然还是原故障现象：电流到 0.33A 然后几秒后掉电。

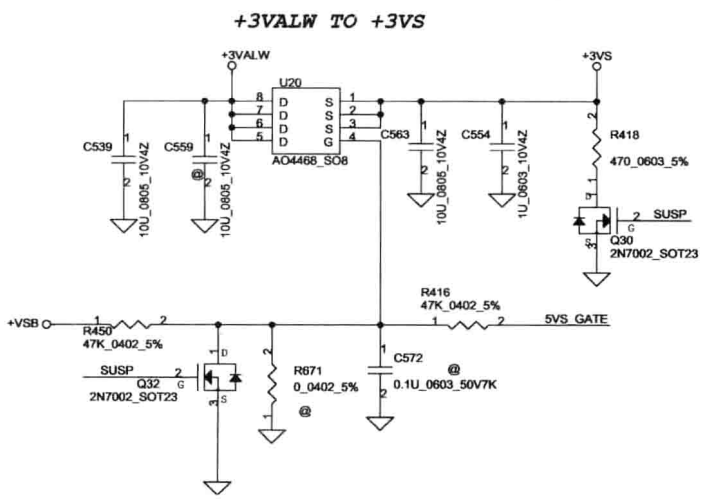


图 22-100　+3VS 的产生来源

掉电后测 Q32 的 G 极为 1.72V，测 Q30 的 G 极为 1.72V，思考了下，马上翘起 Q32，再测 G 极电压正常了，取下 Q32 测量 G、S 极间二极体值有 950 左右，D、S 极间二极体值

反向也有 900 多，原来是 Q32 性能不良，漏电了。

换掉 Q32，插上内存，电流经过几次完美的跳变，应该是正常了，示波器测了下 LVDS 接口的 I^2C 总线，也有读屏的动作，此板修复。

总结，该机故障有两处，Q32 的 G 极断线、Q32 本身性能不良。

（本实例来源于 http://www.chinafix.com/thread-722150-1-1.html。原作者：轩尼诗 VSOP）

▷▷▷ 实例 29　HP 4411 反复开机掉电

机器型号：HP 4411

板号：英业达 6050A2252701

故障现象：开机反复掉电

检修过程：

同行送修一台 HP 4411 的机器，插电源电流为 0.03A-0.02A-023A-0.03A-0.02A-0.023A…，自动触发又掉电反复如此。直接测，除 CPU 电压外其他都有，看来缺少 CPU 供电了。

直接打开图，如图 22-101 所示，主供电 V5IN 有 5V 正常。然后直接测开启信号 34 脚为 0V。先测对地二极体值为 300 多，看来是外部没有发过来信号。

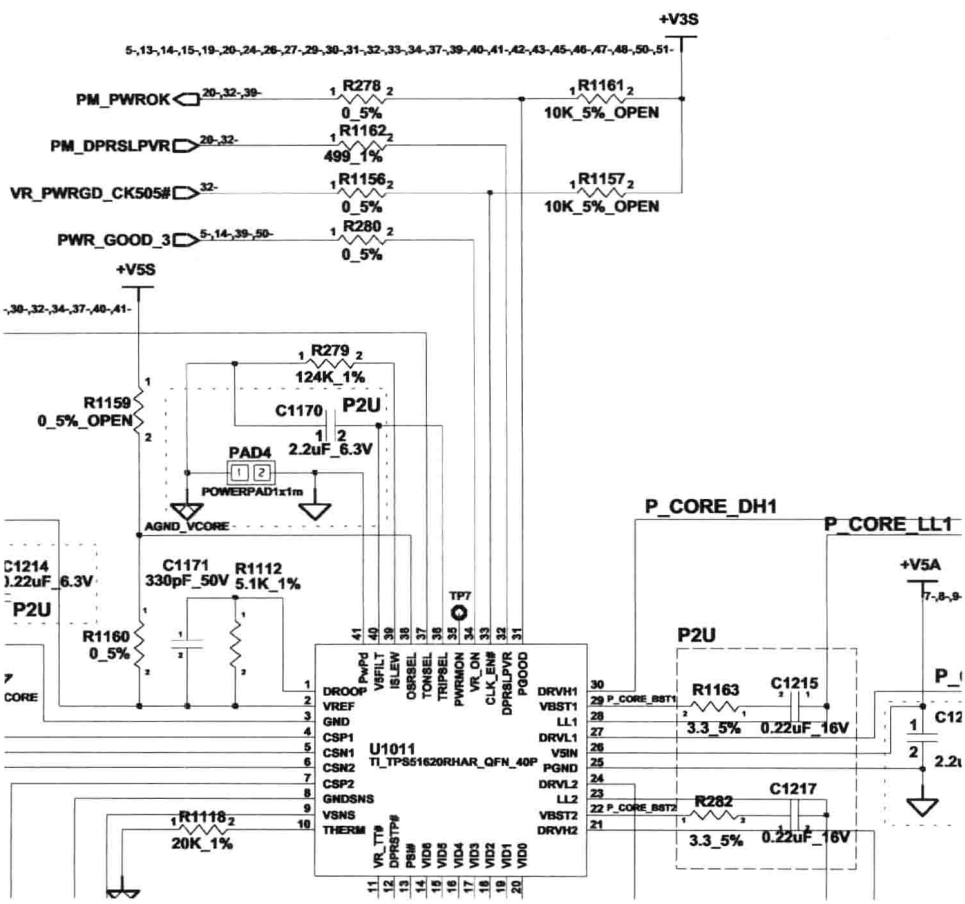


图 22-101　CPU 供电芯片电路截图

如图 22-102 所示，PWR_GOOD_3 就是由这个“大与门”电路发出来的。测量 5 脚 1.37V，6 脚 1.99V，直接找 R27 两端的电压，都为 1.37V，拆掉 R16、C17，电压 1.44V，看来不是这两个元件的问题。测+5S、+3S 电压完全正常，那么就一定是剩下的几个 PG 信号出问题了。先测 D1001 的 1、2 脚电压都为 3.3V，当拆掉 R15 插电，电流 0.98A 不动，看来问题找到了。既然断开 V1.5S_PG 后，可以正常，那就检查下+V1.5S 电压吧。+V1.5S 产生电路如图 22-103 所示，一测发现+V1.5S 也正常输出了，那么就是芯片 APL5930 的 PG 输出故障了。心想，既然电压能出来，PG 就懒得管它了，直接拆掉 R15，插内存，接屏，电流正常，机器显示。

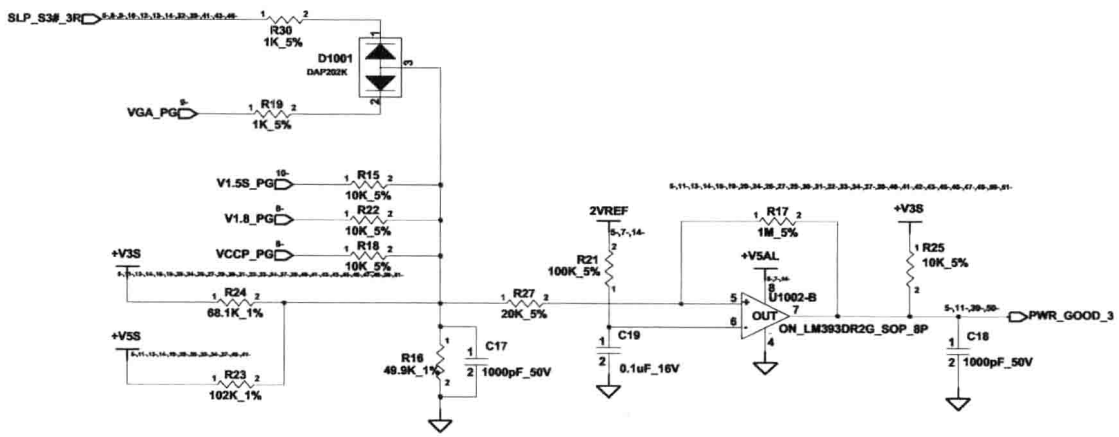


图 22-102 “大与门”电路

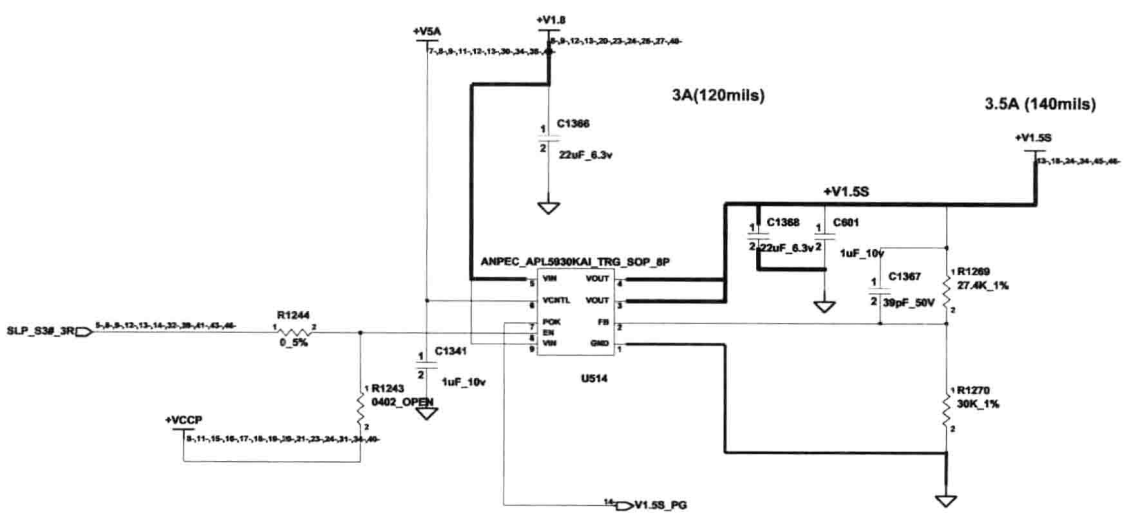


图 22-103 +V1.5S 产生电路截图

（本实例来源于 http://www.chinafix.com/thread-675498-1-6.html。原作者：晓风欣月）

22.4　其他故障维修实例

▷▷▷ 实例 30　华硕 A8E 装电池大短路

机器型号：华硕 A8E

板号：A8E/A8S

故障现象：单插适配器正常，插电池大短路

检修过程：

此板为进水二修板，经别人维修后，可以单插适配器开机正常，单装电池也正常，电池和适配器同时装就大短路。

看到装电池后大短路的故障，一般考虑的是电池放电管，如图 22-104 所示，Q8800 为电池放电管，首先拆掉它。

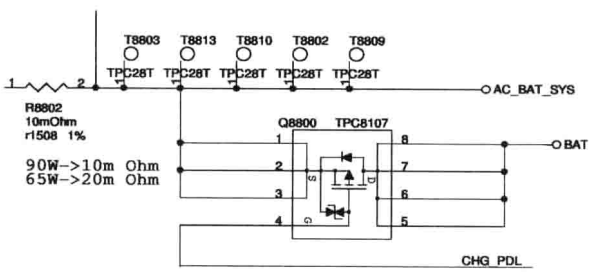


图 22-104　电池放电管所在电路截图

再次试机，故障依旧，稳压电源的电压都被拉低了，赶紧拔电，再次仔细检查。如图 22-105 所示，当拆掉充电上管 Q8802 时，不再短路。注意这里是 P 沟道管，以为是上一个维修员装错了管，赶紧找一个 P 沟道管装上，再试，还是大短路，真是火大。心想，是不是充电芯片问题导致的呢？二话不说，直接从料板找一个充电芯片换上，通电，故障顽固啊，还是大短路。

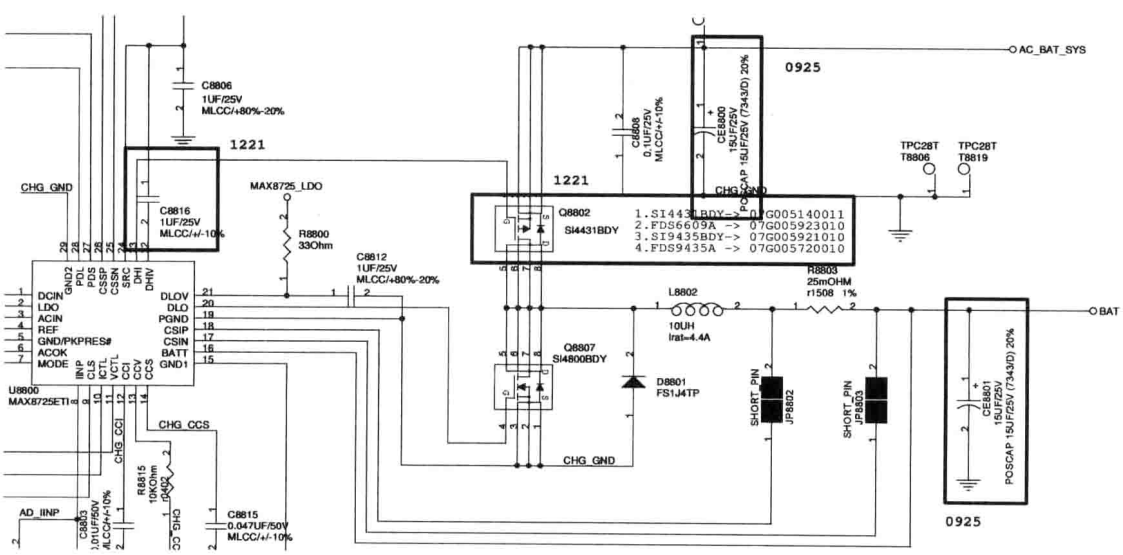


图 22-105　充电电路截图

此时，纠结了一会，不应该啊，该考虑的都考虑了，看来不拿出绝招，它是不会露出原形了？因为该机是装电池才大短路，心想能不能不装电池，也让它出来充电电压呢？于是，立即拔掉电池，然后把 CHG_EN#人为接地，如图 22-106 所示。因为 EC 检测不到电池，是不会发出低电平的 CHG_EN#的。当把 CHG_EN#拉低后，就相当于欺骗了充电芯片，让其以为是 EC 发来了充电使能信号。

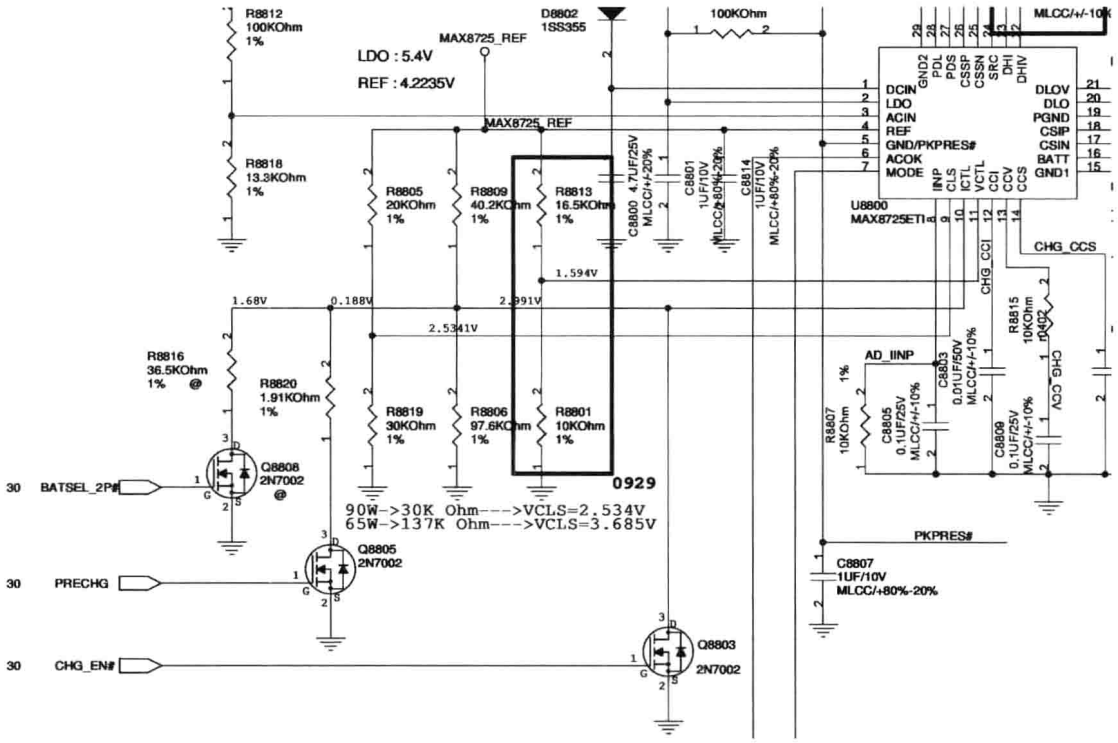


图 22-106　CHG_EN#所在电路截图

果然有效，充电芯片启动了 PWM，也输出了电压，用万用表测试，发现电压为 19V。难怪会导致大短路，接下来就简单了，根据充电芯片的工作原理，MODE 设定电芯串联数量，不管 MODE 怎么接，都不会导致 PWM 输出 19V，唯一的可能就是上管坏或者电压反馈有问题。

这是 MODE 脚的引脚定义原文：

Trilevel Input for Setting Number of Cells and Asserting the Conditioning Mode:

MODE = GND; asserts conditioning mode.

MODE = float; charge with 3 times the cell voltage programmed at VCTL.

MODE = LDO; charge with 4 times the cell voltage programmed at VCTL.

之前上管已经更换，那么就只有电压反馈有问题了。马上测量芯片的 BATT 脚与电池接口的二极体值，发现为 300 多，再测 BATT 脚与地居然为 0。仔细检查发现，是上一个维修员在处理进水故障时，把 BATT 脚补线时，不仅原来的线没补上，反而把 FB 接地了。马上拆掉原来的线，重新补线，再测 BATT 与电池接口通了。

再次装入电池，插入适配器，未开机时电流显示 1.5A，开始充电了，触发开机，一切

正常！顺利修复。

▷▷▷ 实例 31　联想 s10-2 暗屏

机器型号：联想 s10-2

板号：仁宝 LA-5071P

故障现象：暗屏

检修过程：

接修到一台 s10-2，故障为暗屏，换屏还是暗屏。如图 22-107 所示，测量屏接口 20 脚有 19V 电压，但发现 BKOFF#为 0V，断电打阻值为 6Ω，明显短路，拆除 C10 后，依旧短路。

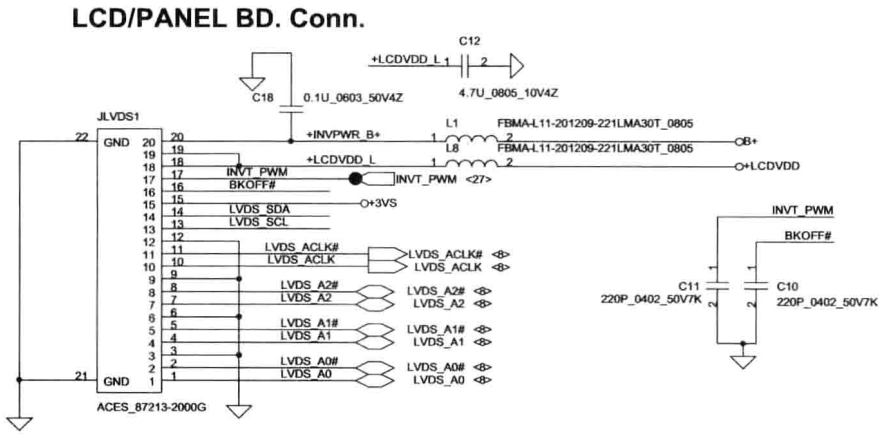


图 22-107　屏接口电路截图

追查 BKOFF#来源，连接到 EC（KB926），如图 22-108 所示。挑起 EC 的 BKOFF#，再测 BKOFF#不再短路，确认为 EC 坏了。心想，既然其他功能都正常，何必为了一个背光开启信号去换 EC 呢？

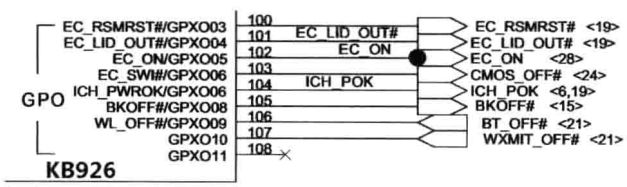


图 22-108　EC 发出 BKOFF#

解决方法：直接从屏接口的+LCDVDD 飞线到 BKOFF#，开机测试正常点亮。因为+LCDVDD 也是需要检测到显卡后才会有电压的，这样不会导致白屏等问题。

（本实例来源于 http://www.chinafix.com/thread-643979-1-1.html。原作者：迅维学员欧阳锦）

反侵权盗版声明

电子工业出版社依法对本作品享有专有出版权。任何未经权利人书面许可，复制、销售或通过信息网络传播本作品的行为以及歪曲、篡改、剽窃本作品的行为，均违反《中华人民共和国著作权法》，其行为人应承担相应的民事责任和行政责任，构成犯罪的，将被依法追究刑事责任。

为了维护市场秩序，保护权利人的合法权益，本社将依法查处和打击侵权盗版的单位和个人。欢迎社会各界人士积极举报侵权盗版行为，本社将奖励举报有功人员，并保证举报人的信息不被泄露。

举报电话：（010）88254396；（010）88258888

传　　真：（010）88254397

E-mail：dbqq@phei.com.cn

通信地址：北京市海淀区万寿路 173 信箱

　　电子工业出版社总编办公室

邮　　编：100036